

# LM5155x 2.2MHz 넓은 입력 비동기식 부스트, SEPIC, 플라이백 컨트롤러

## 1 특징

- **기능적 안전 지원**
  - 기능적 안전 시스템 설계를 지원하는 문서 제공
- **배터리 애플리케이션을 위한 넓은 입력 작동 범위**
  - 작동 전압 범위 3.5V~45V
  - BIAS = VCC일 때 2.97V~16V
  - BIAS ≥ 3.5V일 때 최소 부스트 공급 전압 1.5V
  - 최대 50V의 입력 과도 보호
- **배터리 소모 최소화**
  - 낮은 셋다운 전류( $I_Q \leq 2.6\mu A$ )
  - 낮은 작동 전류( $I_Q \leq 480\mu A$ )
- **작은 솔루션 크기와 저비용**
  - 최대 스위칭 주파수 2.2MHz
  - 12핀 WSON 패키지(3mm × 2mm)
  - 일체형 오류 증폭기는 광커플러(플라이백) 없이 일차 측 조정을 허용합니다
  - 크랭킹 시 언더슈트 최소화(시작-중지 애플리케이션)
- **낮은 전력 손실로 더 높은 효율**
  - 100mV ±7% 낮은 전류 제한 임계값
  - 강력한 1.5A 피크 표준 MOSFET 드라이버
  - 외부 VCC 공급 지원
- **AM 대역 간섭 및 크로스토크(누화) 방지**
  - 선택 사항 클럭 동기화
  - 100kHz~2.2MHz에서 동적으로 프로그래밍 가능한 스위칭 주파수
- **통합된 보호 기능**
  - 입력 전압에 대해 일정하게 유지되는 피크 전류 제한
  - 선택 사항 히킵 모드 단락 보호(장치 비교표 참조)
  - 프로그래머블 라인 UVLO
  - OVP 보호

- 열 셋다운

- 피드백 레퍼런스의 ±1% 정확도
- 프로그래밍 가능한 추가 기율기 보상
- 조정 가능한 소프트 시동
- PGOOD 표시등
- **WEBENCH® 파워 디자이너**를 지원하는 LM5155x를 사용하여 맞춤형 설계를 만들어 보세요

## 2 애플리케이션

- **오토커플러가 없는 다중 출력 플라이백**
- **LED 바이어스 전원**
- **넓은 입력 부스트, SEPIC, 플라이백 전원 모듈**
- **휴대용 스피커 애플리케이션**
- **배터리 구동 부스트, SEPIC, 플라이백**

## 3 설명

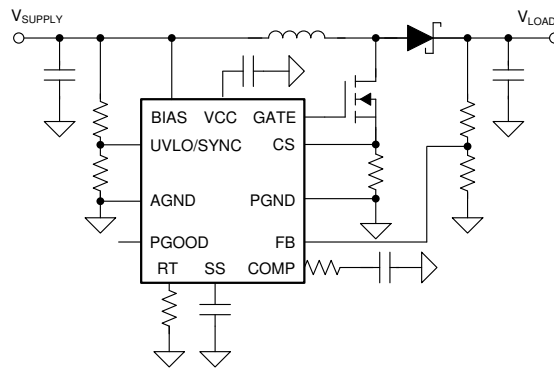
LM5155x(LM5155 및 LM51551) 장치는 입력 범위가 넓은 비동기 부스트 컨트롤러로 피크 전류 모드 제어를 사용합니다. 이 장치는 부스트, SEPIC 및 플라이백 토폴로지에서도 사용할 수 있습니다.

BIAS 핀이 VCC 핀에 연결된 경우 LM5155x는 최소 2.97V의 1셀 배터리로 시동할 수 있습니다. BIAS 핀이 3.5V를 초과하는 경우 1.5V의 낮은 입력 공급 전압으로 작동할 수 있습니다.

### 제품 정보

부품 번호	패키지 (1)	본체 크기(공칭)
LM5155x	WSON(12)	3.00mm × 2.00mm

(1) 전체 구입 가능한 패키지를 확인하려면 데이터 시트 끝 부분에 있는 주문 가능 제품 부록을 참조하십시오.



일반 부스트 애플리케이션



## 목차

1 특징.....	1	9.3 특징 설명.....	11
2 애플리케이션.....	1	9.4 장치 기능 모드.....	23
3 설명.....	1	10 애플리케이션 및 구현.....	25
4 개정 내역.....	2	10.1 애플리케이션 정보.....	25
5 설명(계속).....	3	10.2 일반적인 애플리케이션.....	25
6 장치 비교표.....	3	10.3 시스템 예시.....	30
7 핀 구성 및 기능.....	4	10.4 전원 공급 장치 권장 사항.....	34
8 사양.....	5	10.5 레이아웃.....	35
8.1 최대 정격 절대값.....	5	11 장치 및 문서 지원.....	38
8.2 ESD 정격.....	5	11.1 장치 지원.....	38
8.3 권장 동작 조건.....	6	11.2 문서 기록 지원.....	38
8.4 열 정보.....	6	11.3 문서 업데이트 알림 수신.....	38
8.5 전기적 특성.....	6	11.4 지원 리소스.....	38
8.6 일반적인 특징.....	8	11.5 상표.....	38
9 상세 설명.....	11	11.6 정전기 방전 주의.....	39
9.1 개요.....	11	11.7 연산 증폭기 용어.....	39
9.2 기능 블록 다이어그램.....	11	12 기계적, 포장 및 주문 가능 여부 정보.....	39

## 4 개정 내역

참고: 이전 개정판의 페이지 번호는 현재 버전의 페이지 번호와 다를 수 있습니다

Changes from Revision D (January 2021) to Revision E (August 2023)	Page
• <a href="#">그림 10-11</a> 업데이트됨.....	30
Changes from Revision C (June 2020) to Revision D (January 2021)	Page
• 문서 전체에서 표, 그림 및 상호 참조에 대한 번호 매기기 형식이 업데이트되었습니다.....	1
Changes from Revision B (January 2020) to Revision C (June 2020)	Page
• <a href="#">그림 9-16</a> 의 제목에서 "TBD"를 삭제했습니다.....	17
Changes from Revision A (January 2020) to Revision B (January 2020)	Page
• 기능 요소 목록에 '기능적 안전 능력'을 추가했습니다.....	1
Changes from Revision * (December 2018) to Revision A (January 2020)	Page
• 장치 LM51551을 데이터 시트에 추가했습니다.....	1

## 5 설명(계속)

내부 VCC 레귤레이터는 최대 45V(절대 최대 50V)의 BIAS 핀 작동도 지원합니다. 스위칭 주파수는 외부 저항기 100 kHz부터 2.2 MHz까지 동적 프로그래밍이 가능합니다. 2.2 MHz에서 스위칭하면 AM 대역 간섭이 최소화되며 작은 솔루션 크기와 빠른 과도 응답을 지원합니다.

이 장치는 1.5A 독립형 MOSFET 드라이버와 낮은 100mV 전류 한도 임계값을 사용합니다 또한 이 장치는 효율 개선을 위해 외부 VCC 공급 장치 사용을 지원합니다. 경부하 조건에서는 낮은 작동 전류와 펄스 스킵 작동으로 효율을 향상시킵니다.

이 장치에는 사이클별 전류 한도, 과전압 보호, 라인 UVLO, 과열 시 셧다운 등의 보호 기능이 내장되어 있습니다. 히컵 모드 과부하 보호 기능은 LM51551 장치 옵션에서 사용할 수 있습니다. 추가 기능으로는 낮은 셧다운  $I_Q$ , 프로그래밍 가능한 소프트 스타트, 프로그래밍 가능한 기울기 보상, 정밀 참조, 전력 양호 표시기 및 외부 클록 동기화 등이 있습니다.

## 6 장치 비교표

장치 옵션	히컵 모드 보호	내부 레퍼런스
LM5155	비활성화됨	1V
LM51551	지원	1V

## 7 핀 구성 및 기능

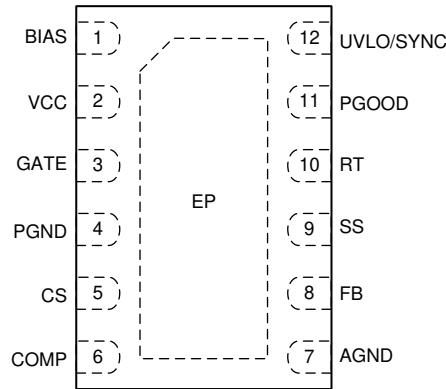


그림 7-1. 12핀 WSON DSS 패키지 (상면도)

표 7-1. 핀 기능

핀		유형 <sup>(1)</sup>	설명
번호	명칭		
1	BIAS	P	VCC 레귤레이터에 대한 공급 전압 입력. 이 핀에서 PGND로 바이패스 커패시터를 연결합니다.
2	VCC	P	내부 VCC 레귤레이터의 출력 및 MOSFET 드라이버의 공급 전압 입력. 이 핀에서 PGND로 세라믹 바이패스 커패시터를 연결합니다.
3	게이트	O	N채널 MOSFET 게이트 드라이브 출력. 짧고 낮은 인덕턴스 경로를 통해 N채널 MOSFET의 게이트에 직접 연결합니다.
4	PGND	G	전원 접지 핀. 낮은 인덕턴스의 넓고 짧은 경로를 통해 감지 저항의 접지 연결에 직접 연결합니다.
5	CS	I	전류 감지 입력 핀. 짧은 경로를 통해 전류 감지 저항기의 양극측에 연결합니다.
6	COMP	O	내부 트랜스컨덕턴스 오류 증폭기의 출력. 이 핀과 PGND 사이에 루프 보상 구성 요소를 연결합니다.
7	AGND	G	아날로그 접지 핀. 넓고 짧은 경로를 통해 아날로그 접지면에 연결합니다.
8	FB	I	오류 증폭기의 반전 입력. 부스트/SEPIC 토폴로지서서 출력 전압을 설정하려면 출력의 전압 분배기를 이 핀에 연결합니다. 저압측 피드백 저항기를 AGND에 연결합니다.
9	SS	I	소프트 스타트 시간 프로그래밍 핀. 외부 커패시터와 내부 전류 소스는 소프트 스타트 시 내부 오류 증폭기 레퍼런스의 램프 속도를 설정합니다. 커패시터의 접지 연결을 AGND에 연결합니다.
10	RT	I	스위칭 주파수 설정 핀. 스위칭 주파수는 RT와 AGND 사이의 단일 저항으로 프로그래밍됩니다.
11	PGOOD	O	전력 양호 표시기. FB가 저전압 임계값보다 낮으면 낮아지는 오픈 드레인 출력입니다. 풀업 저항기를 시스템 전압 레일에 연결합니다.
12	UVLO/EN/ SYNC	I	기준이하 전압 록아웃 프로그래밍 핀. 컨버터 시동 및 섀다운 수준은 저항 분배기를 통해 이 핀을 공급 전압에 연결하는 방법으로 프로그래밍할 수 있습니다. 내부 클록은 UVLO/EN/SYNC 핀에 음의 펄스 신호를 적용하여 외부 클록에 동기화할 수 있습니다. 이 핀은 부동 상태로 두어서는 안 됩니다. 사용하지 않는 경우 BIAS 핀에 연결하십시오. 저압측 UVLO 저항기를 AGND에 연결합니다.
—	EP	—	패키지의 노출된 패드. 노출된 패드는 열저항을 줄일 수 있도록 AGND와 큰 접지 구리판에 연결해야 합니다.

(1) G = Ground(접지), I = Input(입력), O = Output(출력), P = Power(전원)

## 8 사양

### 8.1 최대 정격 절대값

권장 작동 접합부 온도 범위를 초과합니다<sup>(1)</sup>

		최소값	최대값	단위
입력	BIAS-AGND	-0.3	50	V
	UVLO-AGND	-0.3	$V_{BIAS}+0.3$	
	SS-AGND <sup>(2)</sup>	-0.3	3.8	
	RT-AGND <sup>(2)</sup>	-0.3	3.8	
	FB-AGND	-0.3	3.8	
	CS-AGND(DC)	-0.3	0.3	
	CS-AGND(100ns 과도)	-1		
	CS-AGND(20ns 과도)	-2		
	PGND-AGND	-0.3	0.3	
출력	VCC-AGND	-0.3	18 <sup>(3)</sup>	V
	GATE-AGND(100ns 과도)	-1		
	GATE-AGND(50ns 과도)	-2		
	PGOOD-AGND <sup>(4)</sup>	-0.3	18	
	COMP-AGND <sup>(5)</sup>	-0.3		
접합부 온도, $T_J$ <sup>(6)</sup>		-40	150	°C
보관 온도, $T_{stg}$		-55	150	

- (1) 최대 정격 절대값에 나열된 값 이상으로 응력을 가할 경우 제품이 영구적인 손상을 입을 수 있습니다. 이는 정격 응력으로 한정되며, 이것이 권장 작동 조건에 열거되어 있는 조건 이외에 이러한 조건이나 그 외 다른 조건에서 장치의 기능적 작동을 의미하지 않습니다. 오랜 기간 동안 최대 정격 절대값에 노출될 경우 디바이스 신뢰성에 영향을 줄 수 있습니다.
- (2) 이 핀은 외부 전압을 인가하도록 지정되지 않았습니다.
- (3) 18V 또는  $V_{BIAS} + 0.3V$  중 더 낮은 쪽
- (4)  $V_{PGOOD} > V_{BIAS}$ 일 때 최대 전류 싱크는 1mA로 한정됩니다.
- (5) 이 핀에는 내부 최대 전압 클램프가 있으며, 이 클램프는 최대 1.6mA까지 처리할 수 있습니다.
- (6) 높은 접합 온도는 작동 수명을 단축시킵니다. 접합 온도가 125°C를 초과하면 작동 수명이 단축됩니다.

### 8.2 ESD 정격

		값	단위	
$V_{(ESD)}$	정전기 방전	HBM(인체 모델), ANSI/ESDA/JEDEC JS-001 적합, 전체 핀 <sup>(1)</sup>	±2,000	V
		CDM(충전 장치 모델), JEDEC 사양 JESD22-C101 적합, 전체 핀 <sup>(2)</sup>	±500	

- (1) JEDEC 문서 JEP155에 따르면 500V HBM은 표준 ESD 제어 프로세스를 통해 안전한 제조를 지원합니다.
- (2) JEDEC 문서 JEP157에 따르면 250V CDM은 표준 ESD 제어 프로세스로 안전한 제조를 지원합니다.

### 8.3 권장 동작 조건

(별도 명시가 없는 한) 권장 접합부 온도 범위 -40°C~125°C에서<sup>(1)</sup>

		최소값	NOM	최대값	단위
V <sub>BIAS</sub>	바이어스 입력 <sup>(2)</sup>	2.97		45	V
V <sub>VCC</sub>	VCC 전압 <sup>(3)</sup>	2.97		16	V
V <sub>UVLO</sub>	UVLO 입력	0		45	V
V <sub>FB</sub>	FB 입력	0		3.7	V
f <sub>SW</sub>	일반 스위칭 주파수	100		2200	kHz
f <sub>SYNC</sub>	동기화 펄스 주파수	100		2200	kHz
T <sub>J</sub>	접합부 작동 온도	-40		125	°C

(1) **작동 경각**은 장치가 가능하도록 의도된 조건을 말합니다. 사양 및 테스트 조건은 **전기적 특성**을 참조하세요.

(2) VCC가 BIAS로 직접 연결된 경우 BIAS 핀 작동 범위는 2.97V~16V입니다. VCC가 내부 VCC 레귤레이터로부터 공급되는 경우 BIAS 핀 작동 범위는 3.5V~45V입니다.

(3) 이 핀 전압은 V<sub>BIAS</sub> + 0.3V 미만이어야 합니다.

### 8.4 열 정보

열 측정 기준 <sup>(1)</sup>		LM5155x	단위
		DSS(WSON)	
		12핀	
R <sub>θJA</sub>	접합부-주변 열 저항(LM5155EVM-BST)	40.8	°C/W
R <sub>θJA</sub>	접합부와 주변 간 열 저항	63.7	°C/W
R <sub>θJC(상단)</sub>	접합부와 케이스간(상부) 열저항	61.0	°C/W
R <sub>θJB</sub>	접합부와 기판간 열저항	32.1	°C/W
ψ <sub>JT</sub>	접합부-상부 특성 매개 변수(LM5155EVM-BST)	1.5	°C/W
ψ <sub>JT</sub>	접합부와 상부간 특성 매개변수	2.3	°C/W
ψ <sub>JB</sub>	접합부-기판 특성 매개 변수(LM5155EVM-BST)	22.5	°C/W
ψ <sub>JB</sub>	접합부와 기판간 특성 매개변수	31.9	°C/W
R <sub>θJC(하부)</sub>	접합부와 케이스간(하부) 열저항	11.2	°C/W

(1) 기존 및 새로운 열 측정 항목에 대한 자세한 사항은 **반도체 및 IC 패키지 열 측정 항목(Semiconductor and IC Package Thermal Metrics) 애플리케이션 보고서**를 참조하세요.

### 8.5 전기적 특성

일반 값은 T<sub>J</sub> = 25°C에 해당됩니다. 최저 및 최고 한도는 T<sub>J</sub> = -40°C~125°C 범위에서 적용됩니다. 별도로 지정하지 않는 한, V<sub>BIAS</sub> = 12V, R<sub>T</sub> = 9.09 kΩ입니다.

매개변수		테스트 조건	최소값	일반	최대값	단위
<b>공급 전류</b>						
I <sub>SHUTDOWN(BIAS)</sub>	BIAS 섀다운 전류	V <sub>BIAS</sub> = 12V, V <sub>UVLO</sub> = 0V		2.6	5	uA
I <sub>OPERATING(BIAS)</sub>	BIAS 작동 전류	V <sub>BIAS</sub> = 12V, V <sub>UVLO</sub> = 2V, V <sub>FB</sub> = V <sub>REF</sub> , R <sub>T</sub> = 220kΩ		480	540	uA
<b>VCC REGULATOR</b>						
V <sub>VCC-REG</sub>	VCC 조정	V <sub>BIAS</sub> = 8V, 부하 없음	6.5	6.85	7	V
	VCC 조정	V <sub>BIAS</sub> = 8V, I <sub>VCC</sub> = 35mA	6.5			V
V <sub>VCC-UVLO(RISING)</sub>	VCC UVLO 임계값	VCC 상승	2.75	2.85	2.95	V
	VCC UVLO 히스테리시스	VCC 하락		0.063		V
I <sub>VCC-CL</sub>	VCC 소싱 전류 제한	V <sub>BIAS</sub> = 10V, V <sub>VCC</sub> = 0V	35	105		mA
<b>활성화</b>						
V <sub>EN(RISING)</sub>	임계값 활성화	EN 상승	0.4	0.52	0.7	V
V <sub>EN(FALLING)</sub>	임계값 활성화	EN 하락	0.33	0.49	0.63	V

일반 값은  $T_J = 25^\circ\text{C}$ 에 해당됩니다. 최저 및 최고 한도는  $T_J = -40^\circ\text{C} \sim 125^\circ\text{C}$  범위에서 적용됩니다. 별도로 지정하지 않는 한,  $V_{\text{BIAS}} = 12\text{V}$ ,  $R_T = 9.09\text{ k}\Omega$ 입니다.

매개변수		테스트 조건	최소값	일반	최대값	단위
$V_{\text{EN(HYS)}}$	히스테리시스 활성화	EN 하락		0.03		V
<b>UVLO/SYNC</b>						
$V_{\text{UVLO(RISING)}}$	UVLO / SYNC 임계값	UVLO 상승	1.425	1.5	1.575	V
$V_{\text{UVLO(FALLING)}}$	UVLO / SYNC 임계값	UVLO 하락	1.370	1.45	1.520	V
$V_{\text{UVLO(HYS)}}$	UVLO / SYNC 임계값 히스테리시스	UVLO 하락		0.05		V
$I_{\text{UVLO}}$	UVLO 히스테리시스 전류	$V_{\text{UVLO}} = 1.6\text{V}$	4	5	6	$\mu\text{A}$
<b>SS</b>						
$I_{\text{SS}}$	소프트 스타트 전류		9	10	11	$\mu\text{A}$
	SS 폴다운 스위치 $R_{\text{DSON}}$			55		$\Omega$
<b>펄스 폭 변조</b>						
fsw1	스위칭 주파수	$R_T = 220\text{k}\Omega$	85	100	115	kHz
fsw2	스위칭 주파수	$R_T = 9.09\text{k}\Omega$	1980	2200	2420	kHz
$t_{\text{ON(MIN)}}$	최소 ON 타임	$R_T = 9.09\text{k}\Omega$		50		ns
$D_{\text{MAX1}}$	최대 듀티 사이클 한도	$R_T = 9.09\text{k}\Omega$	80%	85%	90%	
$D_{\text{MAX2}}$	최대 듀티 사이클 한도	$R_T = 220\text{k}\Omega$	90%	93%	96%	
<b>전류 감지</b>						
$I_{\text{SLOPE}}$	피크 기울기 보상 전류	$R_T = 220\text{k}\Omega$	22.5	30	37.5	$\mu\text{A}$
$V_{\text{CLTH}}$	전류 제한 임계값(CS-PGND)		93	100	107	mV
<b>히킵 모드 보호(LM51551)</b>						
	히킵 활성화 사이클			64		사이클
	히킵 타이머 초기화 사이클			8		사이클
<b>오류 증폭기</b>						
$V_{\text{REF}}$	FB 레퍼런스	LM5155, LM51551	0.99	1	1.01	V
$G_m$	트랜스컨덕턴스			2		$\text{mA/V}$
	COMP 소싱 전류	$V_{\text{COMP}} = 1.2\text{V}$	180			$\mu\text{A}$
	COMP 클램프 전압	COMP 상승( $V_{\text{UVLO}} = 2.0\text{V}$ )	2.5	2.8		V
	COMP 클램프 전압	COMP 하락		1	1.1	V
<b>OVP</b>						
$V_{\text{OVTH}}$	과전압시 문턱 전압	FB 상승( $V_{\text{REF}}$ 참조)	107%	110%	113%	
	과전압시 문턱 전압	FB 하락( $V_{\text{REF}}$ 참조)		105%		
<b>PGOOD</b>						
	PGOOD 폴다운 스위치 $R_{\text{DSON}}$	1mA 싱킹		90		$\Omega$
$V_{\text{UVTH}}$	기준전압 이하 임계값	FB 하락( $V_{\text{REF}}$ 참조)	87%	90%	93%	
	기준전압 이하 임계값	FB 상승( $V_{\text{REF}}$ 참조)		95%		
<b>MOSFET DRIVER</b>						
	높은 상태 전압 강하	100mA 싱킹		0.25		V
	낮은 상태 전압 강하	100mA 소싱		0.15		V
<b>THERMAL SHUTDOWN</b>						
$T_{\text{TSD}}$	과열 시 전원 차단 임계값	온도 상승		175		$^\circ\text{C}$
	과열 시 전원 차단 이력			15		$^\circ\text{C}$

## 8.6 일반적인 특징

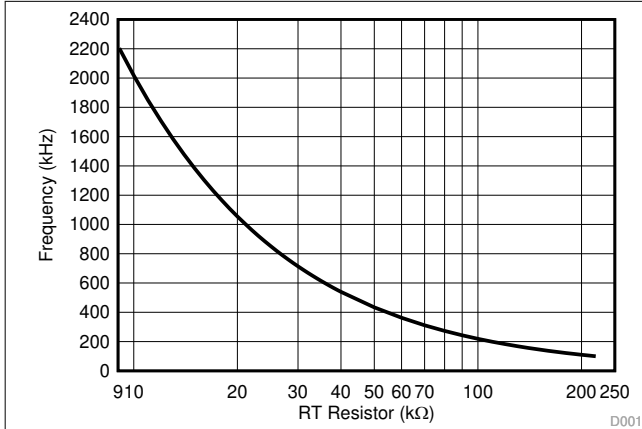


그림 8-1. 주파수 vs. RT 저항

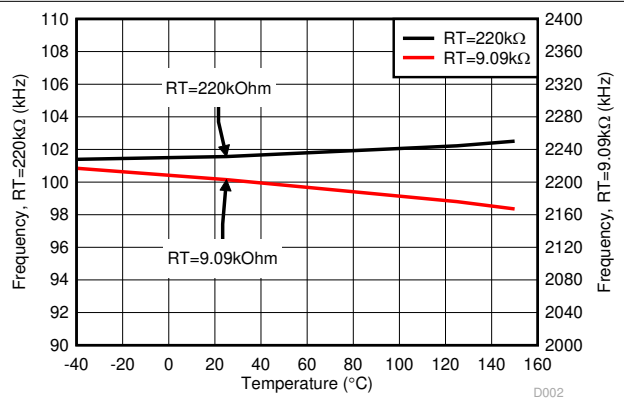


그림 8-2. 주파수 vs. 온도

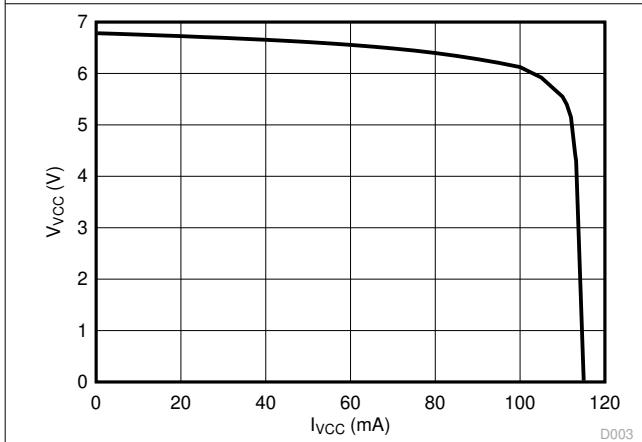


그림 8-3. V\_VCC vs. I\_VCC

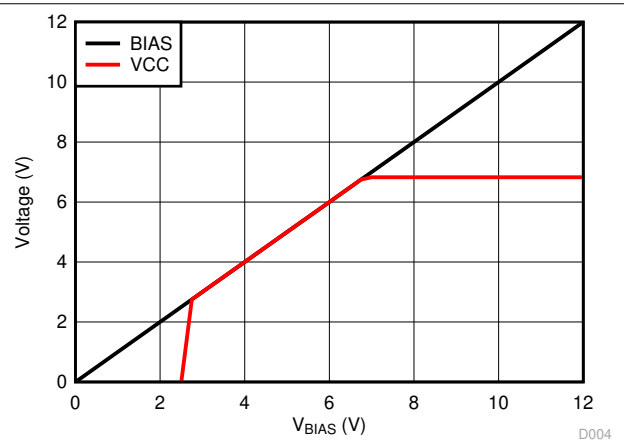


그림 8-4. V\_VCC vs. V\_BIAS(무부하)

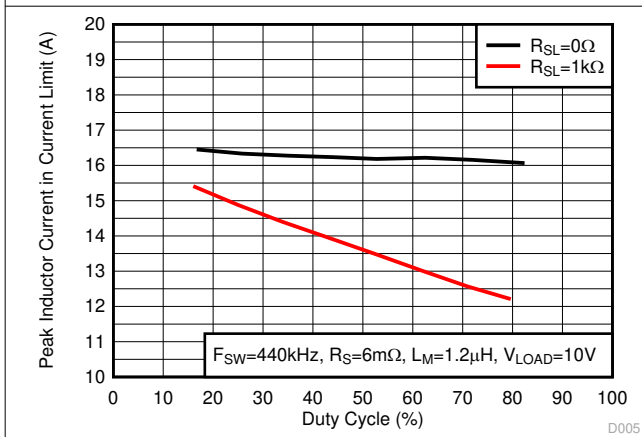


그림 8-5. 피크 전류 제한 vs. 듀티 사이클

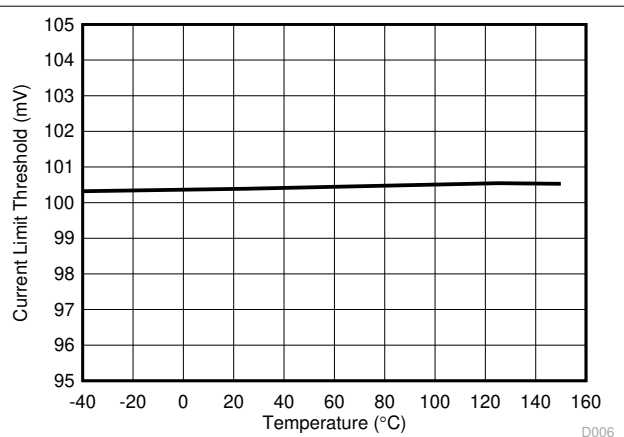


그림 8-6. 전류 제한 임계값 vs. 온도



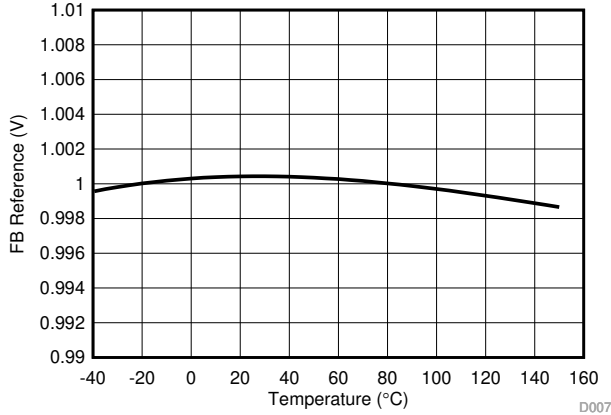


그림 8-7. FB 참조 vs. 온도

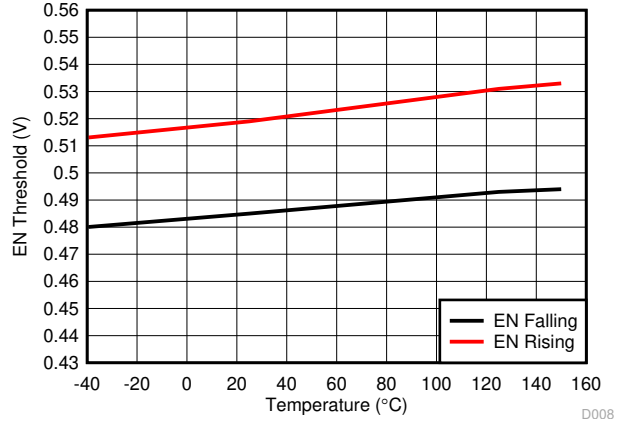


그림 8-8. EN 임계값 vs. 온도

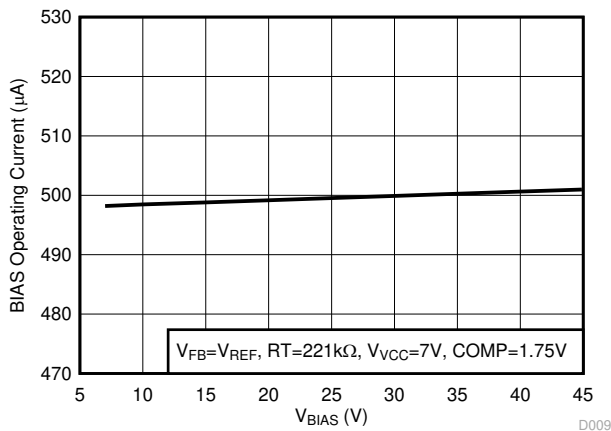


그림 8-9. RT 전류를 포함한 OPERATING(BIAS) vs. V<sub>BIAS</sub>

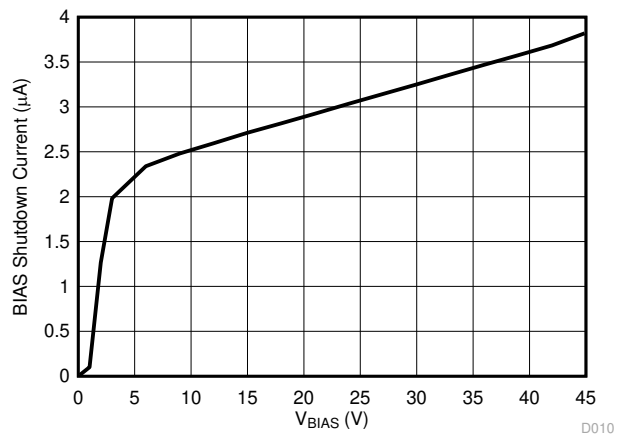


그림 8-10. I<sub>SHUTDOWN</sub>(BIAS) vs. V<sub>BIAS</sub>

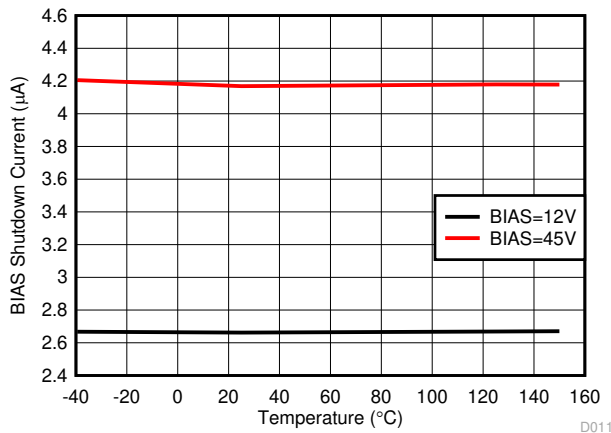


그림 8-11. I<sub>SHUTDOWN</sub> vs. 온도

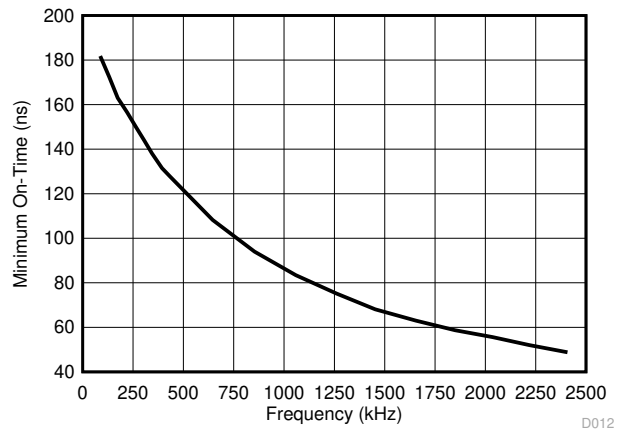


그림 8-12. t<sub>ON(MIN)</sub> vs. 주파수

LM5155, LM51551

KOKS008E - DECEMBER 2018 - REVISED AUGUST 2023

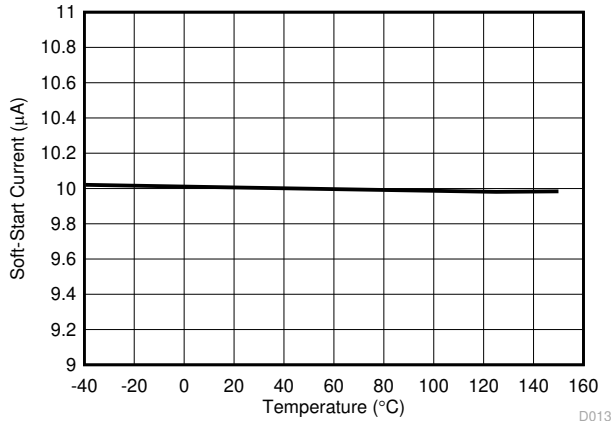


그림 8-13.  $I_{SS}$  vs. 온도

D013

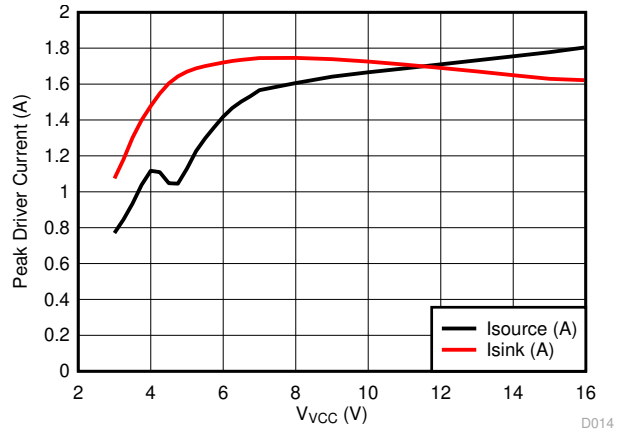


그림 8-14. 피크 드라이버 전류 vs. VCC

D014

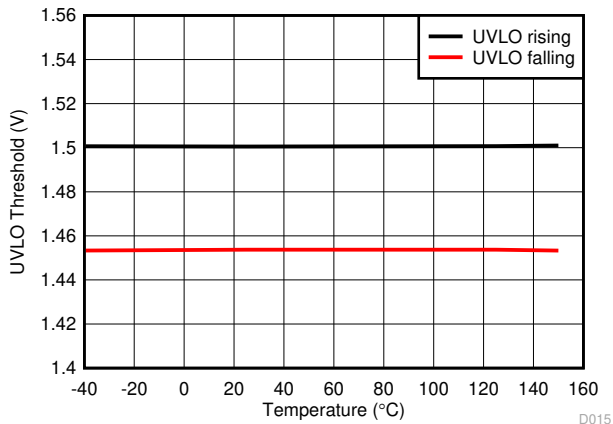


그림 8-15. UVLO 임계값 vs. 온도

D015

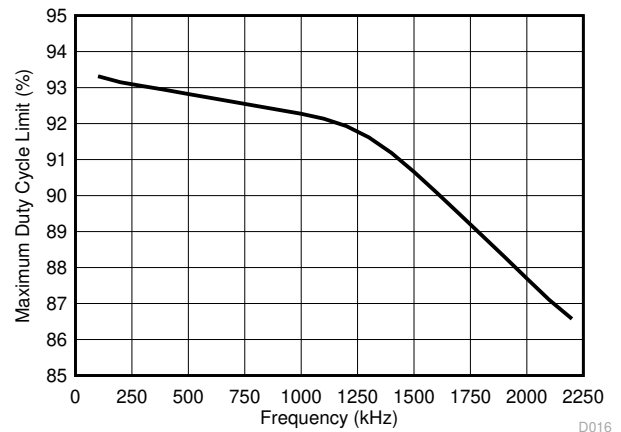


그림 8-16. 최대 듀티 사이클 vs. 주파수

D016

## 9 상세 설명

### 9.1 개요

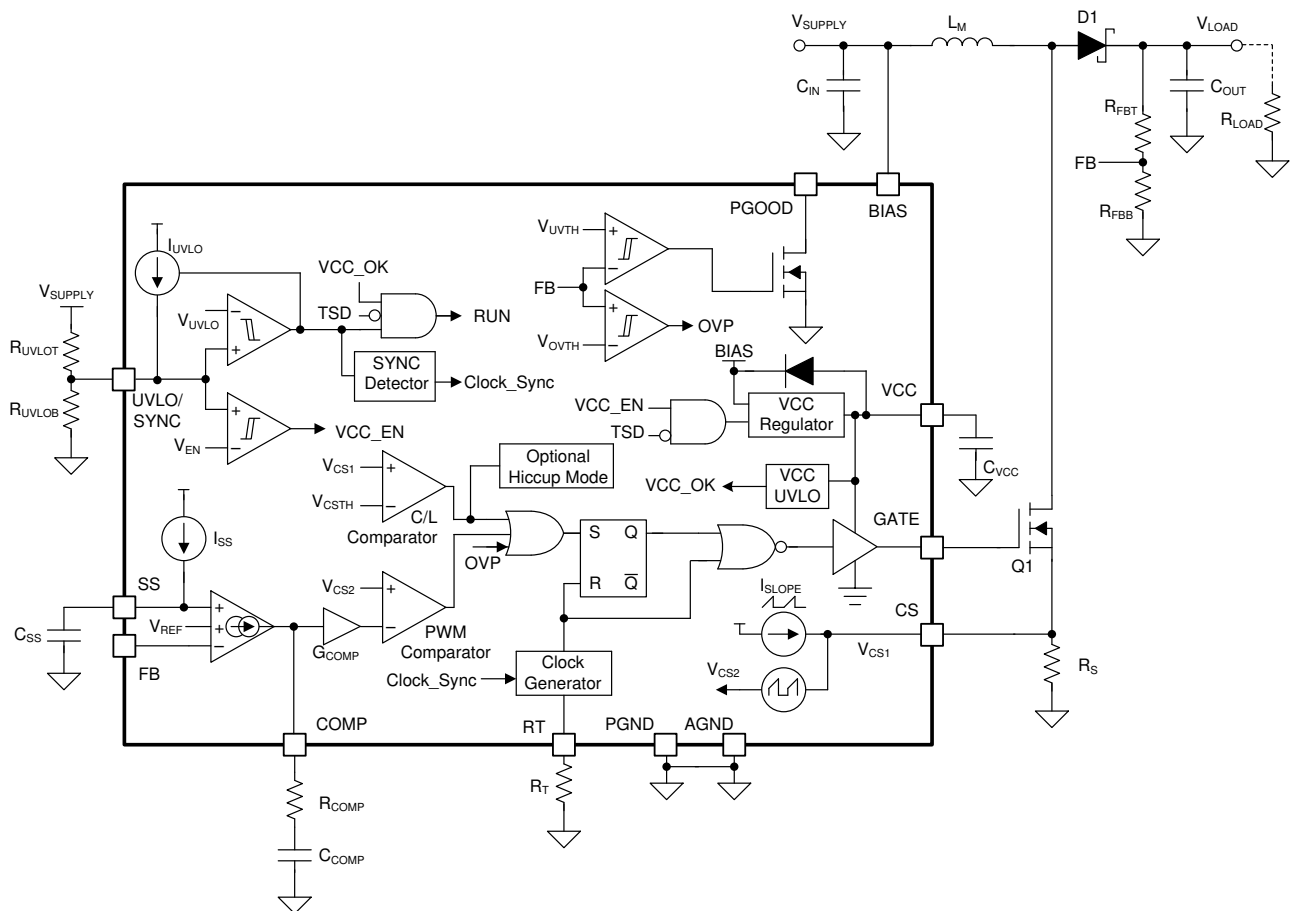
LM5155x 장치는 입력 범위가 넓은 비동기 부스트 컨트롤러로 피크 전류 모드 제어를 사용합니다. 이 장치는 부스트, SEPIC 및 플라이백 토폴로지에서 사용할 수 있습니다.

BIAS 핀이 VCC 핀에 연결된 경우 LM5155x는 최소 2.97V의 1셀 배터리로 시동할 수 있습니다. BIAS 핀이 3.5V보다 큰 경우 최저 1.5V의 입력 공급 전압으로 작동할 수 있습니다. 또한 내부 VCC 레귤레이터는 45V(50V 절대 최대)까지 BIAS 핀 작동을 지원합니다. 스위칭 주파수는 외부 저항기 100 kHz부터 2.2 MHz까지 동적 프로그래밍이 가능합니다. 2.2 MHz에서 스위칭하면 AM 대역 간섭이 최소화되며 작은 솔루션 크기와 빠른 과도 응답을 지원합니다.

이 장치는 1.5A 독립형 MOSFET 드라이버와 낮은 100mV 전류 한도 임계값을 사용합니다 또한 이 장치는 효율 개선을 위해 외부 VCC 공급 장치 사용을 지원합니다. 경부하 조건에서는 낮은 작동 전류와 펄스 스킵 작동으로 효율을 향상시킵니다.

이 장치에는 사이클별 전류 한도, 과전압 보호, 라인 UVLO, 과열 시 셧다운 등의 보호 기능이 내장되어 있습니다. 히컵 모드 과부하 보호 기능은 LM51551 장치 옵션에서 사용할 수 있습니다. 추가 기능으로는 낮은 셧다운  $I_Q$ , 프로그래밍 가능한 소프트 스타트, 프로그래밍 가능한 기울기 보상, 정밀 참조, 전력 양호 표시기 및 외부 클럭 동기화 등이 있습니다.

### 9.2 기능 블록 다이어그램



### 9.3 특징 설명

#### 9.3.1 라인 기준전압 이하 록아웃(UVLO/SYNC 핀)

이 장치에는 이중 레벨 UVLO 회로가 있습니다. 전원을 켤 때 BIAS 핀 전압이 2.7V를 초과하고, UVLO 핀 전압이 활성화 임계값( $V_{EN}$ )과 UVLO 임계값( $V_{UVLO}$ ) 사이 범위에 있는 시간이 1.5 $\mu$ s를 초과하는 경우(자세한 사항은 [섹션 9.3.5](#) 참조) 장치가

시작되고 내부 구성이 개시됩니다. 이 장치는 보통 대기 모드로 전환되기 전에 65µs의 내부 시동 지연이 필요합니다. 대기 모드에서는 VCC 레귤레이터와 RT 레귤레이터가 작동하고, SS 핀이 접지되며, GATE 출력에서는 스위칭이 없습니다.

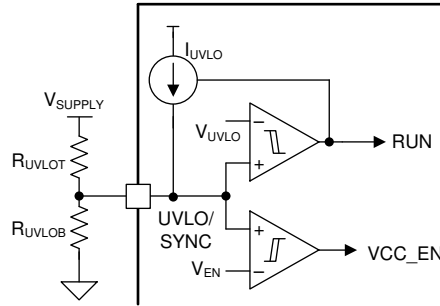


그림 9-1. 라인 UVLO 및 활성화

UVLO 핀 전압이 UVLO 임계값보다 높으면 장치가 실행 모드로 들어갑니다. 실행 모드에서 VCC 전압이 4.5V보다 큰 경우, 그리고 VCC 전압이 2.85V VCC UV 임계값( $V_{VCC-UVLO}$ )을 초과한 후 50µs가 경과하는 경우 등 두 가지 경우 중 더 이른 시점에 소프트 스타트 시퀀스가 시작됩니다. UVLO 히스테리시스는 내부 50mV 전압 히스테리시스와 켜지거나 꺼진 추가 5µA 전류 소스를 통해 달성됩니다. UVLO 핀 전압이 UVLO 기준값을 초과하면 전류 소스가 활성화되어 UVLO 핀의 전압을 빠르게 상승합니다. UVLO 핀 전압이 UVLO 기준값 아래로 떨어지면 전류 소스가 비활성화되어 UVLO 핀의 전압이 빠르게 하락합니다. UVLO 핀 전압이 활성화 임계값( $V_{EN}$ )보다 낮으면 장치는 35µs(일반)의 지연 후 모든 기능이 비활성화된 상태에서 섯다운 모드로 전환됩니다.

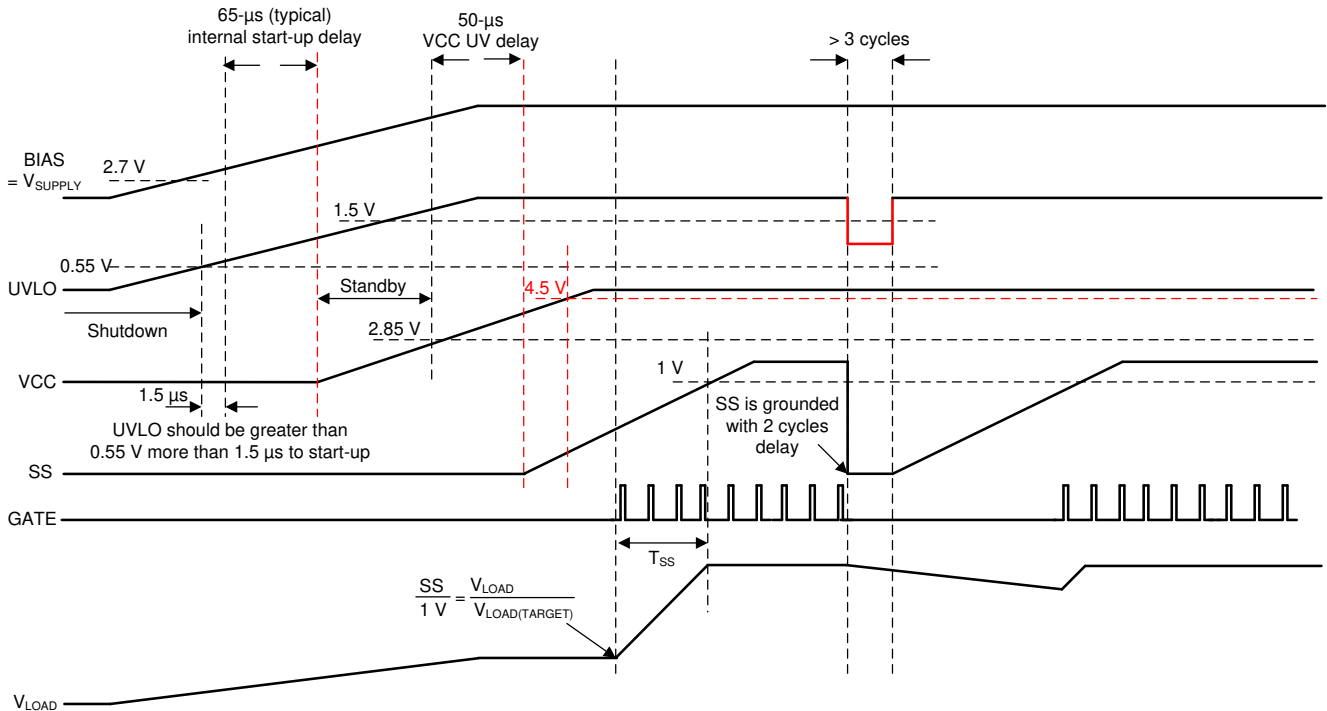


그림 9-2. 부스트 시동 파형 케이스 1: 2.85V VCC UVLO로 시동, 시동 후 UVLO 토글

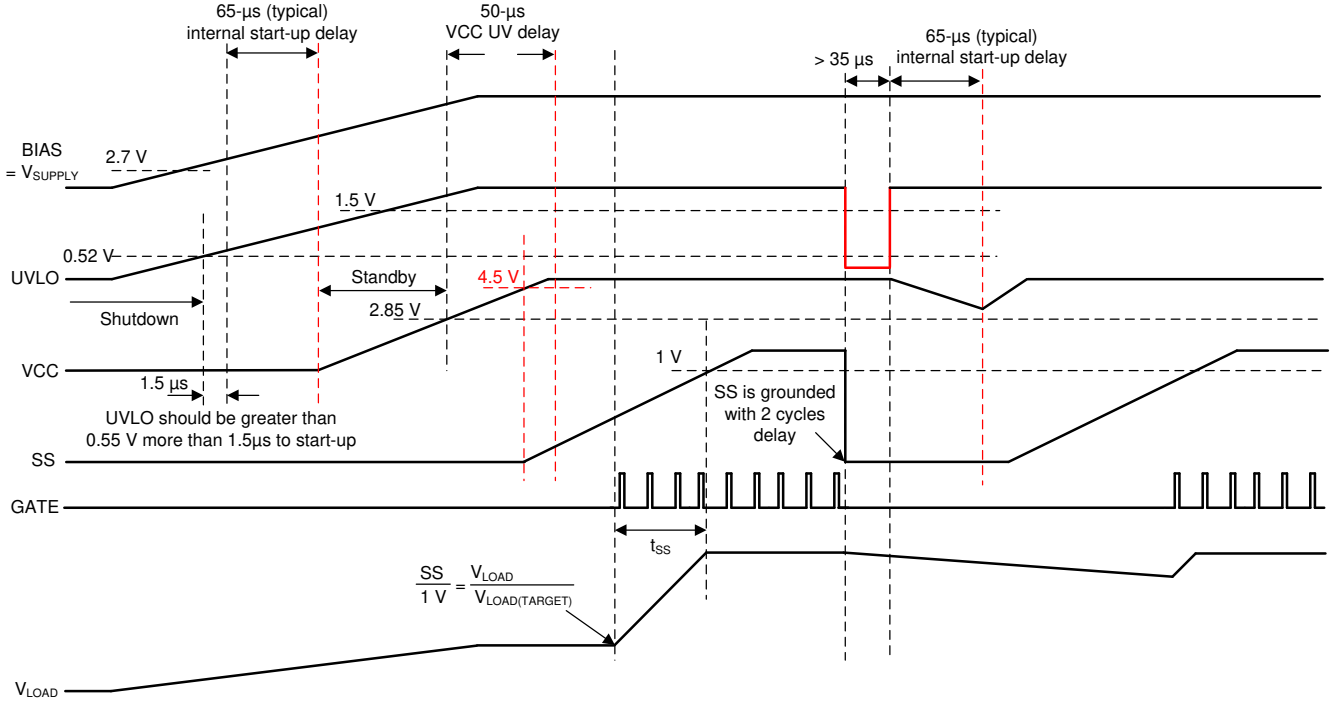


그림 9-3. 부스트 시동 파형 케이스 2: VCC > 4.5V일 때 시동, 시동 후 EN 토글

외부 UVLO 저항 분배기는 입력 전압이 원하는 작동 범위에 있을 때 UVLO 핀의 전압이 1.5V(일반)보다 크도록 설계해야 합니다.  $R_{UVLOT}$  및  $R_{UVLOB}$  값은 방정식 1 및 방정식 2에서와 같이 계산하면 됩니다.

$$R_{UVLOT} = \frac{V_{SUPPLY(ON)} \times \frac{V_{UVLO(FALLING)}}{V_{UVLO(RISING)}} - V_{SUPPLY(OFF)}}{I_{UVLO}} \quad (1)$$

여기서

- $V_{SUPPLY(ON)}$ 은 원하는 컨버터 시동 전압입니다.
- $V_{SUPPLY(OFF)}$ 은 원하는 컨버터 끄기 전압입니다.

$$R_{UVLOB} = \frac{V_{UVLO(RISING)} \times R_{UVLOT}}{V_{SUPPLY(ON)} - V_{UVLO(RISING)}} \quad (2)$$

시동 중, 또는 낮은 입력 전압에서 심한 부하 과도 중 일시적으로 입력 전압이  $V_{SUPPLY(OFF)}$  아래로 떨어지는 경우 UVLO 커패시터( $C_{UVLO}$ )가 필요합니다. 큰 UVLO 커패시터가 필요한 경우, 5µA 히스테리시스 전류가 켜졌을 때 UVLO 핀에서 전압을 빠르게 높이기 위해 직렬 UVLO 저항기( $R_{UVLOS}$ )를 추가로 사용할 수 있습니다.

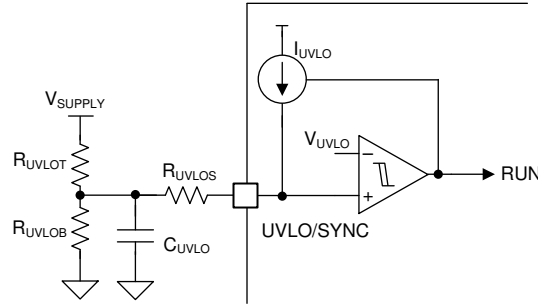


그림 9-4. UVLO 저항기 3개를 사용하는 라인 UVLO

UVLO 핀을 부동(떠 있는) 상태로 두지 마십시오. 사용하지 않는 경우 BIAS 핀에 연결하십시오.

### 9.3.2 고전압 VCC 레귤레이터(BIAS, VCC 핀)

이 장치에는 BIAS 핀에서 공급되는 내부 넓은 입력 VCC 레귤레이터가 있습니다. 넓은 입력 VCC 레귤레이터를 사용하면 BIAS 핀을 3.5V~45V의 공급 전압에 직접 연결할 수 있습니다.

VCC 레귤레이터는 장치가 대기 모드 또는 실행 모드에 있을 때 켜집니다. BIAS 핀 전압이 VCC 레귤레이션 목표치보다 낮으면 VCC 출력은 작은 드롭아웃 전압으로 BIAS를 추적합니다. BIAS 핀 전압이 VCC 레귤레이션 목표치보다 높으면 VCC 레귤레이터는 N채널 MOSFET 드라이버에 6.85V 전원을 공급합니다.

VCC 레귤레이터는 최소 35mA 용량으로 VCC 핀에 연결된 커패시터에 전류를 공급합니다. 권장 VCC 커패시터 값은 1 $\mu$ F~4.7 $\mu$ F입니다.

이 장치는 일반 구성에서 3.5V~45V의 넓은 입력 범위를 지원합니다. BIAS 핀을 VCC 핀에 직접 연결하면 장치는 2.97V~16V의 입력을 지원합니다. 이 구성은 장치가 1셀 배터리로 시동할 때 권장됩니다.

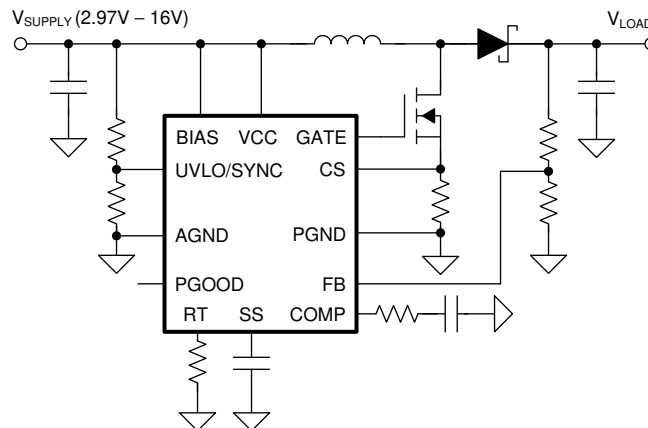


그림 9-5. 2.97V 시동(BIAS=VCC)

시동 후 최소 공급 전압은 그림 9-6에서 보는 것처럼 부스트 컨버터 출력이나 외부 전원 공급 장치에서 BIAS 핀을 공급하는 방법으로 추가적으로 낮출 수 있습니다.

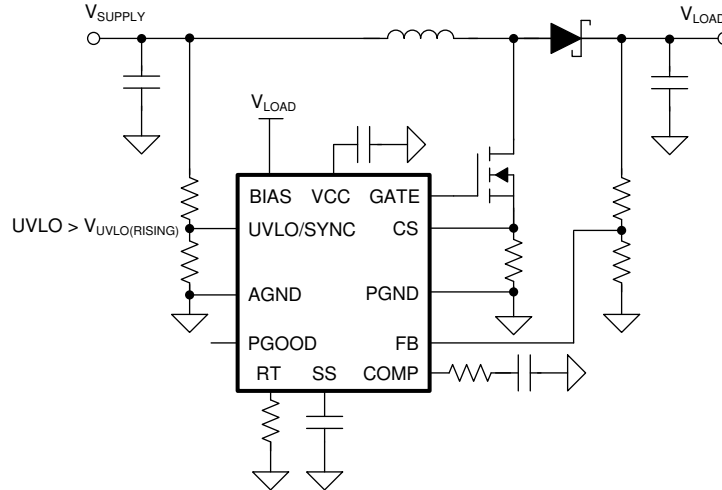


그림 9-6. 시동 후 최저 작동 전압 감소

플라이백 토폴로지에서는 추가 변압기 권선을 사용하여 VCC를 공급하는 방법으로 장치의 내부 전력 손실을 줄일 수 있습니다. 이 구성에서 외부 VCC 공급 전압은 VCC 레귤레이션 목표치( $V_{VCC-REG}$ )보다 커야 하며, VCC 레귤레이터에는 VCC와 BIAS 사이에 다이오드가 포함되어 있기 때문에 BIAS 핀 전압은 반드시 VCC 전압보다 커야 합니다.

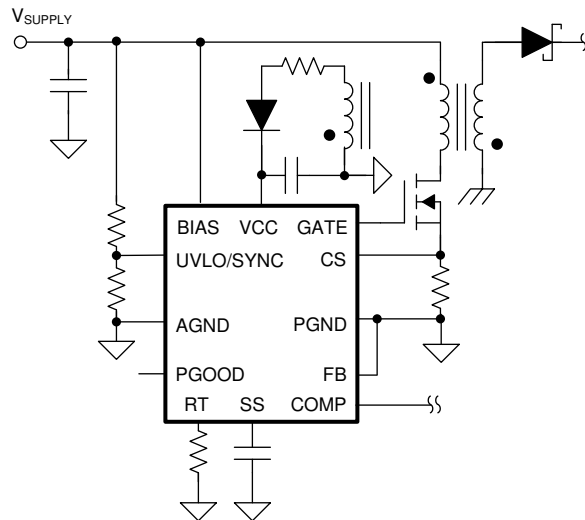


그림 9-7. 외부 VCC 공급( $BIAS \geq VCC$ )

외부 VCC 바이어스 공급의 전압이 BIAS 핀 전압보다 큰 경우, 입력 전원 공급 장치에서 BIAS 핀으로 연결되는 외부 차단 다이오드를 사용하여 외부 바이어스 공급 장치가 VCC를 통해 부스트 입력 공급 장치로 전류를 전달하는 것을 방지합니다.

### 9.3.3 소프트 스타트(SS 핀)

소프트 스타트 기능은 컨버터가 정상 상태 작동 지점에 점진적으로 도달하도록 함으로써 스타트업 응력과 서지를 줄여줍니다. 장치는 FB 핀을 SS 핀 전압이나 내부 기준 중 더 낮은 전압으로 조정합니다.

시동 시 내부  $10\mu A$  소프트 스타트 전류 공급원( $I_{SS}$ )은 VCC 전압이  $2.85V_{VCC}$  UV 임계값을 초과하고  $50\mu s$  후, 또는 VCC 전압이  $4.5V$ 를 초과하는 시점 중 먼저 도달하는 시점에 켜집니다. 소프트 스타트 전류는 SS 핀에 연결된 외부 소프트 스타트 커패시터의 전압을 점진적으로 증가시킵니다. 그 결과 출력 전압이 점진적으로 상승합니다. 히킵 모드 오프 타임 또는 열 셋다운 중에 VCC가 VCC UVLO 임계값보다 낮고 UVLO가 UVLO 임계값보다 낮을 때 SS 핀은 내부 스위치에 의해 접지로 풀다운됩니다.

부스트 토폴로지에서 소프트 스타트 시간( $t_{SS}$ )은 입력 공급 전압에 따라 달라집니다. 부스트 토폴로지에서 소프트 스타트 시간은 방정식 3에서와 같이 계산합니다.

$$t_{SS} = \frac{C_{SS}}{I_{SS}} \times \left(1 - \frac{V_{SUPPLY}}{V_{LOAD}}\right) \times V_{REF} \quad (3)$$

SEPIC 토폴로지에서 소프트 스타트 시간( $t_{SS}$ )은 다음과 같이 계산합니다.

$$t_{SS} = \frac{C_{SS}}{I_{SS}} \times V_{REF} \quad (4)$$

TI는 컨버터가 과전류 상태로 전환되지 않고 시동할 수 있도록 충분히 긴 소프트 스타트 시간을 선택할 것을 권장합니다. 자세한 정보는 [섹션 9.3.10](#)을(를) 참고하세요.

그림 9-8은(는) 플라이백 토폴로지에서 1차측 소프트 스타트의 구현을 보여줍니다.

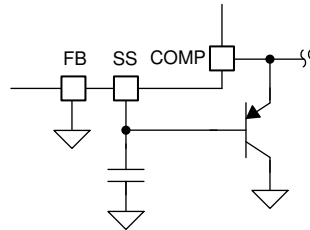


그림 9-8. 플라이백에서 1차측 소프트 스타트

그림 9-9은(는) 플라이백 토폴로지에서 2차측 소프트 스타트의 구현을 보여줍니다.

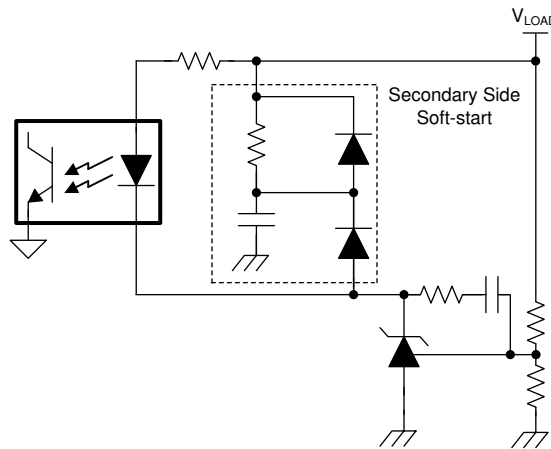


그림 9-9. 플라이백에서 2차측 소프트 스타트

### 9.3.4 스위칭 주파수( $R_T$ 핀)

장치의 스위칭 주파수는  $R_T$ 와 AGND 핀 사이에 연결된 단일  $R_T$  저항기로 설정할 수 있습니다.  $R_T$  스위칭 주파수( $f_{RT}$ )를 설정하기 위한 저항값은 방정식 5에 나와 있는 방법으로 계산합니다.

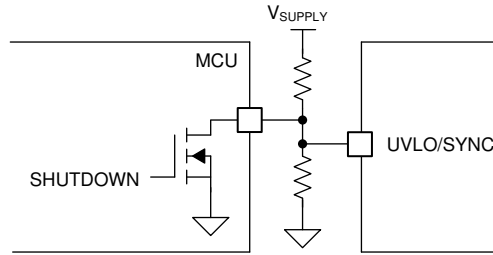
$$R_T = \frac{2.21 \times 10^{10}}{f_{RT(TYPICAL)}} - 955 \quad (5)$$

장치가 활성화되면  $R_T$  핀은 내부  $R_T$  조정기에 의해 0.5V로 조정됩니다.



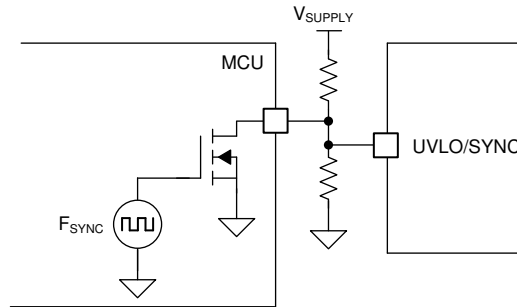
### 9.3.5 클럭 동기화(UVLO/SYNC 핀)

UVLO/SYNC 핀을 풀다운하여 장치의 스위칭 주파수를 외부 클럭에 동기화할 수 있습니다. 장치의 내부 클럭은 하강 에지에서 동기화되지만, 최대 듀티 사이클 한도에 따라 결정되는 강제 오프 타임 중에는 하강 에지 입력을 무시합니다. 외부 동기화 클럭은 UVLO/SYNC 핀 전압을 반드시 1.45V(일반) 미만으로 끌어내려야 합니다. 풀다운 펄스의 듀티 사이클은 제한되지 않지만, 최소 풀다운 펄스 폭은 150ns보다 커야 하고 최소 풀업 펄스 폭은 250ns보다 커야 합니다. **그림 9-10**은(는) 원격 섀다운 기능의 구현 모습입니다. UVLO 핀은 개별 MOSFET 또는 MCU의 오픈 드레인 출력을 통해 풀다운할 수 있습니다. 이 구성에서 장치는 UVLO 핀이 접지된 후 즉시 스위칭을 중지하고, UVLO 핀이 접지된 후 35 $\mu$ s(일반) 후에 장치를 섀다운합니다.



**그림 9-10. UVLO와 섀다운**

**그림 9-11** 은(는) 섀다운과 클럭 동기화 기능이 함께 구현된 모습입니다. 이 구성에서는 UVLO 핀이 접지되면 장치가 즉시 스위칭을 중지하고,  $f_{SYNC}$ 가 35 $\mu$ s(일반)보다 더 길게 High 로직 상태로 유지(UVLO가 35  $\mu$ s(일반)보다 더 길게 Low 로직 상태 유지)되면 장치가 섀다운됩니다. 장치 활성화 이후에 클럭 펄스가 공급되는 경우 장치는  $f_{SYNC}$ 에서 실행됩니다.



**그림 9-11. UVLO, 섀다운 및 클럭 동기화**

**그림 9-13** 및 **그림 9-14**은(는) 대기와 클럭 동기화 기능이 함께 구현된 모습입니다. 이 구성에서는  $f_{SYNC}$ 가 High 로직 상태로 유지되는 경우 장치가 즉시 스위칭을 중단하고,  $f_{SYNC}$ 가 2개 스위칭 주기보다 더 길게 High 로직 상태로 유지되는 경우 대기 모드로 전환됩니다. 클럭 펄스가 공급되는 경우 장치는  $f_{SYNC}$ 에서 실행됩니다. 장치는 UVLO 핀 전압이 활성화 임계치를 초과하는 시간이 1.5 $\mu$ s를 초과하는 경우 활성화될 수 있기 때문에, 장치가 활성화되기 전에 시동 시점부터 외부 클럭 동기화 펄스가 공급되는 경우 **그림 9-13** 및 **그림 9-14**의 구성을 권장합니다. 동기화 펄스의 듀티 사이클이 50%를 초과하는 경우 이러한 1.5 $\mu$ s 요구 사항은 완화될 수 있습니다. **그림 9-12**은(는) 동기화 펄스로 시작하는 데 필요한 최소 듀티 사이클을 나타냅니다. 스위칭 주파수가 1.1MHz를 초과하는 경우, UVLO 핀 전압은 외부 동기화 펄스를 적용하기 전에 1.5 $\mu$ s 보다 긴 시간 동안 활성화 임계값보다 큰 상태로 유지되어야 합니다.

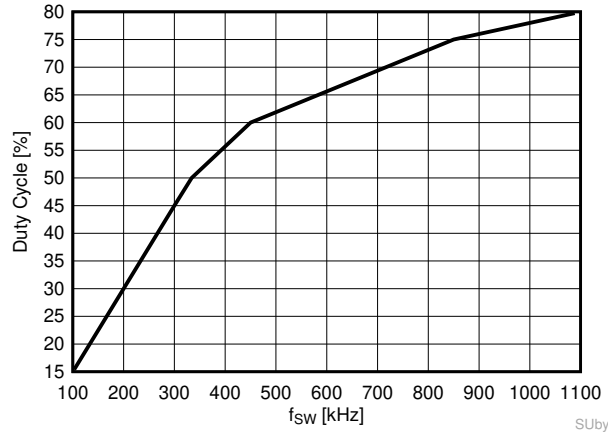


그림 9-12. SYNC로 시작하는 데 필요한 듀티 사이클

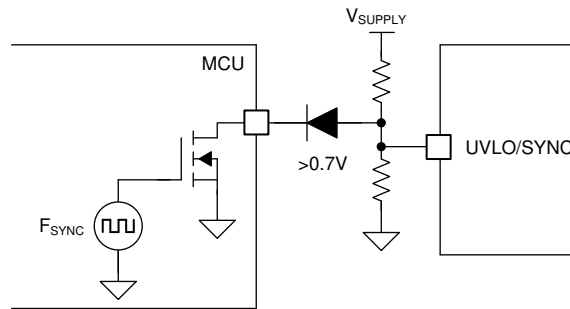


그림 9-13. UVLO, 대기 및 클럭 동기화(a)

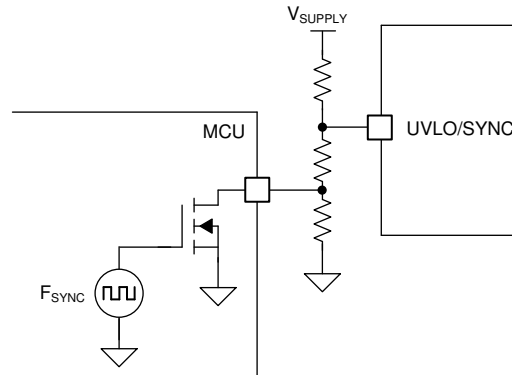


그림 9-14. UVLO, 대기 및 클럭 동기화(b)

UVLO 기능이 필요 없는 경우 MCU의 푸시풀 출력 1개를 사용해 셧다운 및 클럭 동기화 기능을 동시에 구현할 수 있습니다. 이 구성에서는  $f_{\text{SYNC}}$ 가 Low 로직 상태를 유지하는 시간이  $35\mu\text{s}$ (일반)를 초과하는 경우 장치가 셧다운됩니다.  $f_{\text{SYNC}}$ 가 High 로직 상태를 유지하는 시간이  $1.5\mu\text{s}$ 를 초과하는 경우 장치가 활성화됩니다. 장치 활성화 이후에 클럭 펄스가 공급되는 경우 장치는  $f_{\text{SYNC}}$ 에서 실행됩니다. 또한 이 구성에서는 BIAS를 공급한 후 외부 클럭 펄스를 인가하는 것을 권장합니다. 전류 제한 저항을 사용하여 UVLO 핀으로 흐르는 전류를  $1\text{mA}$  미만으로 제한하면 바이어스가 공급되기 전에 외부 클럭 펄스를 공급할 수 있습니다(그림 9-15 참조).

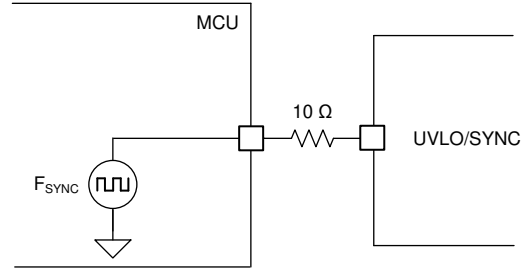


그림 9-15. 셋다운 및 클럭 동기화

그림 9-16에서는 외부 회로를 이용한 반전 활성화 구현을 보여줍니다.

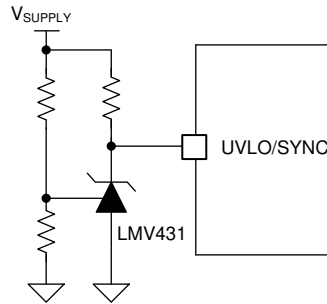


그림 9-16. 반전 UVLO

외부 클럭 주파수( $f_{\text{SYNC}}$ )는 반드시  $f_{\text{RT(일반)}}$ 의 +25% ~ -30% 이내여야합니다. 최대 듀티 사이클 한도와 기울기 저항기 ( $R_{\text{SL}}$ )을 통한 피크 전류 제한은 클럭 동기화의 영향을 받기 때문에 클럭 동기화 기능을 사용할 때 특별히 주의해야 합니다. 자세한 사항은 [섹션 9.3.6](#), [섹션 9.3.7](#) 및 [섹션 9.3.11](#)을(를) 참조하십시오.

### 9.3.6 전류 감지 및 기울기 보상(CS 핀)

이 장치는 저압측 전류 감지 기능을 갖추고 있으며 고정 및 선택 사항 프로그래밍 가능 기울기 보상 램프를 모두 제공하기 때문에 높은 듀티 사이클에서 저조파 진동을 방지하는 데 유용합니다. 고정 및 프로그래밍 가능한 기울기 보상 램프가 PWM 작동을 위해 감지된 인덕터 전류 입력에 추가되지만, 감지된 인덕터 전류 입력에는 프로그래밍 가능한 기울기 보상 램프만 추가됩니다([그림 9-17](#) 참조). 입력 공급 전압에서 정확한 피크 전류 제한 작동을 위해 TI는 고정 기울기 보상만 사용하는 것을 권장합니다([그림 8-5](#) 참조).

이 장치는 외부 기울기 저항기( $R_{\text{SL}}$ )와 기울기가  $30 \mu\text{A} \times f_{\text{RT}}$ 인 톱니파 전류 공급원을 사용해 프로그래밍 가능한 기울기 보상 램프를 생성할 수 있습니다. 이 전류는 CS 핀에서 흘러나옵니다.

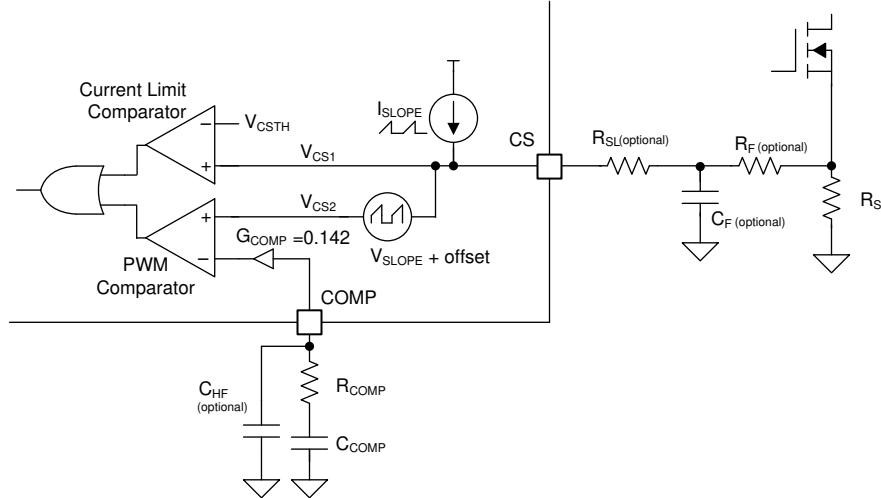


그림 9-17. 전류 감지 및 기울기 보상

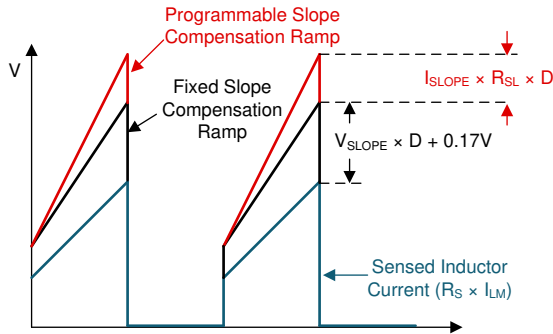


그림 9-18. PWM 콤퍼레이터 입력에서의 기울기 보상 램프 (a)

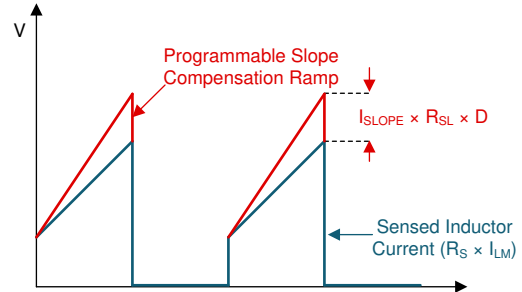


그림 9-19. 전류 제한 콤퍼레이터 입력에서의 기울기 보상 램프 (b)

방정식 6을(를) 사용해 피크 기울기 전류값( $I_{SLOPE}$ )을 계산하고 방정식 7을(를) 사용해 피크 기울기 전압값( $V_{SLOPE}$ )을 계산합니다.

$$I_{SLOPE} = 30\mu A \times \frac{f_{RT}}{f_{SYNC}} \tag{6}$$

$$V_{SLOPE} = 40mV \times \frac{f_{RT}}{f_{SYNC}} \tag{7}$$

여기서

- 클럭 동기화가 사용되지 않는 경우  $f_{SYNC} = f_{RT}$ .

피크 전류 모드 제어 이론에 따르면, 높은 듀티 사이클에서 서브 고조파 진동을 방지하기 위해서는 보상 램프의 기울기가 감지된 인덕터 전류 하강 기울기의 절반 이상이어야 합니다. 따라서 부스트 토폴로지에서 기울기 보상 최소량은 다음과 같은 부등성을 충족해야 합니다.

$$0.5 \times \frac{(V_{LOAD} + V_F) - V_{SUPPLY}}{L_M} \times R_S \times \text{Margin} < 40mV \times f_{SW} \tag{8}$$

여기서

- $V_F$ 는 외부 다이오드 D1의 순방향 전압 강하입니다.

비이상적 요인을 포괄하는 권장 마진값은 1.2입니다. 필요한 경우  $R_{SL}$ 을 추가하여 보상 램프의 기울기를 더 높일 수 있습니다. 보통 감지된 인덕터 전류 하강 기울기의 82%가 기울기 보상의 최적량으로 알려져 있습니다. 감지된 인덕터 전류 하강 기울기의 82%를 달성하려면  $R_{SL}$  값을 [방정식 9](#)에 보이는 것처럼 계산해야 합니다.

$$0.82 \times \frac{(V_{LOAD} + V_F) - V_{SUPPLY}}{L_M} \times R_S = (30\mu A \times R_{SL} + 40mV) \times f_{SW} \quad (9)$$

클록 동기화를 사용하지 않는 경우  $f_{SW}$  주파수는  $f_{RT}$  주파수와 동일합니다. 클록 동기화를 사용하는 경우  $f_{SW}$  주파수는  $f_{SYNC}$  주파수와 동일합니다.  $R_{SL}$  저항 최대값은 2k $\Omega$ 입니다.

### 9.3.7 전류 제한 및 최소 ON 시간(CS 핀)

이 장치는 인덕터 전류와 프로그래밍 가능한 기울기 보상 램프의 합이 전류 제한 임계값( $V_{CLTH}$ )에 도달하면 MOSFET을 끄는 주기별 피크 전류 제한 보호 기능을 제공합니다. 정상 상태에서 피크 인덕터 전류 한도( $I_{PEAK-CL}$ )는 [방정식 10](#)에서와 같이 계산합니다.

$$I_{PEAK-CL} = \frac{V_{CLTH} - 30\mu A \times R_{SL} \times \frac{f_{RT}}{f_{SYNC}} \times D}{R_S} \quad (10)$$

실제 듀티 사이클은 MOSFET과 감지 저항기의 전압 강하로 인해 예상된 것보다 큼니다. 예상 듀티 사이클은 [방정식 11](#)에서와 같이 계산합니다.

$$D = 1 - \frac{V_{SUPPLY}}{V_{LOAD} + V_F} \quad (11)$$

부스트 컨버터에는 고압측 전력 다이오드(D1)를 통해 공급 장치에서 부하까지 자연스러운 통과 경로가 있습니다. 이 경로와 장치의 최소 ON 타임 제한으로 인해 부스트 컨버터는 출력 전압이 입력 공급 전압에 가깝거나 낮을 때 전류 제한 보호 기능을 제공할 수 없습니다. 최소 ON 시간은 [그림 8-12](#)에 나와 있으며 [방정식 12](#)에서와 같이 계산합니다.

$$t_{ON(MIN)} \approx \frac{800 \times 10^{-15}}{\frac{1}{8 \times R_T} + 4 \times 10^{-6}} \quad (12)$$

필요한 경우 CS 핀에 소형 외부 RC 필터( $R_F$ ,  $C_F$ )를 추가하여 전류 감지 신호의 큰 리딩 에지 스파이크를 극복할 수 있습니다. 10 $\Omega$ ~200 $\Omega$  범위 내에서  $R_F$  값을 선택하고 100pF~2nF 범위 내에서  $C_F$  값을 선택합니다. 이 RC 필터의 효과로 인해 ON 타임이  $2 \times R_F \times C_F$  미만인 경우 피크 전류 제한이 유효하지 않습니다. OFF 타임 동안  $C_F$ 를 완전히 방전시키려면 RC 시상수가 다음 부등식을 만족해야 합니다.

$$3 \times R_F \times C_F < \frac{1-D}{f_{SW}} \quad (13)$$

### 9.3.8 피드백 및 오류 증폭기(FB, COMP 핀)

피드백 저항 분배기는 높은 출력 저항( $R_O = 10 M\Omega$ )과 넓은 대역폭( $BW = 7MHz$ )을 특징으로 하는 내부 트랜스컨덕턴스 오류 증폭기에 연결됩니다. 내부 트랜스컨덕턴스 오류 증폭기는 FB 핀과 SS 핀 전압 간의 차이, 또는 내부 레퍼런스 중 더 낮

은 값에 비례하는 전류를 공급합니다. 내부 트랜스컨덕턴스 오류 증폭기는 정상 작동 중에 대칭적인 소싱 및 싱킹 기능을 제공하고, FB가 OVP 임계값보다 클 때 싱킹 기능을 감소시킵니다.

출력 조정 대상을 설정하려면 [방정식 14](#)에서 보는 것처럼 피드백 저항 값을 선택합니다.

$$V_{LOAD} = V_{REF} \times \left( \frac{R_{FBT}}{R_{FBB}} + 1 \right) \quad (14)$$

오류 증폭기의 출력은 COMP 핀에 연결되기 때문에 타입 2 루프 보상 네트워크를 사용할 수 있습니다.  $R_{COMP}$ ,  $C_{COMP}$  및 선택 사항  $C_{HF}$  루프 보상 구성 요소는 안정적인 루프 응답을 달성할 수 있도록 오류 증폭기 게인 및 위상 특성을 구성합니다. FB 핀의 절대 최대 정격 전압은 3.8V입니다. 필요한 경우, 특히 차량 로드 덤프 과도 동안 피드백 저항 분배기 입력을 외부 제너 다이오드로 클램핑할 수 있습니다.

COMP 핀에는 내부 클램프가 있습니다. 최대 COMP 클램프는 섀시 중에도 최대 COMP 핀 전압을 절대 최대 정격 미만으로 제한합니다. 최소 COMP 클램프는 무부하 상태에서 고부하로 전환하는 동안 가능한 한 빨리 스위칭을 시작하기 위해 최소 COMP 핀 전압을 제한합니다. 플라이백 토폴로지에서 FB가 접지에 연결되면 최소 COMP 클램프가 비활성화됩니다.

### 9.3.9 전력 양호 표시기(PGOOD 핀)

이 장치에는 시퀀싱 및 감시 기능을 간소화해 주는 전력 양호 표시기(PGOOD)가 있습니다. FB 핀 전압이 피드백 기준 이하 전압 임계값( $V_{UVTH}$ )보다 크고 VCC가 VCC UVLO보다 크며, UVLO/EN이 EN 임계값보다 큰 경우 PGOOD는 고임피던스 오픈 드레인 상태로 전환됩니다. 25µs 디글리치 필터는 과도 현상으로 인한 PGOOD의 잘못된 풀다운을 방지합니다. 권장 최소 풀업 저항 값은 10kΩ입니다.

PGOOD 핀에서 BIAS 핀으로 연결되는 내부 다이오드 경로로 인해 PGOOD 핀 전압은  $V_{BIAS} + 0.3V$ 를 초과할 수 없습니다.

### 9.3.10 히컵 모드 과부하 보호(LM51551에만 해당)

장시간 전류 제한 조건이 지속되는 경우 컨버터에 추가적인 보호를 적용하기 위해 LM51551 장치 옵션은 히컵 모드 과부하 보호 기능을 지원하고 있습니다. LM51551의 내부 히컵 모드 오류 타이머는 주기별 전류 제한이 발생할 때 PWM 클럭 주기를 계산합니다. 히컵 모드 오류 타이머에 전류 제한이 64주기 감지되면 내부 히컵 모드 꺼짐 타이머가 강제로 장치의 스위칭을 중지하고 SS를 풀다운합니다. 그런 다음 장치는 히컵 모드 꺼짐 시간 32,768주기 후에 다시 시작됩니다. 64주기 히컵 모드 오류 타이머는 전류 제한 임계값을 초과하지 않고 8회 연속 스위칭 사이클이 발생하는 경우 초기화됩니다. 소프트 스타트 중에는 히컵 모드 오류 타이머가 활성화되기 때문에 소프트 스타트 시간은 소프트 스타트 동안 히컵 모드 보호가 작동되지 않을 만큼 충분히 길어야 합니다.

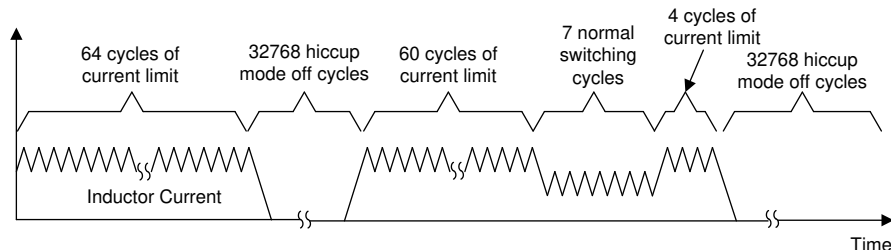


그림 9-20. 히컵 모드 과부하 보호

혹독한 부하 과도 상태에서 예기치 않게 히컵 모드가 작동되는 것을 방지하려면 피크 전류 제한을 프로그래밍할 때 더 넉넉하게 여유를 두는 것이 좋습니다.

### 9.3.11 최대 듀티 사이클 제한 및 최소 입력 공급 전압

부스트 컨버터를 설계할 때는 최소 공급 전압에서 최대 듀티 사이클을 검토해야 합니다. 목표 출력 전압을 달성할 수 있는 최소 입력 공급 전압은 최대 듀티 사이클 한도에 따라 제한되며 다음과 같이 추정할 수 있습니다.

$$V_{\text{SUPPLY(MIN)}} \approx (V_{\text{LOAD}} + V_F) \times (1 - D_{\text{MAX}}) + I_{\text{SUPPLY(MAX)}} \times R_{\text{DCR}} + I_{\text{SUPPLY(MAX)}} \times (R_{\text{DS(ON)}} + R_S) \times D_{\text{MAX}} \quad (15)$$

여기서

- $I_{\text{SUPPLY(MAX)}}$  = 최대 입력 전류
- $R_{\text{DCR}}$  = 인덕터의 DC 저항.
- $R_{\text{DS(ON)}}$  = MOSFET의 ON 저항.

$$D_{\text{MAX1}} = 1 - 0.1 \times \frac{f_{\text{SYNC}}}{f_{\text{RT}}} \quad (16)$$

$$D_{\text{MAX2}} = 1 - 100\text{ns} \times f_{\text{SW}} \quad (17)$$

$f_{\text{RT}}$ 보다 작은  $f_{\text{SYNC}}$ 를 공급함으로써 최소 입력 공급 전압을 더 낮출 수 있습니다.  $D_{\text{MAX}}$ 는  $D_{\text{MAX1}}$ 와  $D_{\text{MAX2}}$  중 더 낮은 쪽입니다.

### 9.3.12 MOSFET 드라이버(GATE 핀)

이 장치는 1.5A의 피크 전류를 소싱 또는 싱크할 수 있는 N채널 MOSFET 드라이버를 제공합니다. 피크 소싱 전류는 VCC 레귤레이션 목표치 6.75V보다 높은 외부 VCC를 공급할 때 더 큼니다. 시동 중, 특히 입력 전압 범위가 VCC 레귤레이션 목표치보다 낮을 때 VCC 전압은 MOSFET을 완전히 향상시키기에 충분해야 합니다. 시동 중에 MOSFET 구동 전압이 MOSFET 게이트 플래토(평탄) 전압보다 낮으면 부스트 컨버터가 제대로 시동되지 않을 수 있으며, 높은 전력 소비 상태에서 최대 듀티 사이클을 유지할 수 있습니다. 더 낮은 임계값 N 채널 MOSFET 스위치를 선택하고  $V_{\text{SUPPLY(ON)}}$ 를 설정하면 이 조건을 방지할 수 있습니다. 내부 VCC 레귤레이터의 소싱 기능은 제한되어 있으므로 MOSFET 게이트 전하는 다음 부등식을 충족해야 합니다.

$$Q_{\text{G@VCC}} \times f_{\text{SW}} < 35\text{mA} \quad (18)$$

셋다운 중 잘못된 턴온을 방지할 수 있도록 내부 1MΩ 저항기는 GATE와 PGND 사이에 연결합니다. 부스트 토폴로지에서는  $C_{\text{DG}}$  MOSFET의 기생 용량 통한 커플링으로 인해 발생하는 잘못된 턴온을 방지하기 위해 65μs의 내부 시동 지연 동안 스위치 노드 dV/dT를 제한해야 합니다.

### 9.3.13 OVP(과전압 보호)

이 장치에서는 출력 전압에 대한 OVP를 지원합니다. OVP는 FB 핀에서 감지됩니다. FB 핀의 전압이 과전압 기준점( $V_{\text{OVTH}}$ )을 초과하면 OVP가 트리거되고 스위칭이 중지됩니다. OVP 중에는 내부 오류 증폭기가 작동하지만 최대 소스 및 싱크 용량은 40μA로 감소합니다.

### 9.3.14 열 셋다운(TSD)

내부 열 셋다운 기능은 VCC 레귤레이터를 끄고, 스위칭을 비활성화하며, 접합 온도가 열 셋다운 임계값( $T_{\text{TSD}}$ )을 초과하면 SS를 풀다운합니다. 온도가 15°C 하락하면 VCC 레귤레이터가 다시 활성화되고 장치는 소프트 스타트를 수행합니다.

## 9.4 장치 기능 모드

### 9.4.1 셋다운 모드

UVLO 핀 전압이 활성화 임계값 미만인 시간이 35μs(일반)를 초과하는 경우 장치는 모든 기능이 비활성화된 상태로 셋다운 모드로 전환됩니다. 셋다운 모드에서 장치는 BIAS 핀 전류 소비를 2.6μA(일반) 미만으로 감소시킵니다.

### 9.4.2 대기 모드

UVLO 핀 전압이 활성화 임계값보다 크고 UVLO 임계값보다 낮은 시간이 1.5μs를 초과하는 경우 장치는 VCC 레귤레이터 작동, RT 레귤레이터 작동, SS 핀 접지 및 GATE 출력 스위칭 없음 상태의 대기 모드로 유지됩니다. PGOOD는 VCC 전압이 VCC UV 임계값보다 높을 때 활성화됩니다.

### 9.4.3 실행 모드

UVLO 핀 전압이 UVLO 임계값보다 높고 VCC 전압이 충분하면 장치가 RUN 모드로 전환됩니다. 이 모드에서는 VCC 전압이 2.85VCC UV 임계값을 초과하는 시점과 VCC 전압이 4.5V를 초과하는 시점 중 먼저 도래하는 시점부터 50 $\mu$ s 후에 소프트 스타트가 시작됩니다.



## 10 애플리케이션 및 구현

### 주

다음 애플리케이션 섹션의 정보는 TI 구성 요소 사양의 일부가 아니며, TI는 그 정확성 또는 완전성을 보증하지 않습니다. 자신의 목적에 대한 구성 요소의 적합성 여부를 판단하고, 설계 구현을 검증 및 테스트해 시스템 기능을 확인하는 것은 TI 고객 본인의 책임입니다.

### 10.1 애플리케이션 정보

부스트 컨버터에서 루프 응답과 구성 요소 선택에 관한 내용은 [M5155-Q1을 사용해 부스트 컨버터를 설계하는 방법\(How to Design a Boost Converter Using LM5155-Q1\)](#) 애플리케이션 노트를 참조하세요.

### 10.2 일반적인 애플리케이션

그림 10-1은(는) 부스트 컨버터 설계에 사용되는 모든 선택 사항 구성 요소들입니다.

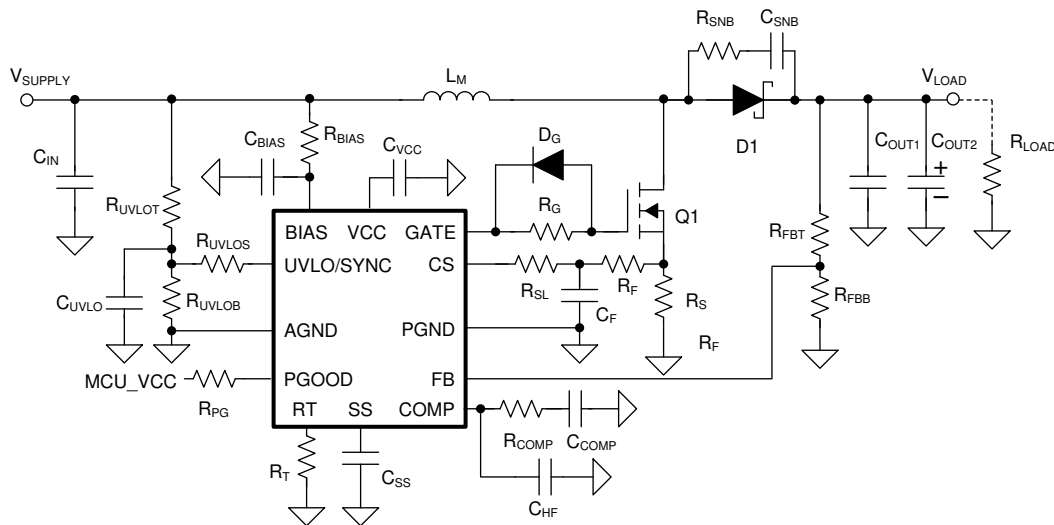


그림 10-1. 선택 사항 구성 요소를 포함하는 일반 부스트 컨버터 회로

#### 10.2.1 설계 요구 사항

표 10-1은(는) 이 애플리케이션 예시에서 의도한 입력, 출력 및 성능 매개 변수를 보여 줍니다.

표 10-1. 설계 예제 매개 변수

설계 파라미터	값
최소 입력 공급 전압( $V_{SUPPLY(MIN)}$ )	6 V
대상 출력 전압( $V_{LOAD}$ )	24V
최대 부하 전류( $I_{LOAD}$ )	2A ( $\approx$ 48와트)
일반 스위칭 주파수( $f_{SW}$ )	440 kHz

#### 10.2.2 세부 설계 절차

빠른 시작 계산기를 사용하면 LM5155 장치 기반의 애플리케이션 용도로 레귤레이터를 설계하는 과정에 소요되는 시간을 단축할 수 있습니다. [LM5155 부스트 컨트롤러 빠른 시작 계산기\(LM5155 Boost Controller Quick Start Calculator\)](#)를 다운로드합니다.

### 10.2.2.1 WEBENCH® 툴을 사용한 맞춤 설계

WEBENCH® Power Designer와 함께 LM5155x 장치를 사용해 맞춤 설계를 생성하려면 [여기를 클릭](#)하세요.

1. 가장 먼저, 입력 전압( $V_{IN}$ ), 출력 전압( $V_{OUT}$ ) 및 출력 전류( $I_{OUT}$ ) 요구 사항을 입력합니다.
2. 최적화 다이얼을 사용해 효율성, 차지 공간 및 원가 등 주요 매개 변수에 맞춰 설계를 최적화하세요.
3. 생성된 설계를 텍사스 인스트루먼트 사의 다른 가능한 솔루션들과 비교해 보세요.

WEBENCH Power Designer는 실시간 가격 및 구성 요소 재고 보유 여부 정보가 포함된 자체 목록과 함께 맞춤형 회로도를 제공합니다.

대부분의 경우 다음과 같은 작업이 가능합니다.

- 전기 시뮬레이션을 실행하여 중요 파형과 회로 성능을 확인합니다
- 열 시뮬레이션을 실행하여 보드 열 성능을 파악합니다
- 맞춤형 회로도와 레이아웃을 흔히 사용되는 CAD 형식으로 내보내기합니다
- 설계를 위한 PDF 보고서를 출력하고 설계를 동료 직원들과 공유합니다

[www.ti.com/WEBENCH](http://www.ti.com/WEBENCH)에서 WEBENCH 도구에 대해 자세히 알아보세요.

### 10.2.2.2 권장 구성 요소

표 10-2은(는) 이 일반적인 응용 분야에 대한 권장 소재 목록입니다.

표 10-2. 재료 명세서

참조 지정자	수량	사양	제조사	부품 번호 <sup>(1)</sup>
$R_T$	1	RES, 49.9 k, 1%, 0.1 W, AEC-Q200 Grade 0, 0603	Vishay-Dale	CRCW060349K9FKEA
$R_{FBT}$	1	RES, 47.0 k, 1%, 0.1 W, AEC-Q200 Grade 0, 0603	Vishay-Dale	CRCW060347K0FKEA
$R_{FBB}$	1	RES, 2.0 k, 5%, 0.1 W, AEC-Q200 Grade 0, 0603	Vishay-Dale	CRCW06032K00JNEA
$L_M$	1	인덕터, 차폐형, 복합, 6.8 $\mu$ H, 18.5A, 0.01 $\Omega$ , SMD	Coilcraft	XAL1010-682MEB
$R_S$	1	RES, 0.008, 1%, 3 W, AEC-Q200 Grade 0, 2512 WIDE	Susumu	KRL6432E-M-R008-F-T1
$R_{SL}$	1	RES, 0, 5%, 0.1 W, 0603	Yageo America	RC0603JR-070RL
$C_{OUT1}$	3	CAP, CERM, 4.7 $\mu$ F, 50 V, $\pm$ 10%, X7R, 1210	TDK	C3225X7R1H475K250AB
$C_{OUT2}$ (Bulk)	2	CAP, Aluminum Polymer, 100 $\mu$ F, 50 V, $\pm$ 20%, 0.025 $\Omega$ , AEC-Q200 Grade 2, D10xL10mm SMD	Chemi-Con	HHXB500ARA101MJA0G
$C_{IN1}$	6	CAP, CERM, 10 $\mu$ F, 50 V, $\pm$ 10%, X7R, 1210	MuRata	GRM32ER71H106KA12L
$C_{IN2}$ (Bulk)	1	CAP, 폴리머 하이브리드, 100 $\mu$ F, 50V, $\pm$ 20%, 28 $\Omega$ , 10x10 SMD	Panasonic	EEHZC1H101P
$Q_1$	1	MOSFET, N-CH, 40 V, 50 A, AEC-Q101, SON-8	Infineon	IPC50N04S5L5R5ATMA1
$D_1$	1	Schottky, 60 V, 10 A, AEC-Q101, CFP15	Nexperia	PMEG060V100EPDZ
$R_{COMP}$	1	RES, 11.3 k, 1%, 0.1 W, AEC-Q200 Grade 0, 0603	Vishay-Dale	CRCW060311K3FKEA
$C_{COMP}$	1	CAP, CERM, 0.022 $\mu$ F, 100 V, $\pm$ 10%, X7R, AEC-Q200 Grade 1, 0603	TDK	CGA3E2X7R2A223K080AA
$C_{HF}$	1	CAP, CERM, 220 pF, 20 V, $\pm$ 5%, C0G/NP0, AEC-Q200 Grade 1, 0603	TDK	CGA3E2C0G1H221J080AA
$R_{UVLOT}$	1	RES, 21.0 k, 1%, 0.1 W, AEC-Q200 Grade 0, 0603	Vishay-Dale	CRCW060321K0FKEA
$R_{UVLOB}$	1	RES, 7.32 k, 1%, 0.1 W, AEC-Q200 Grade 0, 0603	Vishay-Dale	CRCW06037K32FKEA
$R_{UVLOS}$	0	해당 없음	해당 없음	해당 없음
$C_{SS}$	1	CAP, CERM, 0.22 $\mu$ F, 50 V, $\pm$ 10%, X7R, AEC-Q200 Grade 1, 0603	TDK	CGA3E3X7R1H224K080AB
$D_G$	0	해당 없음	해당 없음	해당 없음
$R_G$	1	RES, 0, 5%, 0.1 W, 0603	Yageo America	RC0603JR-070RL
$C_F$	1	CAP, CERM, 100 pF, 50 V, $\pm$ 1%, C0G/NP0, 0603	Kemet	C0603C101F5GACTU
$R_F$	1	RES, 100, 1%, 0.1 W, 0603	Yageo America	RC0603FR-07100RL
$R_{SNB}$	0	해당 없음	해당 없음	해당 없음

표 10-2. 재료 명세서 (계속)

참조 지정자	수량	사양	제조사	부품 번호 <sup>(1)</sup>
C <sub>SNB</sub>	0	해당 없음	해당 없음	해당 없음
R <sub>BIAS</sub>	1	RES, 0, 5%, 0.1 W, AEC-Q200 Grade 0, 0603	Panasonic	ERJ-3GEY0R00V
C <sub>BIAS</sub>	1	CAP, CERM, 0.01 μF, 50 V, ±10%, X7R, 0603	삼성전기	CL10B103KB8NCNC
C <sub>VCC</sub>	1	CAP, CERM, 1 μF, 16 V, ±20%, X7R, AEC-Q200 Grade 1, 0603	MuRata	GCM188R71C105MA64D
R <sub>PG</sub>	1	RES, 24.9 k, 1%, 0.1 W, 0603	Yageo America	RC0603FR-0724K9L

(1) 타사 제품의 책임의 한계 법적 고지를 참조하십시오.

### 10.2.2.3 인덕터 선택(L<sub>M</sub>)

인덕터를 선택할 때는 인덕터 전류 리플 비율(RR), 인덕터 전류의 하강 기울기, RHP 제로 주파수(f<sub>RHP</sub>)라는 세 가지 주요 매개 변수를 고려합니다.

인덕터 전류 리플 비율은 코어 손실과 구리 손실 간의 균형을 이루도록 선택합니다. 인덕터 전류의 하강 기울기는 높은 듀티 사이클에서 저조파 진동을 방지할 수 있을 만큼 충분히 낮아야 합니다(그렇지 않을 경우 추가 R<sub>SL</sub> 저항기가 필요합니다). f<sub>RHP</sub>가 더 높으면(= 인덕턴스가 더 낮으면) 크로스오버 주파수가 더 높아지기 때문에 작은 값의 출력 커패시터를 사용할 때 항상 선호됩니다.

인덕턴스 값은 RR와 f<sub>RHP</sub>, 그리고 인덕터 하강 기울기 사이에 적절한 절충을 위해 인덕터 전류 리플이 평균 인덕터 전류의 30%~70% 사이로 설정되도록 선택할 수 있습니다.

### 10.2.2.4 출력 커패시터(C<sub>OUT</sub>)

적절한 출력 커패시터(C<sub>OUT</sub>) 값을 선택하는 데에는 몇 가지 방법이 있습니다. 출력 커패시터 값은 출력 전압 리플이나 출력 오버슈트, 또는 부하 과도로 인한 언더슈트를 기준으로 선택할 수 있습니다.

출력 커패시터의 리플 전류 정격은 출력 리플 전류를 처리하기에 충분해야 합니다. 출력 커패시터를 여러 개 사용하면 리플 전류를 분할할 수 있습니다. 실제로 세라믹 커패시터는 대부분의 리플 전류를 흡수할 수 있도록 벌크 알루미늄 커패시터보다 다이오드와 MOSFET에 더 가깝게 배치됩니다.

### 10.2.2.5 입력 커패시터

입력 커패시터는 입력 전압 리플을 감소시킵니다. 필요한 입력 커패시터 값은 소스 전원 공급 장치의 임피던스에 따라 달라집니다. 소스 전원 공급 장치의 임피던스가 충분히 낮지 않으면 더 많은 입력 커패시터가 필요합니다.

### 10.2.2.6 MOSFET 선택

장치의 MOSFET 게이트 드라이버는 VCC에서 공급됩니다. 최대 게이트 충전은 35mA VCC 소싱 전류 제한에 의해 제한됩니다.

높은 스위칭 주파수 설계에서는 리드리스(리드 없는) 패키지가 권장됩니다. MOSFET 게이트 커패시턴스는 오프 타임 동안 게이트 전압이 완전히 방전될 수 있도록 크기가 충분히 작아야 합니다.

### 10.2.2.7 다이오드 선택

쇼트키(Schottky)는 순방향 전압 강하가 적고 역방향 회복 전하가 작기 때문에 D1 다이오드에 선호되는 유형입니다. 쇼트키 다이오드를 선택할 때 중요한 매개 변수는 낮은 역방향 누설 전류입니다. 다이오드는 반드시 최대 출력 전압과 스위칭 노드 링잉을 처리할 수 있도록 정격되어야 합니다. 또한 평균 출력 전류를 처리할 수 있어야 합니다.

### 10.2.2.8 효율성 추정

부스트 컨버터의 총 손실( $P_{TOTAL}$ )은 디바이스 내 손실( $P_{IC}$ ), MOSFET 전력 손실( $P_Q$ ), 다이오드 전력 손실( $P_D$ ), 인덕터 전력 손실( $P_L$ ) 및 감지 저항기의 손실( $P_{RS}$ )의 합으로 나타낼 수 있습니다.

$$P_{TOTAL} = P_{IC} + P_Q + P_D + P_L + P_{RS} \quad (19)$$

$P_{IC}$ 는 게이트 구동 손실( $P_G$ )과 대기 전류에 의한 손실( $P_{IQ}$ )로 구분할 수 있습니다.

$$P_{IC} = P_G + P_{IQ} \quad (20)$$

각 전력 손실은 대략적으로 다음과 같이 계산됩니다.

$$P_G = Q_{G(@VCC)} \times V_{BIAS} \times f_{SW} \quad (21)$$

$$P_{IQ} = V_{BIAS} \times I_{BIAS} \quad (22)$$

각 모드에서  $I_{VIN}$  및  $I_{VOUT}$  값은 [섹션 8.5](#)의 공급 전류 섹션에서 확인할 수 있습니다.

$P_Q$ 는 스위칭 손실( $P_{Q(SW)}$ )과 전도 손실( $P_{Q(COND)}$ )로 나눌 수 있습니다.

$$P_Q = P_{Q(SW)} + P_{Q(COND)} \quad (23)$$

각 전력 손실은 대략적으로 다음과 같이 계산됩니다.

$$P_{Q(SW)} = 0.5 \times (V_{LOAD} + V_F) \times I_{SUPPLY} \times (t_R + t_F) \times f_{SW} \quad (24)$$

$t_R$  및  $t_F$ 는 로우사이드 N 채널 MOSFET 장치의 상승 및 하강 시간입니다.  $I_{SUPPLY}$ 는 부스트 컨버터의 입력 공급 전류입니다.

$$P_{Q(COND)} = D \times I_{SUPPLY}^2 \times R_{DS(ON)} \quad (25)$$

$R_{DS(ON)}$ 는 MOSFET의 ON 저항이며 MOSFET 데이터 시트에 지정됩니다. 자가 발열로 인한  $R_{DS(ON)}$  증가를 고려하십시오.

$P_D$ 는 다이오드 전도 손실( $P_{VF}$ )과 역회복 손실( $P_{RR}$ )로 구분할 수 있습니다.

$$P_D = P_{VF} + P_{RR} \quad (26)$$

각 전력 손실은 대략적으로 다음과 같이 계산됩니다.

$$P_{VF} = (1 - D) \times V_F \times I_{SUPPLY} \quad (27)$$

$$P_{RR} = V_{LOAD} \times Q_{RR} \times f_{SW} \quad (28)$$

$Q_{RR}$ 는 다이오드의 역회수 충전으로 다이오드 데이터 시트에 지정되어 있습니다. 다이오드의 역회복 특성은 특히 출력 전압이 높을 때 효율에 큰 영향을 미칩니다.

$P_L$ 는 DCR 손실( $P_{DCR}$ )과 AC 코어 손실( $P_{AC}$ )의 합입니다. DCR은 인덕터 데이터 시트에 언급된 인덕터의 DC 저항입니다.

$$P_L = P_{DCR} + P_{AC} \tag{29}$$

각 전력 손실은 대략적으로 다음과 같이 계산됩니다.

$$P_{DCR} = I_{SUPPLY}^2 \times R_{DCR} \tag{30}$$

$$P_{AC} = K \times \Delta I^\beta \times f_{SW}^\alpha \tag{31}$$

$$\Delta I = \frac{V_{SUPPLY} \times D \times \frac{1}{f_{SW}}}{L_M} \tag{32}$$

$\Delta I$ 는 피크 vs 피크 인덕터 전류 리플입니다.  $K$ ,  $\alpha$  및  $\beta$ 는 인덕터 제조업체가 제공할 수 있는 코어 의존 요인입니다.

$P_{RS}$ 는 다음과 같이 계산됩니다.

$$P_{RS} = D \times I_{SUPPLY}^2 \times R_S \tag{33}$$

전력 컨버터의 효율은 다음과 같이 추정할 수 있습니다.

$$\text{Efficiency} = \frac{V_{LOAD} \times I_{LOAD}}{P_{TOTAL} + V_{LOAD} \times I_{LOAD}} \tag{34}$$

### 10.2.3 애플리케이션 곡선

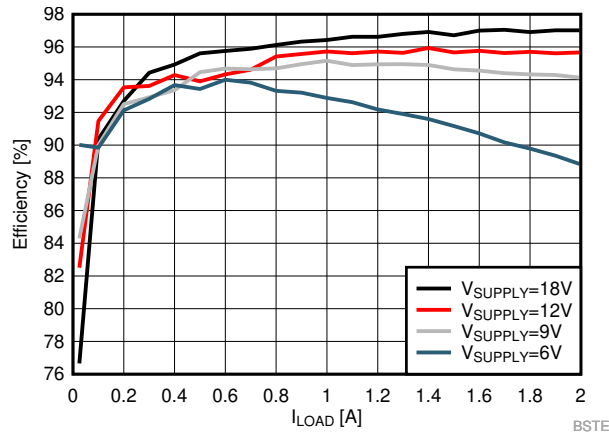


그림 10-2. 효율성

### 10.3 시스템 예시

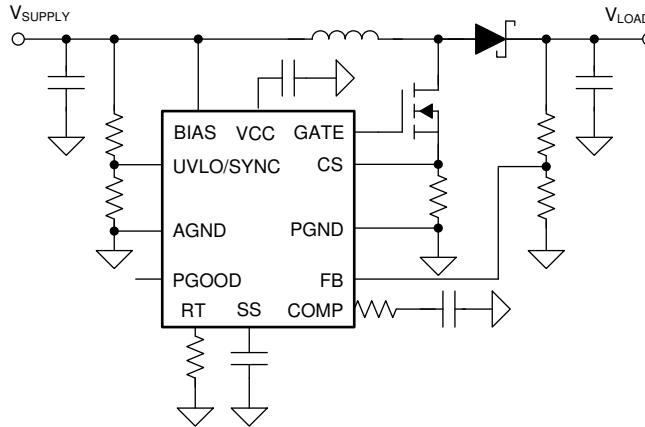


그림 10-3. 일반 부스트 애플리케이션

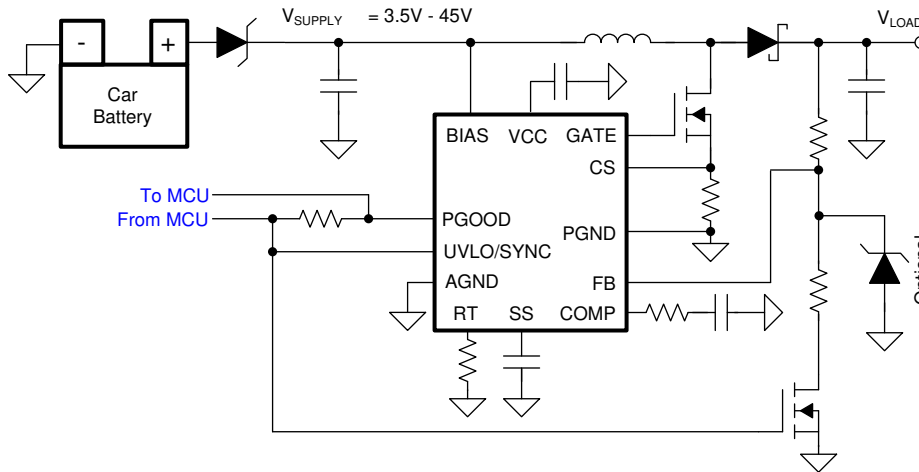


그림 10-4. 일반 시동-정지 애플리케이션

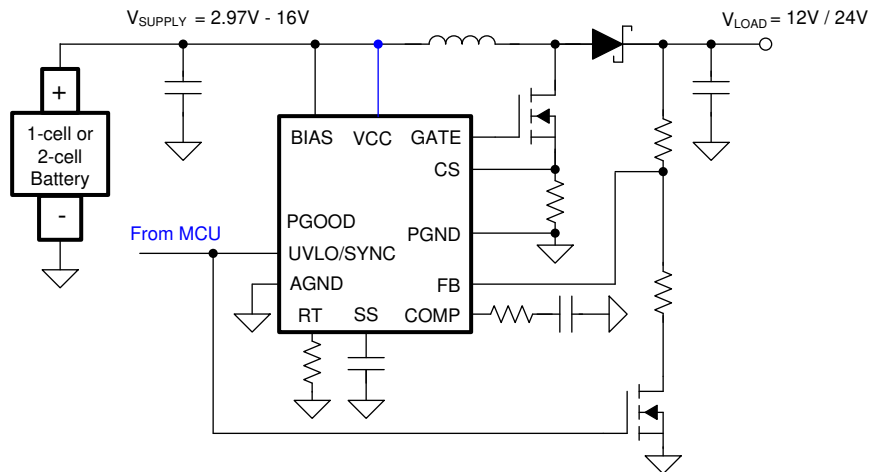
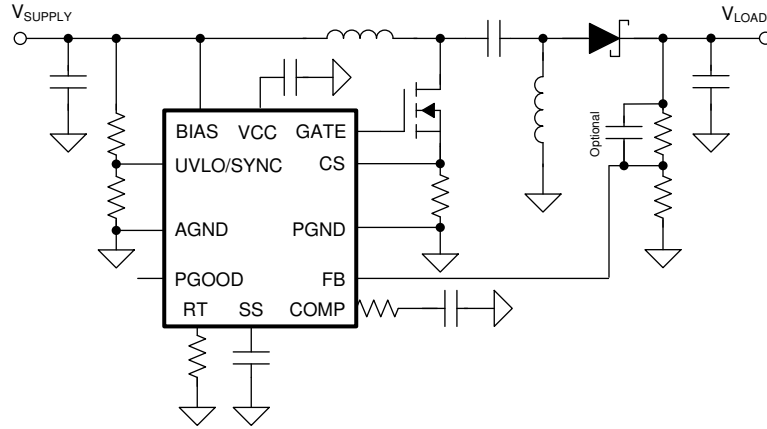
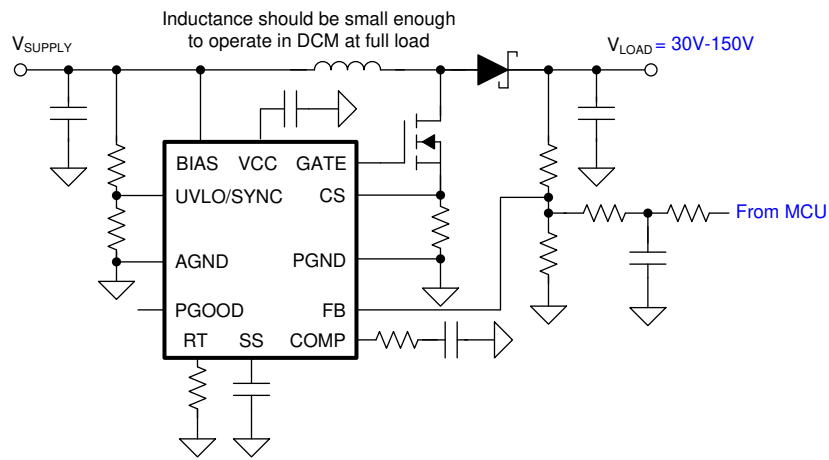


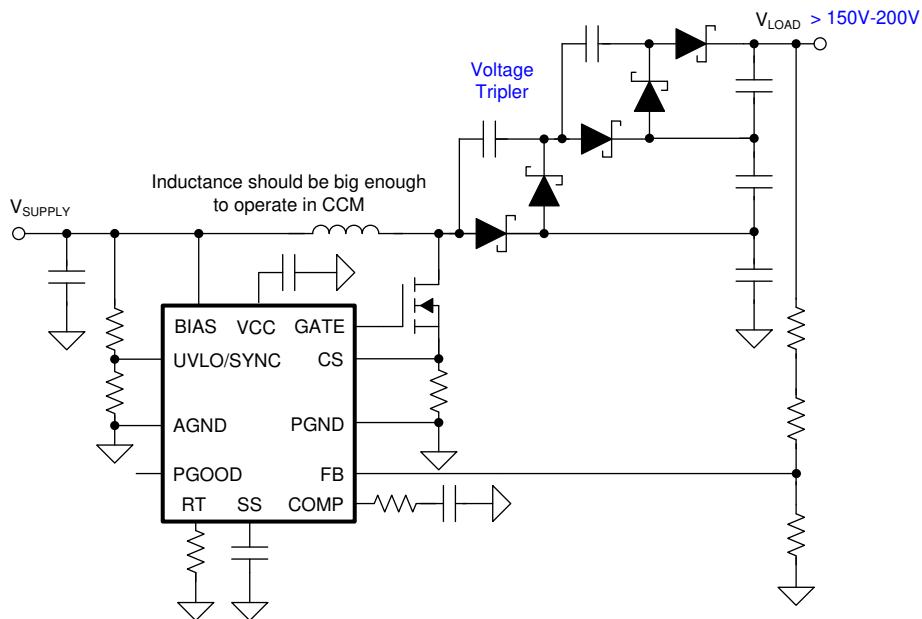
그림 10-5. 비상 통화/부스트 온디맨드/휴대용 스피커



**그림 10-6. 일반 SEPIC 애플리케이션**



**그림 10-7. LIDAR 바이어스 전원 공급 1**



**그림 10-8. LIDAR 바이어스 전원 공급 2**

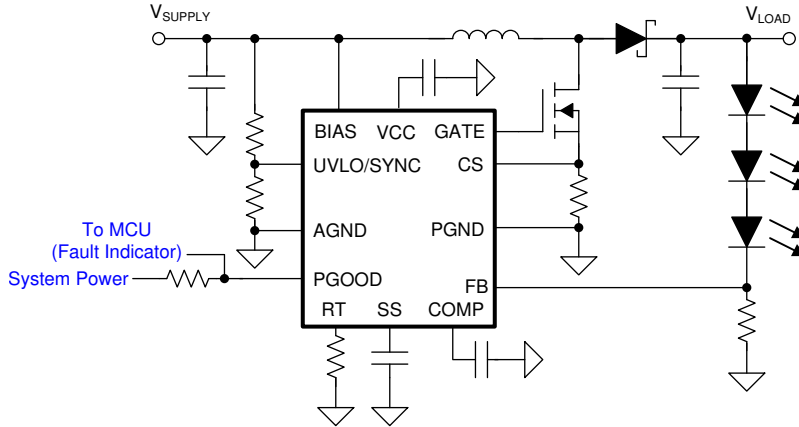


그림 10-9. 저비용 LED 드라이버

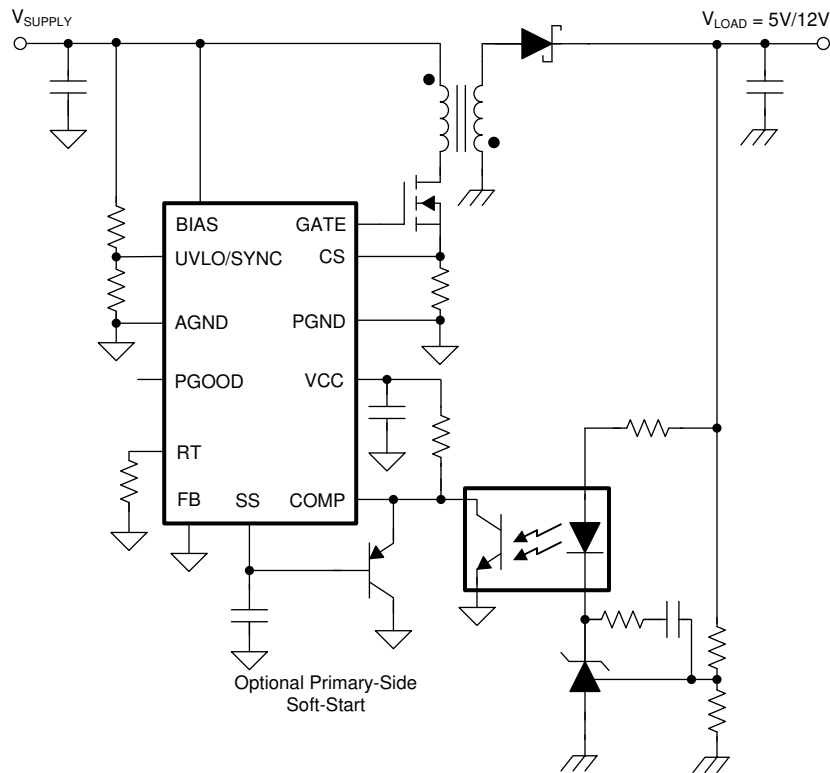


그림 10-10. 2차측 조절형 절연 플라이백



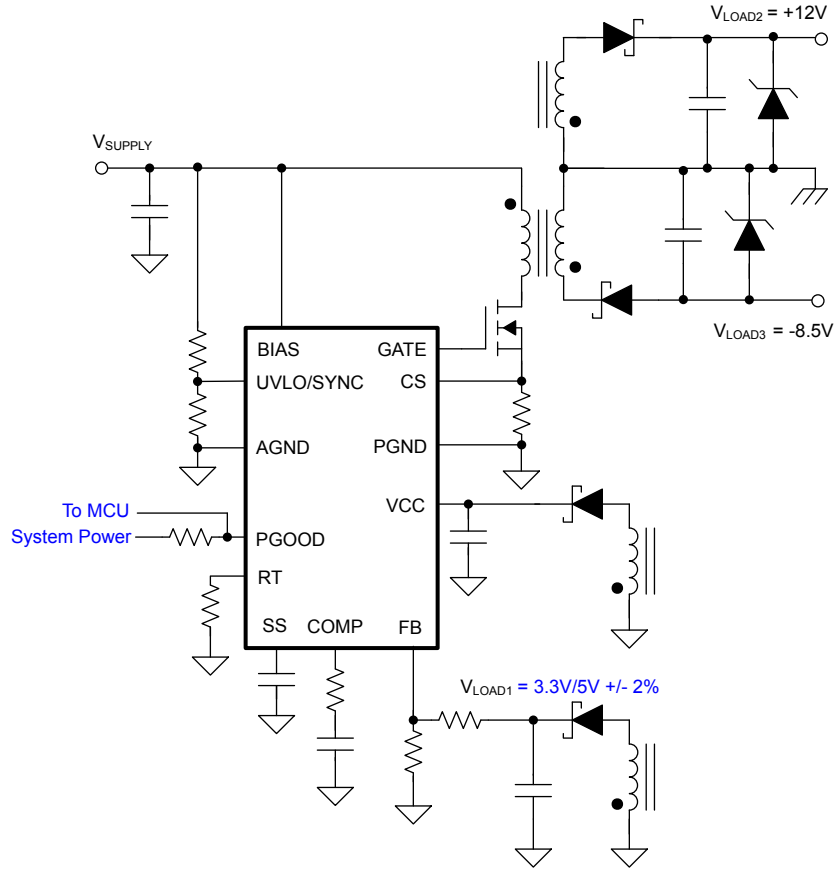


그림 10-11. 1차측 조정 다중 출력 절연 플라이백

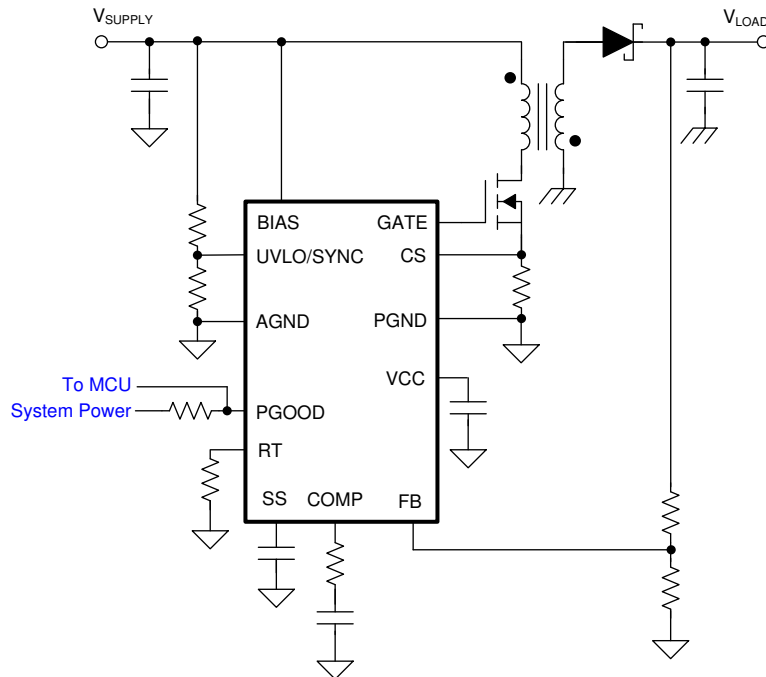


그림 10-12. 일반 비절연 플라이백

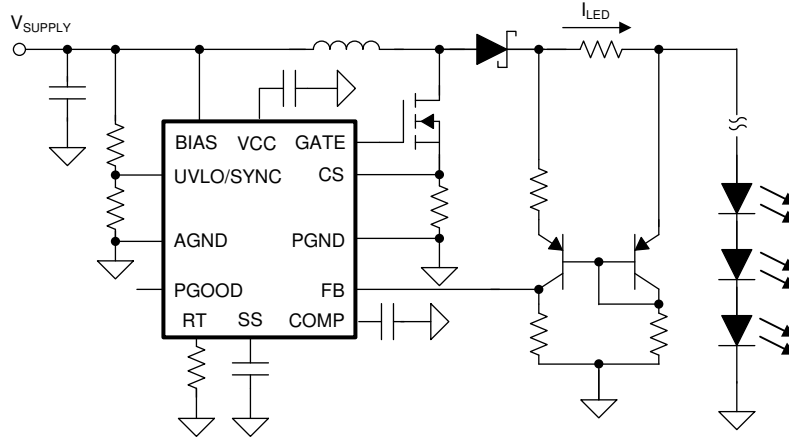


그림 10-13. 고압축 전류 감지를 지원하는 LED 드라이버

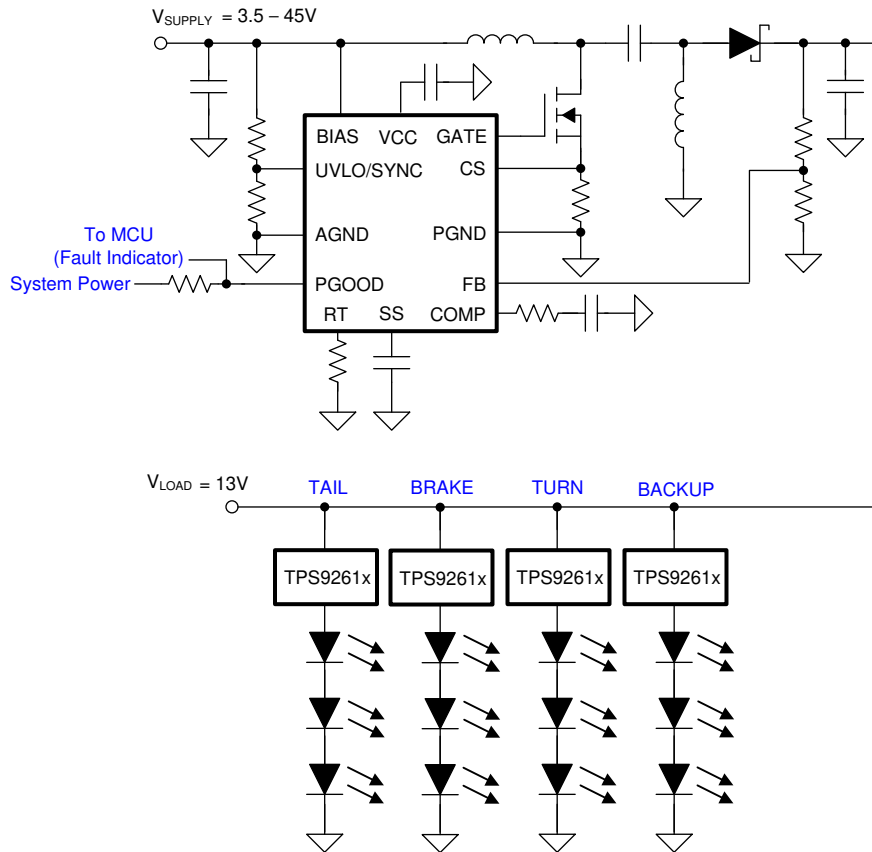


그림 10-14. 2상 오토모티브 후방 조명 LED 드라이버

### 10.4 전원 공급 장치 권장 사항

이 장치는 전압 범위가 1.5V~45V인 전원 공급 장치 또는 배터리에서 작동하도록 설계되었습니다. 입력 전원 공급 장치는 반드시 최대 부스트 공급 전압을 공급하고 1.5V에서 최대 입력 전류를 처리할 수 있어야 합니다. 케이블을 포함한 전원 공급 장치 및 배터리의 임피던스는 입력 전류 과도로 인해 과도한 강하가 발생하지 않을 정도로 충분히 낮아야 합니다. 컨버터의 공급 입력에는 추가적인 입력 세라믹 커패시터가 필요할 수 있습니다.

## 10.5 레이아웃

### 10.5.1 레이아웃 지침

스위칭 컨버터의 성능은 PCB 레이아웃의 품질에 따라 크게 좌우됩니다. 다음은 사용자가 최상의 전력 변환 성능과 열 성능을 갖춘 PCB를 설계하고 원치 않는 EMI 생성을 최소화하는 데 유용한 지침입니다.

- Q1, D1 및  $R_S$  구성 요소를 먼저 보드에 배치합니다.
- $C_{OUT}$  에 소형 세라믹 커패시터를 사용합니다.
- 스위칭 루프( $C_{OUT} \rightarrow D1 \rightarrow Q1 \rightarrow R_S \rightarrow C_{OUT}$ )는 최대한 작게 만듭니다.
- D1 다이오드 부근에 열 발산을 위한 구리 영역을 남겨 둡니다.
- 장치를  $R_S$  저항기 가까이 배치합니다.
- $C_{VCC}$  커패시터는 장치에 최대한 가까이, VCC와 PGND 핀 사이에 배치합니다.
- 넓고 짧은 트레이스를 사용해 PGND 핀을 감지 저항기의 중앙에 직접 연결합니다.
- CS 핀을 감지 저항기 중앙에 연결합니다. 필요한 경우 비아(via)를 사용합니다.
- CS 핀과 전원 접지 트레이스 사이에 필터 커패시터를 연결합니다.
- COMP 핀을 보상 구성 요소( $R_{COMP}$  및  $C_{COMP}$ ) 사이에 연결합니다.
- $C_{COMP}$  커패시터를 전원 접지 트레이스에 연결합니다.
- AGND 핀을 아날로그 접지면에 직접 연결합니다. AGND 핀을  $R_{UVLOB}$ ,  $R_T$ ,  $C_{SS}$  및  $R_{FBB}$  구성 요소에 연결합니다.
- 노출된 패드를 장치 아래의 AGND 및 PGND 핀에 연결합니다.
- GATE 핀을 Q1 FET의 게이트에 연결합니다. 필요한 경우 비아(via)를 사용합니다.
- 스위칭 신호 루프( $GATE \rightarrow Q1 \rightarrow R_S \rightarrow PGND \rightarrow GATE$ )는 최대한 작게 만듭니다.
- 장치에서 열을 전도하는 데 도움이 되도록 노출된 패드 아래에 비아(via)를 여러 개 추가합니다. 하단 레이어의 큰 접지면에 비아를 연결합니다.

## 10.5.2 레이아웃 예시

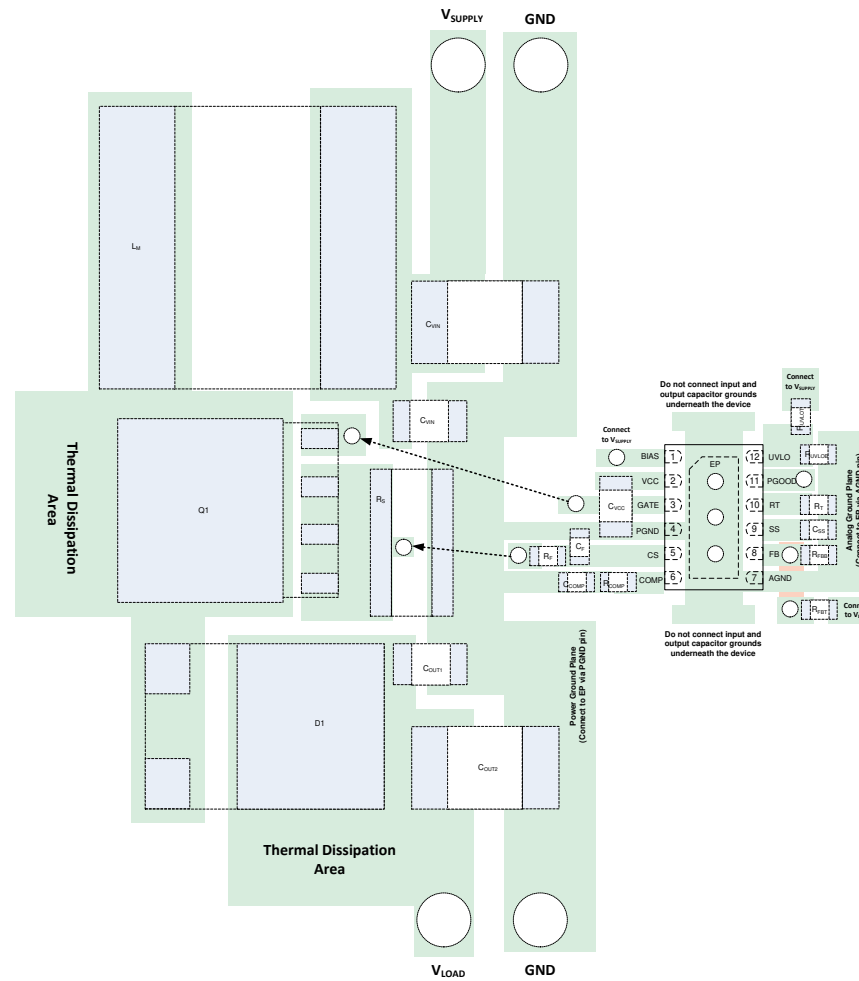


그림 10-15. PCB 레이아웃 예시 1

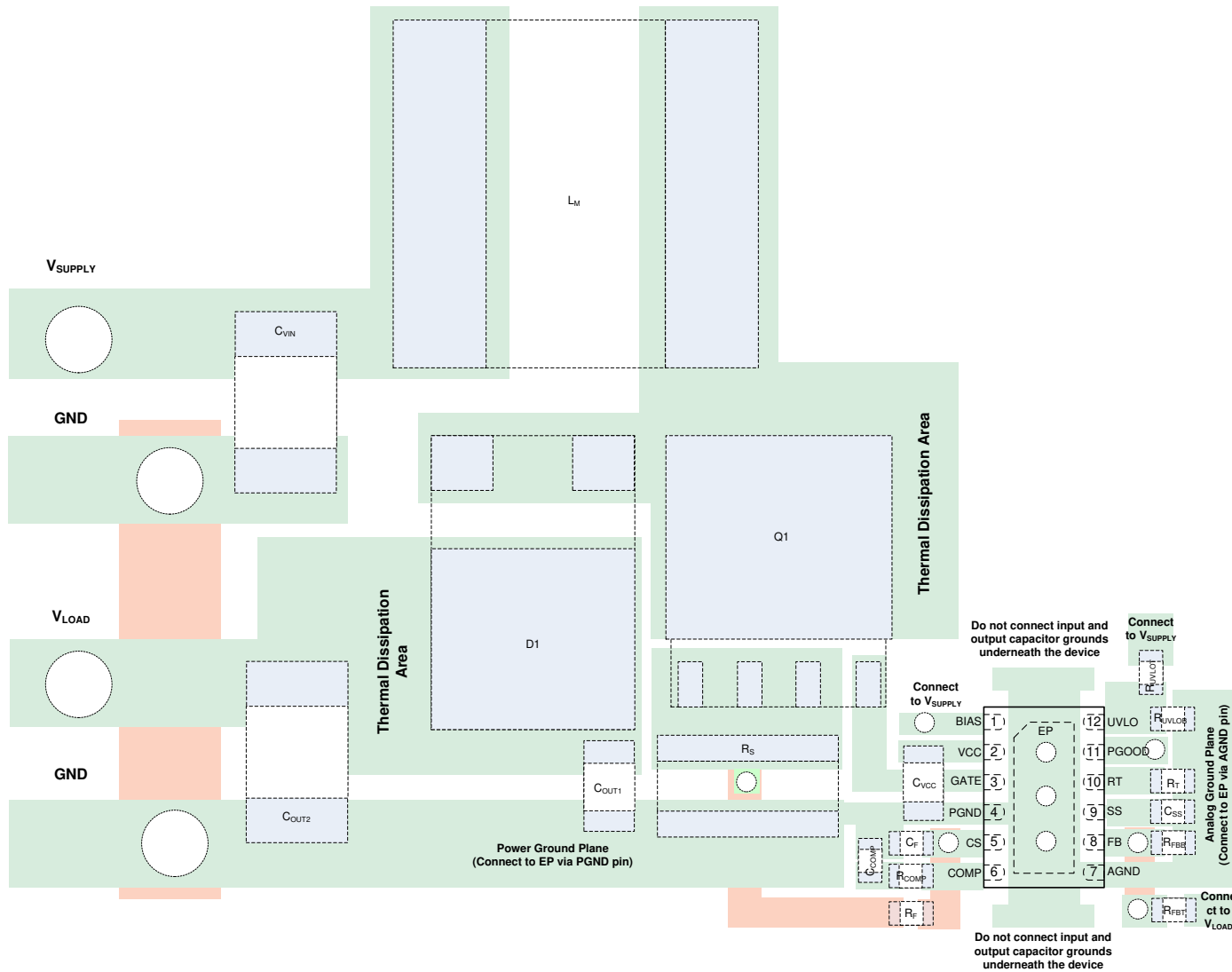


그림 10-16. PCB 레이아웃 예시 2

## 11 장치 및 문서 지원

### 11.1 장치 지원

#### 11.1.1 타사 제품 고지 사항

타사 제품 또는 서비스에 대한 정보를 TI가 게시하는 것은 해당 제품 또는 서비스의 적합성 또는 해당 제품 또는 서비스에 대한 보증, 표현 또는 보증을 단독으로 또는 모든 제품 또는 서비스와 결합하여 구성하는 것이 아닙니다.

#### 11.1.2 개발 지원

개발 지원에 관한 사항은 다음의 내용을 참조하세요.

- [LM5155 부스트 컨트roller 빠른 시작 계산기](#)

##### 11.1.2.1 WEBENCH® 툴을 사용한 맞춤 설계

WEBENCH® Power Designer와 함께 LM5155x 장치를 사용해 맞춤 설계를 생성하려면 [여기를 클릭](#)하세요.

1. 가장 먼저, 입력 전압( $V_{IN}$ ), 출력 전압( $V_{OUT}$ ) 및 출력 전류( $I_{OUT}$ ) 요구 사항을 입력합니다.
2. 최적화 다이얼을 사용해 효율성, 차지 공간 및 원가 등 주요 매개 변수에 맞춰 설계를 최적화하세요.
3. 생성된 설계를 텍사스 인스트루먼트 사의 다른 가능한 솔루션들과 비교해 보세요.

WEBENCH Power Designer는 실시간 가격 및 구성 요소 재고 보유 여부 정보가 포함된 자재 목록과 함께 맞춤형 회로도를 제공합니다.

대부분의 경우 다음과 같은 작업이 가능합니다.

- 전기 시뮬레이션을 실행하여 중요 파형과 회로 성능을 확인합니다
- 열 시뮬레이션을 실행하여 보드 열 성능을 파악합니다
- 맞춤형 회로도와 레이아웃을 흔히 사용되는 CAD 형식으로 내보내기합니다
- 설계를 위한 PDF 보고서를 출력하고 설계를 동료 직원들과 공유합니다

[www.ti.com/WEBENCH](http://www.ti.com/WEBENCH)에서 WEBENCH 도구에 대해 자세히 알아보세요.

### 11.2 문서 기록 지원

#### 11.2.1 관련 문서

관련 문서는 다음을 참조하세요.

- 텍사스 인스트루먼트, [LM5155EVM-BST 사용자 가이드](#)
- 텍사스 인스트루먼트, [LM5155-Q1을 사용하여 부스트 컨버터를 설계하는 방법](#)
- 텍사스 인스트루먼트, [LM5155EVM-FLY 사용자 가이드](#)
- 텍사스 인스트루먼트, [LM5155-Q1을 사용하여 절연형 플라이백 컨버터를 설계하는 방법](#)

#### 11.3 문서 업데이트 알림 수신

문서 업데이트 알림을 받으려면 [ti.com](http://ti.com)에서 장치 제품 폴더로 이동하십시오. [업데이트 구독](#)을 클릭하여 등록하고 변경된 제품 정보의 요약은 매주 받아 보십시오. 변경 내용에 대한 자세한 내용은 수정된 문서에 포함된 수정 기록을 검토하십시오.

#### 11.4 지원 리소스

TI E2E™ 지원 포럼은 엔지니어가 빠르고 검증된 답변과 설계 지원을 제공하는 믿을 수 있는 출발처입니다. 기존 답변을 검색하거나 궁금한 점을 직접 질문하여 필요한 빠른 설계 지원을 받을 얻을 수 있습니다.

링크된 콘텐츠는 각 기고자에 의해 "있는 그대로" 제공됩니다. 이러한 정보는 TI의 사양으로 간주되지 않으며 TI의 견해를 반드시 반영하는 것은 아닙니다. TI의 [사용 약관](#)을 참조하십시오.

#### 11.5 상표

TI E2E™ is a trademark of Texas Instruments.

WEBENCH® is a registered trademark of Texas Instruments.

모든 상표는 해당 소유권자의 자산입니다.

## 11.6 정전기 방전 주의



이 집적 회로는 ESD에 의해 손상될 수 있습니다. 텍사스 인스트루먼트는 모든 집적 회로를 다룰 때 적절한 예방책을 둘 것을 권장합니다. 적절한 취급 및 설치 절차를 준수하지 않으면 손상될 수 있습니다.

ESD 손상은 미묘한 성능 저하부터 완전한 장치 장애까지 다양합니다. 정밀 집적 회로는 매우 작은 매개 변수 변경으로 장치가 게시된 사양을 충족하지 못하게 될 수 있으므로 손상에 더 취약할 수 있습니다.

## 11.7 연산 증폭기 용어

**TI 용어 설명** 이 용어집에서는 용어, 약어 및 정의를 나열하고 설명합니다.

## 12 기계적, 포장 및 주문 가능 여부 정보

다음 페이지에는 기계적, 포장 및 주문 가능 여부 정보가 포함되어 있습니다. 이 정보는 지정 장치에 대해 제공되는 최신 데이터입니다. 이 데이터와 본 문서는 사전 예고 없이 변경 및 수정될 수 있습니다. 이 데이터 시트의 브라우저 기반 버전은 왼쪽 탐색창을 참조하세요.

## 중요 알림 및 고지 사항

TI는 기술 및 신뢰성 데이터(데이터시트 포함), 디자인 리소스(레퍼런스 디자인 포함), 애플리케이션 또는 기타 디자인 조언, 웹 도구, 안전 정보 및 기타 리소스를 "있는 그대로" 제공하며 상업성, 특정 목적 적합성 또는 제3자 지적 재산권 비침해에 대한 묵시적 보증을 포함하여(그러나 이에 국한되지 않음) 모든 명시적 또는 묵시적으로 모든 보증을 부인합니다.

이러한 리소스는 TI 제품을 사용하는 숙련된 개발자에게 적합합니다. (1) 애플리케이션에 대해 적절한 TI 제품을 선택하고, (2) 애플리케이션을 설계, 검증, 테스트하고, (3) 애플리케이션이 해당 표준 및 기타 안전, 보안, 규정 또는 기타 요구 사항을 충족하도록 보장하는 것은 전적으로 귀하의 책임입니다.

이러한 리소스는 예고 없이 변경될 수 있습니다. TI는 리소스에 설명된 TI 제품을 사용하는 애플리케이션의 개발에만 이러한 리소스를 사용할 수 있는 권한을 부여합니다. 이러한 리소스의 기타 복제 및 표시는 금지됩니다. 다른 모든 TI 지적 재산권 또는 타사 지적 재산권에 대한 라이선스가 부여되지 않습니다. TI는 이러한 리소스의 사용으로 인해 발생하는 모든 청구, 손해, 비용, 손실 및 책임에 대해 책임을 지지 않으며 귀하는 TI와 그 대리인을 완전히 면책해야 합니다.

TI의 제품은 [ti.com](https://www.ti.com)에서 확인하거나 이러한 TI 제품과 함께 제공되는 [TI의 판매 약관](#) 또는 기타 해당 약관의 적용을 받습니다. TI가 이러한 리소스를 제공한다고 해서 TI 제품에 대한 TI의 해당 보증 또는 보증 부인 정보가 확장 또는 기타의 방법으로 변경되지 않습니다.

TI는 사용자가 제안했을 수 있는 추가 또는 기타 조건을 반대하거나 거부합니다.

주소: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023, Texas Instruments Incorporated



## IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATA SHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, regulatory or other requirements.

These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you will fully indemnify TI and its representatives against, any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI's products are provided subject to [TI's Terms of Sale](#) or other applicable terms available either on [ti.com](https://www.ti.com) or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products.

TI objects to and rejects any additional or different terms you may have proposed.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2024, Texas Instruments Incorporated