

# 車載マルチ・カメラ動作に適した 次世代アーキテクチャの実現

車載用のサラウンド・ビュー・システムとカメラ・モニタリング・システムを実現するために、拡張同期および高度でダイナミック・レンジの広い画質を達成する高集積アプローチ



**Thorsten Lorenzen**  
*Automotive Systems*

**Mayank Mangla**  
*Automotive Processors*

**Shashank Dabral**  
*Automotive Processors*

*Texas Instruments*

## 概要

現在のサラウンド・ビュー・システムは、自動車の周囲にある場面を観察および分析するために、4台またはそれ以上のカメラを搭載していることがあります。代表的な例では、ドライバーが最善の運転感覚を維持できるように、少なくとも4つのカメラ・ストリームを組み合わせ、2Dまたは3Dのディスプレイで表示します。

カメラ・モニタリング・システム(CMS)は、現時点でトラックの最大6個のミラーを置き換えているところですが、ドライバー側で2台のカメラ、また助手席側で2台のカメラを必要とすることがあります。非常に広い視野にわたるビデオ・ストリームを作り出すことがその目的です。これらのアーキテクチャは両方とも、1本の長い同軸ケーブルを経由して、複数のメガピクセル・イメージ・センサを単一の集中型アプリケーション・プロセッサに相互接続します。この構成では、複数のビデオ・ストリームが完全に同期した形で到着する必要があります。現世代のシステムは解像度が1メガピクセル(MP)ですが、次世代システムは2MP以上の画像解像度と最大60fps(フレーム/秒)のレートを必要とします。信号機や他の自動車が搭載している発光ダイオード(LED)がPWM(パルス幅変調)によってちらつく現象も、別の問題を引き起こします。さらに、極端な照明条件に対応できるように、より広いダイナミック・レンジ(Higher Dynamic Range、HDR)を求める市場の要求を満たすには、追加のピクセル処理が必要になります。

ビデオ・ストリーム伝送システムは、ビデオ同期、バック・チャンネル通信、同軸ケーブルを使用した電力供給(Power over Coax、PoC)といった、集中型のクロック・ディストリビューション方式を採用する必要があります。これらの要求をすべて満たすために、高集積ソリューションは、複数のFPD-Linkシリアルライザを単一のFPD-Link デシジアルライザ・ハブと組み合わせたチップセットを採用しています。

このホワイト・ペーパーでは、HDR、LEDのちらつきの軽減、低照量時の性能、先進的な画質に関する市場の要求を満たす方法を説明します。

## イメージ・センサ・テクノロジー

現在のCMOSカラー・イメージャは、1MP、2MP、またはそれ以上の解像度を、車載アプリケーション用の単一のイメージ・センサで実現します。このようなセンサは、非常に詳細な画像を記録し、最大60fpsのビデオ・ストリームを出力します。複数のHDRセンサは通常、同じフレームに関して、露出やゲイン値が異なる複数の画像を出力します。分割ピクセル、デジタル・オーバーラップ、時間差HDRなど、多数のセンサ・アーキテクチャが存在しています。これらのセンサ・アーキテクチャはいずれも、HDR画像処理をするために画像信号処理(Image Signal Processing、ISP)ユニット

において、著しく高い計算能力を必要とします。現在イメージ・センサのメーカーは、カメラ内での消費電力と発熱を制限し画質向上させるため、ISPブロックをイメージャ・チップの外部へ移動しているところです。また、この移動は、より大きいプロセス・ルールを使用してイメージャを製造する場合の対策としても役立ちます。その場合、ISPをビジョン・プロセッサ(SoC)に統合するか、スタンドアロン・デバイスのままにすることになります。高度なHDR機能を使用する結果、ISPは複数のカメラ・ストリームを並列処理することもでき、システム内で必要とされるISPデバイスの数が減少します。

この目標を実現するには、複数のカメラ・ストリームに対してチャンネル・セパレーション用の付加的なインジケータを追加する必要があり、そのような情報がない場合、複数のビデオ・ストリームがシステム・パス内で混同される可能性があります。

## 外部 ISP を使用したマルチ・カメラ処理

このセクションは、[テキサス・インスツルメンツ \(TI\) の車載用 ADAS のリファレンスと統合型 ISP を使用して 4 台のカメラを接続するハブのデザインと DVP 出力で構成されたシグナル・チェーンに注目します](#)。DS90UB933 や DS90UB953 のような FPD-Link III シリアライザは、受信したパラレル低電圧 CMOS (LVCMOS) ストリームまたはカメラ・シリアル・インターフェイス (CSI-2) ストリームを単一の高速差動ペアに変換します。これらのシリアライザは、最大 12 ビットのデータと、2 ビット(たとえば、水平同期 [HSYNC] / 垂直同期 [VSYNC]) と、ピクセル・クロック (PCLK) を受け入れることができます。次いで、FPD-Link II デシリアライザ・ハブ (DS90UB964 または DS90UB960) をシリアライザに組み合わせた場合、ハブは最大 4 つのイメージ・センサから同時にストリームを受け取ることができます。デシリアライザ・ハブは 2 個の MIPI (Mobile Industry Processor Interface) CSI-2 出力ポートを実装しており、各ポートは 4 個の物理レーンを搭載しています。デシリアライザは MIPI CSI-2 出力ポートの 1 つまたは 2 つで多重化するために、入力ストリームを多重化します。

受信した複数のビデオ・ストリームを分離した状態で維持するために、MIPI CSI-2 ポートは最大 4 個の仮想チャンネルを提供します。すべてのデータ・ストリームは区分され、各仮想チャンネルを宛先とするパケットになります。ISP は、異なる

露出を使用した複数の値を組み合わせて画像フレームを生成するほか、目にとって快適な HDR 画像を表現するために局所的な色合いのスケール化を行い、長い露出値を使用して得たピクセルで暗い領域を満たすと同時に、中間または短い露出値を使用して得たピクセルで明るい領域を満たします。その結果、各ビデオ・ストリームの画像ピクセルは、より広いダイナミック・レンジを実現します。

これらの組み合わせの重み付き出力は、統計量を計算するために、オート・ゲイン・コントロール (AGC) や自動露出制御 (AEC) のような ISP のサブモジュールに返されます。これらの統計量とヒストグラムを、ビデオ・ストリーム内にあるアイドル行の一部としてホストに転送することもできます。**図 1** に、外部 ISP を使用して、システム内に実装する ISP デバイスの数を 4 個から 2 個 (カメラ・モジュールごとに 1 個) に減らす方法を示します。

## ビジョン処理

**図 1** に示す TI の TDA2x ビジョン・プロセッサは、外部 ISP を必要とします。ビデオ・ストリームは、プロセッシング・コアに負荷をかけずに、自らのビデオ・インターフェイス・ポート (VIP) を経由してプロセッサのメモリに到達します。代わりに、ビデオ・ストリームの DMA (Direct Memory Access) コントローラが、すべてのビデオ・ストリームを自らのフレーム・バッファに確実に格納します。その後、新しいフレームが到着したときに、プロセッシング・コアは割り込みを通じて通知を受け取ります。プロセッサのソフトウェアは、ビデオ・データを処理する必要が生じたときに、フレーム・バッファにアクセスします。

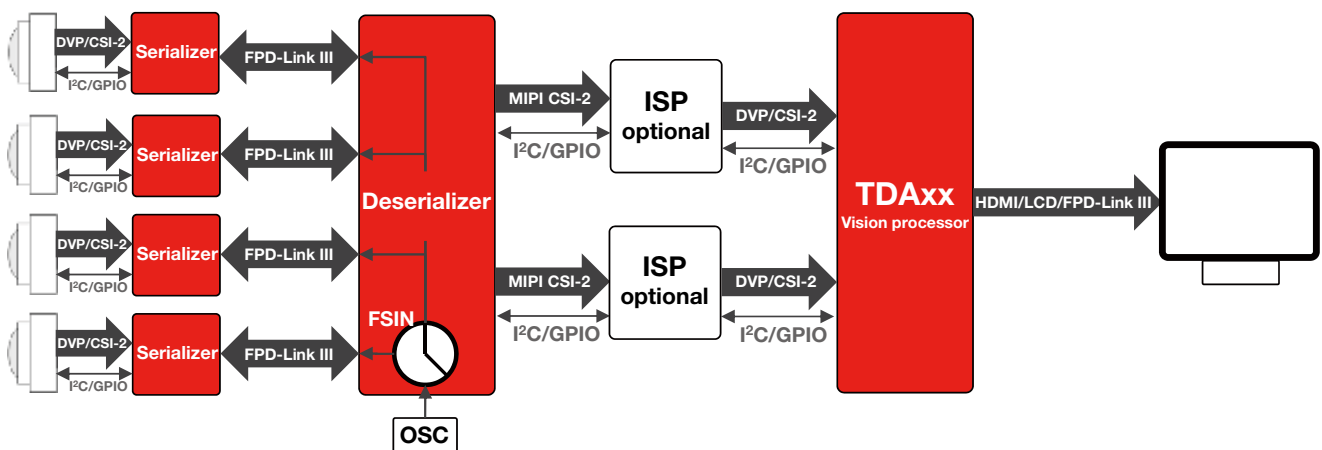


図 1: 外部 ISP を使用したクワッド・カメラの設計

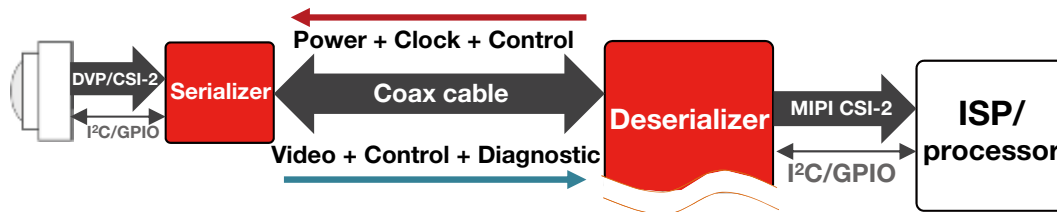


図 2: FPD-Link チャンネル・テクノロジーは複数の先進的な機能を提供。

監視の目的で、複数のビデオ・ストリームを組み合わせ、単一の「マルチ・チャンネル」ビデオ・ストリームを形成してレンダリングすることもできます。TDAx プロセッサは、複数のビデオ・ストリームを単一の監視用バック・エンドに出力するために、複数のオプションを提供しています。HDMI と RGB LCD に加えて、FPD-Link III シリアライザ（たとえば、DS90UB925）を経由する転送も実現できます。このような手段は、ディスプレイ側への長距離伝送のブリッジとして機能します。

次世代の TDAx プロセッサは、ISP をオンチップに統合し、チップ統合をより高い水準に押し上げています。この結果、コスト削減、光度測定に対する整合性の改善、消費電力の低減を実現できます。

### ビデオ・ストリーム同期の実現

カメラの同期は課題になる可能性があります。各カメラの処理時間は、部品の許容差や、処理対象である視覚的場面の条件によっても変動する可能性があるため、この問題を克服するために、タイム・スタンプ・メカニズムをソフトウェア側で導入する必要が生じます。ただし、ソフトウェアを追加すると、ビジョン・プロセッサの使用率が上昇する結果になります。解決策として、すべてのビデオ・ストリームがビジョン・プロセッサに確実に同時に到着し、ソフトウェア側の追加の関与を必要としない、4つのハードウェア構成を紹介します。

### バック・チャンネル・テクノロジー

双方向制御チャンネルを搭載した SerDes は、同じケーブルを経由してデータを転送します。この方法では、I<sup>2</sup>C 経由でイ

メージ・センサのレジスタへのプログラミングを行うときに、配線の追加が不要です。また、双方向制御チャンネルを使用して、SerDes チップの GPIO ピンを両方向で制御することもできます。この方法は、同期の目的で CPU からイメージ・センサにフレーム同期トリガ・パルスを送信するときに一般的に使用されています。すべてのイメージ・センサからステータス信号を伝達すると同時に、監視の目的でその信号を CPU に渡すこともできます。また、双方向制御チャンネルを使用して、デシリアライザから各カメラ・シリアライザに、中央システム・リファレンス・クロックを伝達することもできます。図 2 に、その機能を強調した、双方向制御チャンネルを示します。電力伝送、クロック・ディストリビューション、制御情報をバック・チャンネルに提供でき、代わりに、ビデオ・ストリーム、および制御情報と診断情報が、フォワード・チャンネルに提供されます。

### 中央クロック・ディストリビューション

デシリアライザ・ハブに印加された中央リファレンス・クロックは、カメラ・モジュールすべてに配布されます。このモードでは、各シリアライザが FPD-Link III システム・リンクから自らのクロックを派生させることができます。シリアライザは各イメージ・センサのシステム・クロック入力ピンにクロックを供給し、カメラ・ストリームが他のストリームから遊離することを防止します。中央クロック・ディストリビューションにより、カメラすべてが確実に同じクロック・ドメインで動作し、データ・バッファリングと再同期が不要になります。次のページの図 3 で、中央クロック・ディストリビューションと個別クロック供給の影響を比較します。

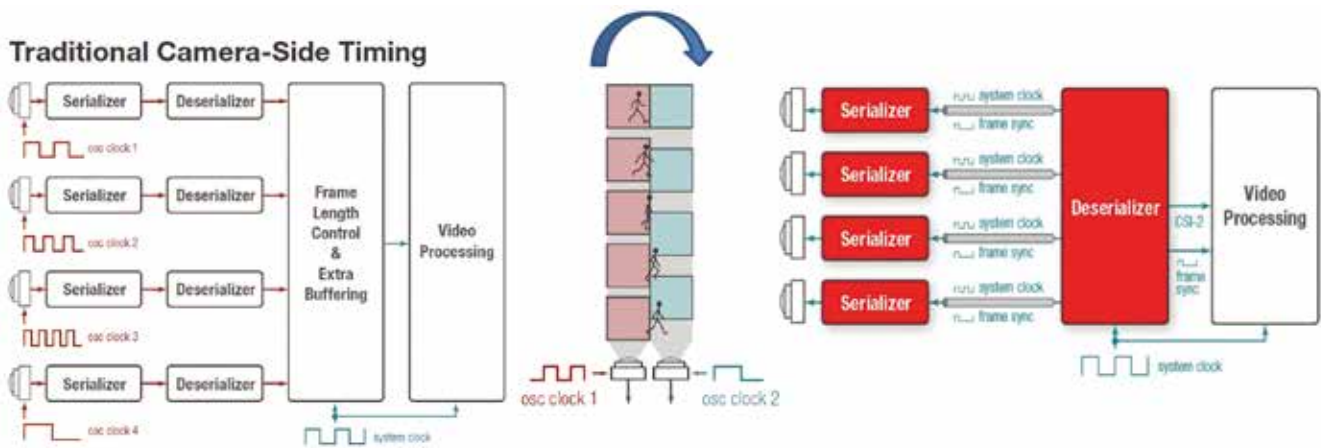


図 3: 中央クロック・ディストリビューションは複数のカメラを確実に同期。

### フレーム同期

共通して扱われる複数のイメージ・センサは、単一のフレーム同期入力 (FSIN) を使用します (図 4 を参照)。FSIN は、各イメージ・センサのキャプチャ・ロジックを制御します。通常の動作時に、フレーム同期パルスが印加された時点で、新しいフレームが自動的に開始されます。ラインを 1 本追加すると、フレーム同期が発生するまでフレームの高さが拡張されます。適切なデシリアライザ・ハブは、自らの内部タイマを使用して周期的な同期パルスを生成することができます。デシリアライザ・ハブは、周期的な同期パルスをすべてのシリアライザに渡します。その後、シリアライザは自らの GPIO を使用してパルスを各カメラに渡します。

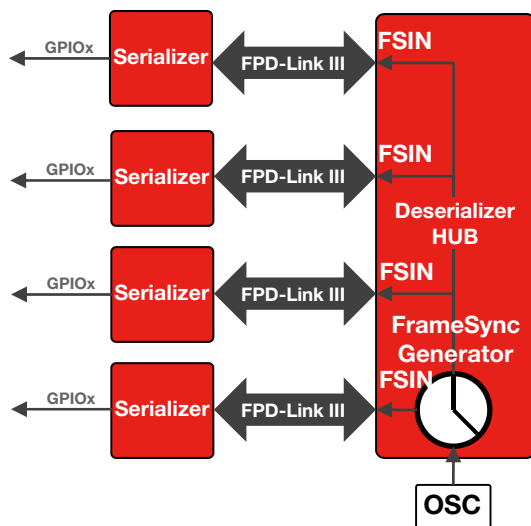


図 4: フレーム同期信号がイメージ・センサを制御。

このコンセプトにより、すべてのカメラ・ストリームからのフレームが確実に同時に開始されるようになり、偏差は最大 1 ラインで済みます。

### ライン・ベース同期

一般的に、デシリアライザ・ハブは、複数のライン同期モードをサポートしています。非同期転送モードでは、デシリアライザ・ハブは、すべてのビデオ・ストリームから受け取ったすべてのラインを、「先入れ先出し」(first come, first send) の順序で埋め込みます。ただし、各カメラから受け取る同じビデオ・ラインが、ISP に同時に到着するわけではありません。そのため、同時にキャプチャされた複数のラインは、ビジョン・プロセッサのバッファ・キューにシーケンシャルに格納されるわけではありません。

同期転送モードでは、デシリアライザ・ハブは各ビデオ・ラインがすべてのカメラ・モジュールから到着するまで待ち、その後、ラインをエンコードして、それらのラインを CSI-2 出力ストリームに埋め込みます。その結果、すべてのカメラから到着した同じラインがインターリーブされます。デシリアライザの役割は、受信した複数のストリームを、1 個または 2 個の MIPI CSI-2 出力ストリームにパックすることです。この作業を実行するために、仮想チャネル識別子 (VC-ID) は MIPI CSI-2 出力バスで複数のビデオ・ストリームを差別できるようにします。メモリ内で 4 個の独立したバッファ・キューを提供するようにビジョン・プロセッサがプログラミングされている場合、各ビデオ・ストリームから到着したフレームはそれぞれの独自キューに格納されます。この方法を使用すると、同時にキャプチャされた各フレームが、キュー内で並んで格納されます。

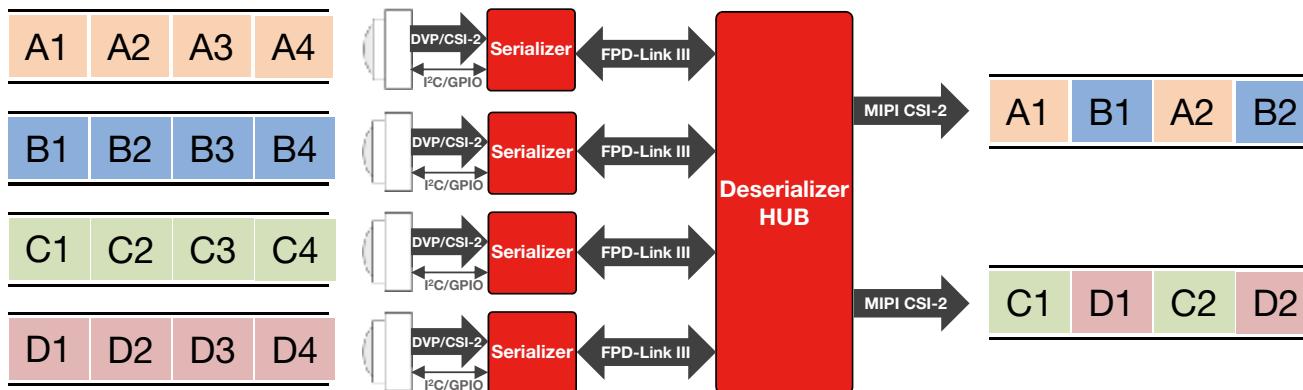


図 5: 仮想チャンネルは、2 個のインターフェイス出力を使用して 4 個のビデオ・ストリームを転送。色の付いた各ボックスは、移動している、または移動していない車両と歩行者を場面内で強調。

たとえば、タイム・スロット  $x$  にキャプチャされた 4 個のストリームすべてから得られたフレームは、バッファ・キュー内で同じ場所  $x$  に格納されるので、タイム・スタンプをサポートする必要がなくなります。図 5 に、4 個のビデオ・ストリームをマージし、結合された 2 個の出力ストリームを形成する方法を示します。

### 同軸ケーブル経由での電力供給 (PoC)

データ伝送用の同軸ケーブルを経由して電力を供給する方法 (PoC) は、追加の配線なしでカメラに電力を供給する便利な方法です。同軸ライン経由でカメラ・モジュールに電力を供給し、ケーブルをシールドにより、追加の配線は不要になります。デシリアライザ側から電力を印加することにより、すべてのカメラ・モジュールに電力を供給することができます。データ信号から DC 電力を分離するには、PoC フィルタが必要です。PoC フィルタ設計の詳細については、アプ

リケーション・レポート [『Sending Power Over Coax in DS90UB913A Designs』](#) (英語) をご覧ください。図 6 に、電力を伝送ラインに印加する方法を示します。

### 内部 ISP を使用したマルチ・カメラ処理

TI の TDA $x$  プロセッサはオンチップ ISP を搭載しています。この ISP には、最大 8 台の 1MP カメラを取り扱う能力があります。これらのプロセッサは、1 つまたは複数のクワッド・レーン CSI-2 Rx インターフェイスも搭載しており、4 個の仮想チャンネルと 4 インスタンスの平行・ビデオ入力ポートをサポートしています。そのため、多数のカメラとのインターフェイスを確立できます。次のページの図 7 と図 8 に、多くのアーキテクチャ・オプションのうち 2 つの例を示します。

カメラ出力を完全に RAW (未加工) にすることもでき、その場合は、すべての処理を内部 ISP で実施することになります。

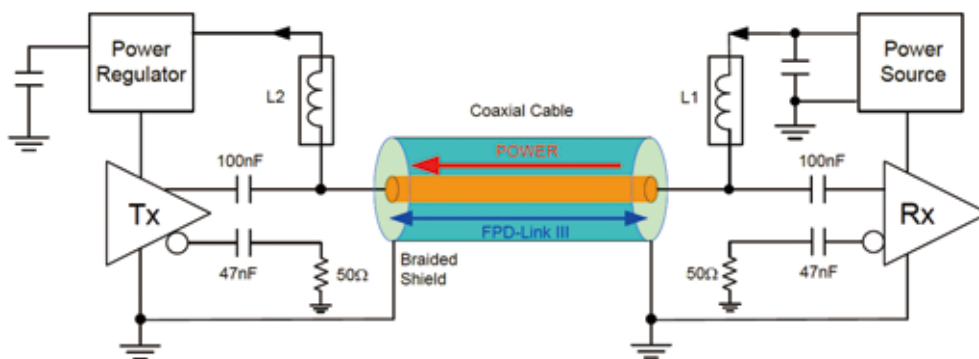


図 6: 同軸ケーブル経由での電力供給 (PoC) は、カメラ・モジュールに電力を供給。

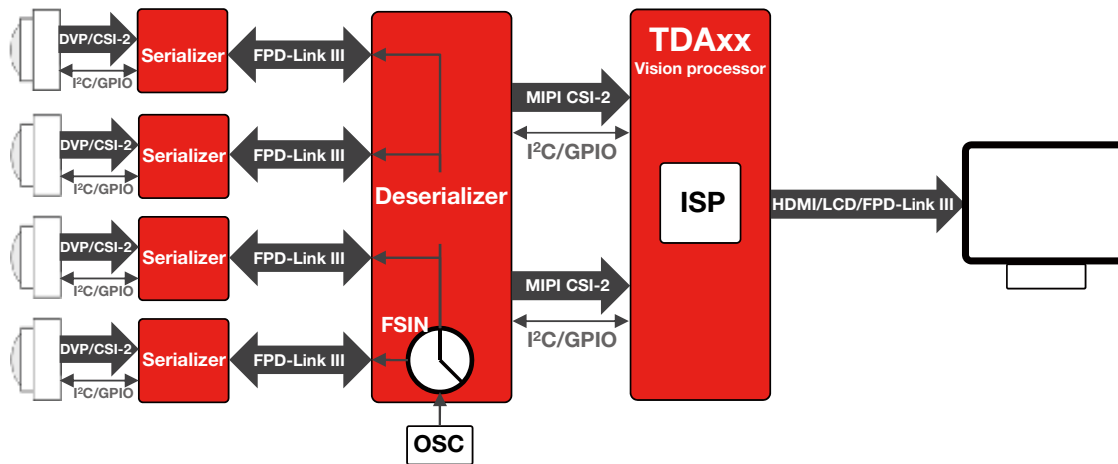


図 7: サラウンド・ビュー・アプリケーション用途向けに最適化されたクワッド・カメラ設計。

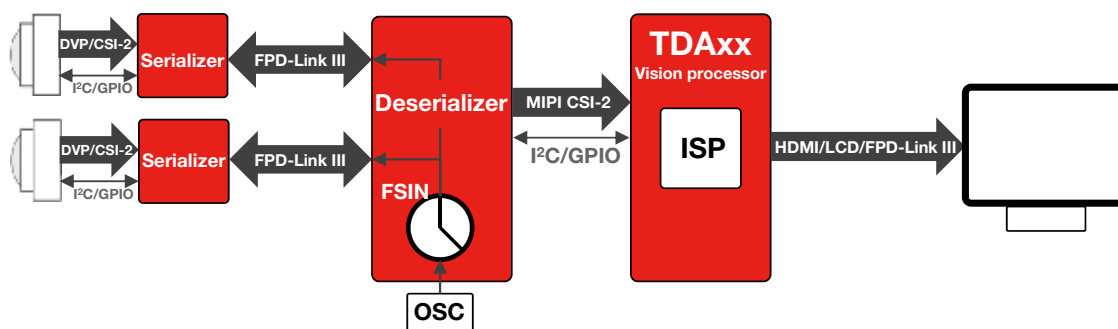


図 8: カメラ・モニタリング・システム用途向けに最適化されたデュアル・カメラ設計。

画像処理にタイムスライスを適用すると、複数のカメラを非常に高いフレーム・レートで処理すると同時に、消費電力を低減することができます。MIPI 規格で定義されている仮想チャネル (VC) は、最大 4 個のカメラ・ストリームを単一の CSI-2 バイト・ストリームにパックすることができます。TDAx の CSI-2 レシーバは、VC 情報を解釈し、独立した複数のストリームに分離することができます。ISP は、画像処理のあらゆるニーズに対応するために複数のハードウェア・サブブロックを実装しており、黒レベル補正、自動露出、オート・ホワイト・バランス、ノイズ・リダクション、広いダイナミック・レンジ、色補正などを処理できます。さらに、歪み補正モジュール (DeWarp) は幾何学的歪みや視野の歪みを補正し、3D 変換効果に似た GPU を生成することもできます。

次のページの図 9 に、オンチップの ISP も含めた、TDAx デバイスの画像処理に関するサンプルのデータ・フローを示します。

この ISP は、センサの RAW 出力を、人間向けの表示に適したコンピュータ・ビジョン形式に変換するのに必要な機能すべてを搭載しています。

ハードウェア・アクセラレーション・ブロックは、以下のようなピクセル処理機能すべてを実装します。

1. 不足ピクセルの補償
2. 空間および時間に起因するノイズのフィルタ
3. LED ちらつき軽減のサポートも含めた、20 ビット HDR 処理
4. すべての主要なカラー・フィルタ・アレイ (CFA) パターンに対処できるモザイク解除ブロック
5. 高い色精度を実現する複数の色補正モジュール
6. ガンマ補正
7. シャープネス (鮮明度) の拡張

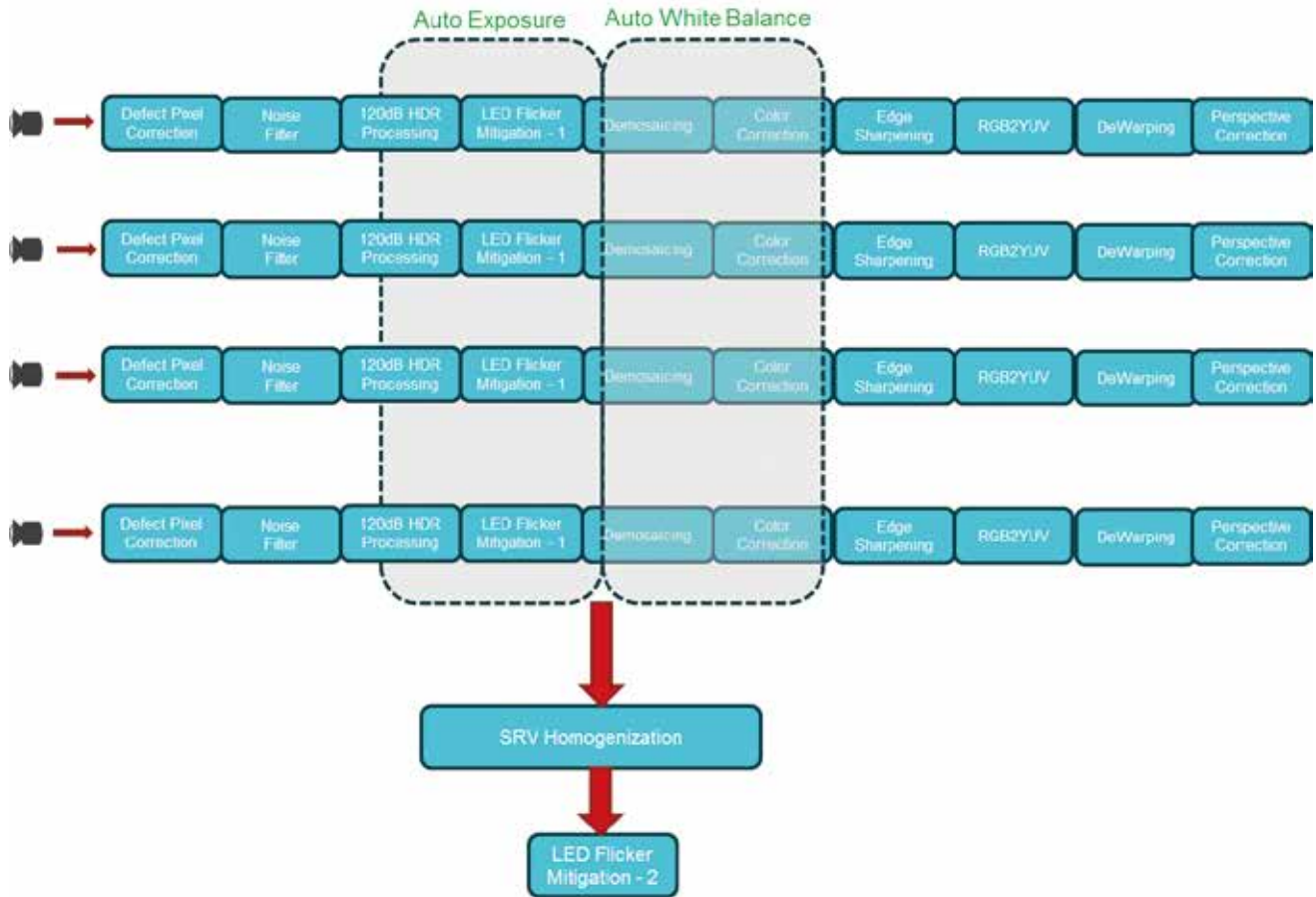


図 9: ISP の処理データ・フロー。

8. YUV420、NV12、YUV422 をサポートした YUV 変換機能
9. 自動露出とオート・ホワイト・バランス
  - a. 各カメラに異なる周囲条件が適用される可能性のあるマルチ・カメラ・シナリオに対する特殊対応機能付き
10. DeWrap ブロックでは以下が可能
  - a. 魚眼レンズも含め、あらゆるレンズに関する幾何学的歪みの補正
  - b. 視野の補正
  - c. SRV (サラウンド・ビュー) に似たアプリケーションに適した 3D ビューの生成

さらに、TDAx デバイ스에搭載されている汎用の ARM® コアとデジタル信号処理 (DSP) コアは、制御機能と、洗練された計算集中型のアルゴリズムを実行します。

## 低消費電力マルチレート・サラウンド・ビュー

TI の TDAx ファミリー・デバイスは、マルチ・カメラの使用事例、特にサラウンド・ビューのサポートに最適です。TDAx デバイスの異種アーキテクチャは、フル装備の GPU をベースとする使用事例から、非常に強力で面積効率の優れたハードウェア・アクセラレータ (HWA) ベースの実装まで、さまざまな実装に対応できるスケーラビリティを実現します。

次のページの図 10 に、サラウンド・ビュー・アプリケーションの概念的なデータ・フローとアルゴリズム・フローを示します。

このデータ・フローでは、さまざまな動作が、TDAx プロセッサのさまざまなプロセッシング・コアにマップされています。たとえば、超低コストの 2D サラウンド・ビュー実装の場合、TI の DSP コアを複数使用して視野の変換に加えて、レンダリング動作を実行することもできます。



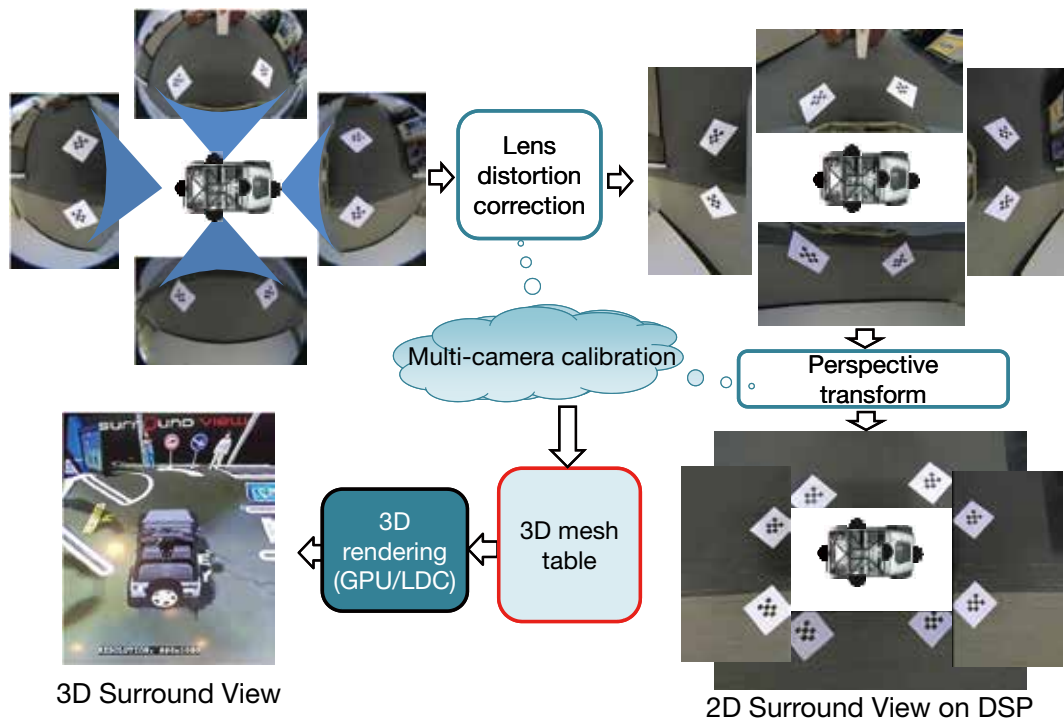


図 10: サラウンド・ビューの処理フロー。

代わりに、GPU または TI 独自のメッシュ歪み / レンズ歪み補正 (Lens Distortion Correction、LDC) HWA が変換とレンダリングを実行することもできます。

メッシュ歪み / LDC HWA を使用し、GPU を使用しない 3D サラウンド・ビューの実装について説明します。メッシュ歪みハードウェア・アクセラレータ (HWA) は、専用のピクセル・リマップ・エンジンであり、いくつかの TDA3x デバイスや他の TDAx デバイ스에搭載されている画像処理サブシステム (Imaging Subsystem、ISS) の一部でもあり、さまざまな機能を果たすことができます。魚眼レンズの歪み補正や、複数の単一画像の視野の変換から、マルチ・カメラ・サラウンド・ビューまでさまざまなアプリケーションに対応します。

メッシュ歪み HWA は、出力画像内にある各ピクセルを、1 つまたは複数の入力画像内にある 1 つのピクセルにリマップする方法で動作します。この作業を実施するには、ルックアップ・テーブル (LUT) をリマップする必要があります。LUT は、メモリ内にある、サブサンプリングされたオフセット・メッシュです。メッシュ・ベースのサラウンド・ビューは、無制限の事前定義済み仮想ビュー・ポイントをサポートします。TI が提供する PC ベースのツールは、仮想ビュー・ポイントごとにメッシュ・テーブルと仮想自動車オーバーレイ画像を作成し、メモリに格納します。キャリブレーション・ステージを実行する

際に、DSP で動作しているアルゴリズムは、ビュー・ポイントに関する情報を取得し、計算済みのカメラ・キャリブレーション・パラメータと組み合わせて、メッシュ歪み HWA が使用する最終的なルックアップ・テーブルを作成します。この場合、LUT は、仮想ビューの生成に必要とされる、魚眼レンズ歪み補正、視野の変換、後方のレイ・トレーシングに対応する、単一のリマップ (リマップ用ポイント・データの集合体) を保持しています。

複数の視野ビューを生成した後 (各ビューは各入力カメラに対応)、DSP はそれらのブレンドと組み合わせを行い、対応する仮想的な自動車画像に重ね合わせて最終的な出力を作成します。次のページの図 11 に、データ・フロー全体を示します。

## カメラ・モニタリング・システム (CMS)

カメラ・モニタリング・システムとは、自動車に搭載されている複数の物理的なミラー (サイド・ミラーとバック・ミラー) を、カメラ、ISP、ディスプレイの組み合わせで置き換えることを意図して設計された複数のカメラを指します。利点として、画質向上、分析能力の追加、人間工学の改善を挙げることができます。一方、カメラ・モニタリング・システムは、新しい課題を招き入れることにもなります。これらは通常、他の画像処理アプリケーションのカテゴリでは遭遇しないものです。

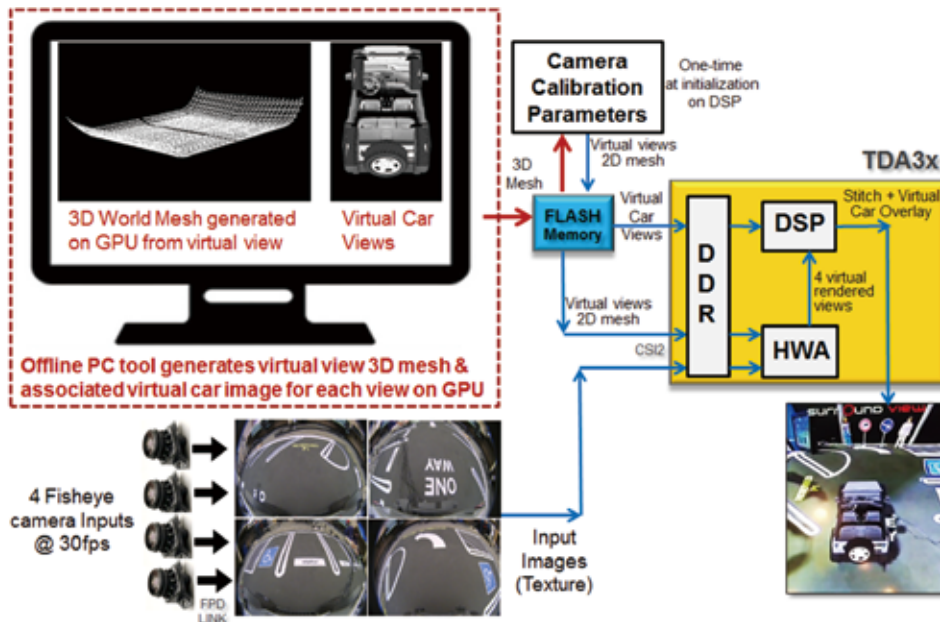


図 11: サラウンド・ビュー・システムのフロー。

これらの課題のいくつか、および TI の TDAx プロセッサ・ファミリが実装している解決策を紹介します。

## CMS システムの代表的な要件

### 高いフレーム・レートと低照量時の性能

ISO (国際標準化機構) 16505 は、15 ~ 30fps を要求していますが、高画質のカメラ・モニタリング・システムを実現するには、これより高いフレーム・レートが推奨されます。低照量時の性能を向上させるためには、照明条件および運転速度に応じた可変フレームレートが望まれます。TDAx の ISP は、フル・ハードウェア・アクセラレーションの実装を採用しているため、非常に高いフレーム・レートで高解像度の画像を処理することができます。可変フレーム・レートは、ハードウェア 3A エンジン (H3A) と自動露出 (AE) アルゴリズムの間にフィードバック・ループを追加する方法で実現されており、センサ・ドライバが可変フレーム・レートを決定します。H3A は場面の統計量を生成します。AE アルゴリズムはこれらの統計量を使用して、場面の平均輝度を推定します。AE 推定の結果はセンサ・ドライバにフィードバックされ、露出とゲインの増加または減少を引き起こします。さらに、AE アルゴリズムの結果は、センサのタイミング・レジスタを設定してフレームレートを調整し、低照度の環境でより長い露光

を可能にして、より高い信号対雑音比 (SNR) を実現します。

### 超高画質

画質は、物理的なミラーと人間の視野系の組み合わせで予期される応答と同等である (または上回る) ことが求められます。したがって、ノイズは非常に小さく、色は正確であり、コントラストが非常に高く、ダイナミック・レンジが広い (HDR) 場面が自然に表示される必要があります。HDR を実現するために、異なる露出で複数のフレームをキャプチャし、CMS 専用に設計された TI 独自のアルゴリズムを使用してピクセル単位でマージしています。図 12 に、HDR の場면을構築する方法を示します。



図 12: HDR の場面構築。

## LED ちらつきの軽減

LED は、車載用のヘッドライトや道路標識も含め、照明業界の革新をもたらしました。LED は歓迎される開発であると同時に、CMOS カメラ・センサに課題ももたらします。LED 照明は PWM をベースとしており、ON サイクルの間だけ発光することになります。CMOS センサはローリング・シャッター・メカニズムを使用しており、連続するフレームすべてで LED の信号全体をキャプチャすることはできません。この結果、一部のフレームでは LED が OFF (消灯)、他のフレームでは ON (点灯) というちらつきの効果が発生することになります。この問題は、ダイナミック・レンジの広い画像処理と組み合わせられて複合的な問題になります。ローリング・シャッターのウィンドウは、場面内のハイライト (明るい部分) をキャプチャするために非常に短い時間に設定されているからです。TI の TDAx による CMS ソリューションは、3 層アプローチでこの課題を解決します。図 13 に、3 つのステップで構成されたアプローチを使用して、LED のちらつきを軽減する方法を示します。

## 非球面ミラー効果

一部の国は、ミラーを非球面の形状にすることを許容しています。たとえば、死角軽減用に広い視野角 (field-of-view, FOV) を確保する目的で外縁を曲面にする以外、他の部位は主に平板にする構造です。カメラ・モニタリング・システムは、このような状況でも同じ効果を実現する能力が求められます。TDAx の ISP はレンズ歪み補正 (LDC) 用の HWA を搭載しており、この効果を実現する目的で使用できます。LDC マッピング用の LUT は、画像の平板な部位を 1:1 でマッピングする一方で、外縁に曲面を導入する方法で定義されています。

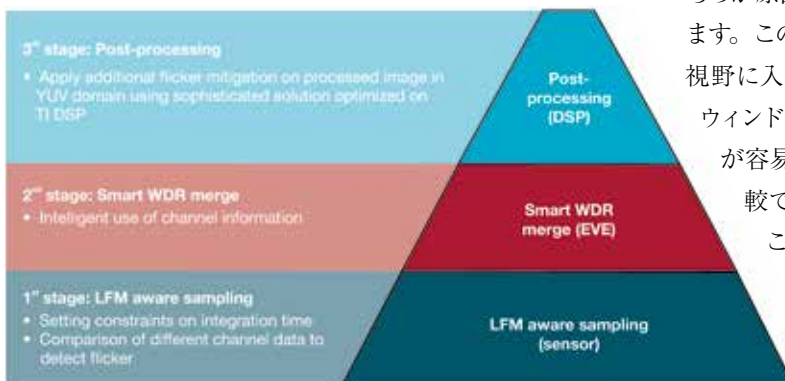


図 13: 3 レベルの LED ちらつき軽減手法。

## 障害物の検出

カメラ、特に自動車の外部に搭載されたカメラは、ほこり、霧、水などの障害物の景況を受けやすくなります。これらの障害物を検出できない場合、ドライバーにとって安全ではない条件がもたらされる可能性があります。TDAx デバイスは学習ベースのアルゴリズムを採用しており、H3A エンジンから取得したシャープネスの統計量を使用して、障害物が存在しているかどうかを検出します。H3A はブロック単位のシャープネス・スコアを生成するので、適切なレベルの統計量をアルゴリズムに提供できます。図 14 に、レンズの障害物検出例を示します。



図 14: 障害物検出例。

このアルゴリズムは、シャープネスの値が小さい場合に、場面が平板であるのか、実際の障害物が存在しているのかどちらが原因なのか区別できるインテリジェンスを達成しています。このアルゴリズムは、車体のうちわずかな部分が常に視野に入っているという事実を利用します。H3A の複数のウィンドウは、車体から得られたシャープネスと色の情報が容易に識別でき、一連の統計量に対して基準として比較できるように定義されます。不整合が存在する場合、このアルゴリズムは視野内に障害物が存在するという結論を下し、カメラのレンズをクリーニングするようにドライバーに求めるトリガを起こします。

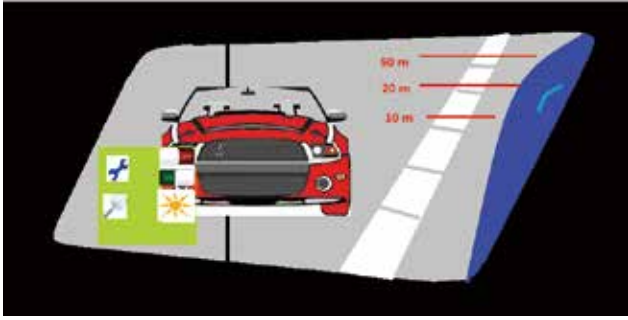


図 15: HMI をビデオ・フレームに重ね合わせる例。

カメラ・モニタリング・システムは、ヒューマン・マシン・インターフェイス (HMI) に対して、ミラーの位置やズーム・レベルなどを制御するように要求します。ディスプレイには、複数の距離線 (特定の距離だけ離れた位置を示す直線) や方向指示ランプなどの追加情報も表示されます。図 15 に、HMI シンボルを各ビデオ・フレームに重ね合わせた状態を示します。

グラフィック・レイヤの生成は、CPU や DSP を使用して実行することも、他の利用可能なオンチップ・プロセッシング・コアで実現することもできます。TDAx ディスプレイ・サブシステムに搭載されているディスプレイ・コントローラは、グラフィック・レイヤを ISP のビデオ出力に重ね合わせるために使用できます。

## まとめ

自動運転車は、自らを取り巻く環境を完全にマッピングするために、多数のセンサ・テクノロジーを必要とすることが予想されます。ビジョン、レーダ、LIDAR のような各種センサ・

テクノロジーが重要な役割を果たします。自動車周辺に搭載されるセンサは、サテライト (補助) センサを中央のフュージョン・プロセッシング・ユニットに接続するために、コンパクトで低コストの配線を必要とすることが予想されます。FPD-Link III ソリューションは、世代が進むごとに機能が拡大される過程で、将来のセンサ・フュージョン・システムの需要を満たします。

TDAx ファミリーのような高集積プロセッサは、複数の利点を実現します。単一の ISP で複数のカメラに対応するので、大幅にコストを削減できます。また、単一の ISP ブロック群採用により、単一の CPU がすべてのカメラを制御するので、光度測定の整合性が向上します。さらに、すべてのカメラで同時に類似のカラー・ゲインとノイズ・フィルタが確実に機能するので、組み合わせによって得られたビューはより自然な仕上がりになります。たとえば、DeWarp (歪み補正) ブロックは、対比可能な GPU より非常に小さいので、TDAx デバイスとシステムをより小型のパッケージに収容し、消費電力を低減することができます。

テキサス・インスツルメンツは、車載市場向けのマルチ・センサ・アプリケーションを設計するうえで必要とされる主要コンポーネントすべてを提供しています。

## 詳細:

詳細は、次のサイトをご覧ください。

[www.tij.co.jp/tda](http://www.tij.co.jp/tda)

S-0107

### ご注意:

本資料に記載された製品・サービスにつきましては予告なしにご提供の中止または仕様の変更をする場合がありますので、本資料に記載された情報が最新のものであることをご確認の上ご注文下さいようお願い致します。

TIは製品の使用用途に関する援助、お客様の製品もしくはその設計、ソフトウェアの性能、または特許侵害に対して責任を負うものではありません。また、他社の製品・サービスに関する情報を記載していても、TIがその他社製品を承認あるいは保証することにはなりません。



## TIの設計情報およびリソースに関する重要な注意事項

Texas Instruments Incorporated ("TI")の技術、アプリケーションその他設計に関する助言、サービスまたは情報は、TI製品を組み込んだアプリケーションを開発する設計者に役立つことを目的として提供するものです。これにはリファレンス設計や、評価モジュールに関する資料が含まれますが、これらに限られません。以下、これらを総称して「TIリソース」と呼びます。いかなる方法であっても、TIリソースのいずれかをダウンロード、アクセス、または使用した場合、お客様(個人、または会社を代表している場合にはお客様の会社)は、これらのリソースをここに記載された目的にのみ使用し、この注意事項の条項に従うことに合意したものとします。

TIによるTIリソースの提供は、TI製品に対する該当の発行済み保証事項または免責事項を拡張またはいかなる形でも変更するものではなく、これらのTIリソースを提供することによって、TIにはいかなる追加義務も責任も発生しないものとします。TIは、自社のTIリソースに訂正、拡張、改良、およびその他の変更を加える権利を留保します。

お客様は、自らのアプリケーションの設計において、ご自身が独自に分析、評価、判断を行う責任がお客様にあり、お客様のアプリケーション(および、お客様のアプリケーションに使用されるすべてのTI製品)の安全性、および該当するすべての規制、法、その他適用される要件への遵守を保証するすべての責任をお客様のみが負うことを理解し、合意するものとします。お客様は、自身のアプリケーションに関して、(1) 故障による危険な結果を予測し、(2) 障害とその結果を監視し、および、(3) 損害を引き起こす障害の可能性を減らし、適切な対策を行う目的で、安全策を開発し実装するために必要な、すべての技術を保持していることを表明するものとします。お客様は、TI製品を含むアプリケーションを使用または配布する前に、それらのアプリケーション、およびアプリケーションに使用されているTI製品の機能性を完全にテストすることに合意するものとします。TIは、特定のTIリソース用に発行されたドキュメントで明示的に記載されているもの以外のテストを実行していません。

お客様は、個別のTIリソースにつき、当該TIリソースに記載されているTI製品を含むアプリケーションの開発に関連する目的でのみ、使用、コピー、変更することが許可されています。明示的または黙示的を問わず、禁反言の法理その他どのような理由でも、他のTIの知的所有権に対するその他のライセンスは付与されません。また、TIまたは他のいかなる第三者のテクノロジーまたは知的所有権についても、いかなるライセンスも付与されるものではありません。付与されないものには、TI製品またはサービスが使用される組み合わせ、機械、プロセスに関連する特許権、著作権、回路配置利用権、その他の知的所有権が含まれますが、これらに限られません。第三者の製品やサービスに関する、またはそれらを参照する情報は、そのような製品またはサービスを利用するライセンスを構成するものではなく、それらに対する保証または推奨を意味するものでもありません。TIリソースを使用するため、第三者の特許または他の知的所有権に基づく第三者からのライセンス、あるいはTIの特許または他の知的所有権に基づくTIからのライセンスが必要な場合があります。

TIのリソースは、それに含まれるあらゆる欠陥も含めて、「現状のまま」提供されます。TIは、TIリソースまたはその仕様に関して、明示的か暗黙的にかかわらず、他のいかなる保証または表明も行いません。これには、正確性または完全性、権原、続発性の障害に関する保証、および商品性、特定目的への適合性、第三者の知的所有権の非侵害に対する黙示的保証が含まれますが、これらに限られません。

TIは、いかなる苦情に対しても、お客様への弁護または補償を行う義務はなく、行わないものとします。これには、任意の製品の組み合わせに関連する、またはそれらに基づく侵害の請求も含まれますが、これらに限られず、またその事実についてTIリソースまたは他の場所に記載されているか否かを問わないものとします。いかなる場合も、TIリソースまたはその使用に関連して、またはそれらにより発生した、実際の、直接的、特別、付随的、間接的、懲罰的、偶発的、または、結果的な損害について、そのような損害の可能性についてTIが知らされていたかどうかにかかわらず、TIは責任を負わないものとします。

お客様は、この注意事項の条件および条項に従わなかったために発生した、いかなる損害、コスト、損失、責任からも、TIおよびその代表者を完全に免責するものとします。

この注意事項はTIリソースに適用されます。特定の種類の資料、TI製品、およびサービスの使用および購入については、追加条項が適用されます。これには、半導体製品(<http://www.ti.com/sc/docs/stdterms.htm>)、評価モジュール、およびサンプル(<http://www.ti.com/sc/docs/sampterm.htm>)についてのTIの標準条項が含まれますが、これらに限られません。