

広帯域、高精度の JFET オペアンプを使用したトランスインピーダンス・アンプの簡単な設計

Raphael Puzio, Luis Chioye



最新の JFET 入力オペアンプは、入力インピーダンスが高く、DC および AC 性能に優れ、低ノイズで帯域幅が広く、電源電圧範囲も広いことから、必然的にトランスインピーダンス・オペアンプ (TIA) に適した選択肢となっています。TIA は電流を電圧に変換する回路であり、光ライン・カードや照度センサ、PM 2.5 検出器等によく見られる、フォトダイオードなどの光センサのフロントエンドとして一般に使用されます。シリコン・フォトダイオードは、入射光に対して線形に変化する電流出力を生成しますが、標準的な光電流範囲は数ピコアンペア～数ミリアンペアです。JFET オペアンプは入力インピーダンスが高く、室温での入力バイアス電流が数ピコアンペアと小さい上に電流および電圧ノイズも極めて低いため、高精度、高分解能のフォトダイオード用途で使用できます。さらに、JFET オペアンプは広い電圧範囲にわたって動作し、広範囲のフォトダイオード出力電流をカバーできます。これによりシステム全体の分解能と精度を向上させることができるため、TIA 用途に有効です。図 1 に、標準的なフォトダイオード・トランスインピーダンス・アンプの応用回路を示します。

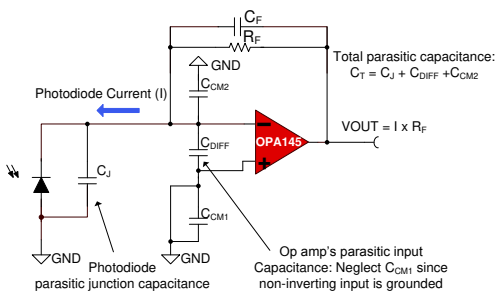


図 1. フォトダイオード・トランスインピーダンス・アンプ

オペアンプの帰還抵抗 (RF) により、式 1 に示すオームの法則に従ってフォトダイオード電流 (I) が電圧 (VOUT) に変換されます。

$$V_{OUT} = I \times R_F \tag{1}$$

帰還抵抗 (RF) によってトランスインピーダンス・オペアンプのゲインが決まり、帰還コンデンサ (CF) によって回路の閉ループ帯域幅が定義されます。また、帰還コンデンサ (CF) は安定性確保のために必要とされ、これによりオペアンプの反転入力における総寄生容量 (CT)、すなわちフォトダイオードの接合容量 (CJ) とオペアンプの入力容量 (CDIFF + CCM2) が補償されます。

トランスインピーダンス・オペアンプのゲイン、帯域幅、安定性

フォトダイオード TIA に使用するオペアンプを選定する場合、回路の安定性を確保する上で必要なオペアンプの最小ゲイン帯域幅積 (fGBW) に影響する 3 つの要素、すなわち TIA に必要な V/I ゲイン、要求される閉ループ TIA 帯域幅、フォトダイオードの寄生接合容量 (CJ) について慎重に検討することが重要です。

オペアンプの安定性は、その閉ループ・ゲインと、周波数に対する位相応答に関係します。閉ループ・ゲインは、オペアンプの開ループ・ゲイン (AOL) とオペアンプの帰還率 (β) の積 (AOL × β) として定義されます。図 2 に、標準的な TIA の開ループ・ゲイン (AOL) のボード線図と 1/β のグラフを示します。安定性解析およびシミュレーションの詳細については、『TI Precision Labs - Op Amps: Stability – Lab Video Series』(英語) を参照してください。

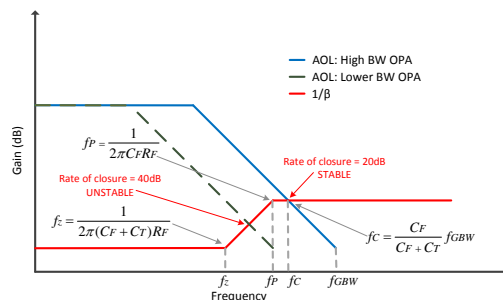


図 2. トランスインピーダンス・オペアンプ回路の AOL と 1/β のグラフ

図 2 の 1/β 曲線には、その周波数応答にゼロ (f2) と極 (fp) があります。ゼロ (f2) より高くなると、1/β 曲線は +20dB/dec の割合で上昇します。極 (fp) より高い周波数では、1/β 曲線が平坦になっています。1/β 曲線が周波数 fc で AOL 曲線と交差することを式 2 に示します。

$$f_c = \frac{C_F}{C_F + C_T} f_{GBW} \tag{2}$$

式 2 で、fGBW はオペアンプのユニティ・ゲイン帯域幅です。2 つの曲線が交差するときの AOL と 1/β の ROC (Rate Of Closure) を解析することで、回路の安定性を判断できます。おおざっぱなやり方として、最適な安定性を実現するには ROC = 20dB とする必要があります。したがって、安

定性を維持するには、 $1/\beta$ 曲線が平坦になってから AOL 曲線が $1/\beta$ 曲線と交差する必要があります (ユニティ・ゲイン安定のオペアンプを仮定した場合)。図 2 の低帯域幅オペアンプの AOL 曲線が示すように、 $1/\beta$ 曲線の上昇時に AOL 曲線が $1/\beta$ 曲線と交差すると、回路が不安定になり、望ましくない回路挙動が多発することがあります。式 3 に、これらの問題を回避するために必要な条件を示します。

$$f_c > f_p \quad (3)$$

f_c と f_p の式を式 3 の不等式に代入して、アンプのユニティ・ゲイン帯域幅 (f_{GBW}) を求めることによって、便利な式が得られます。

式 4 により、TIA 設計の安定性を保証するために必要なアンプの最小帯域幅を求めることができます。結果として、より高い帯域幅のアンプほどより高いゲインと帯域幅の TIA 回路をサポートし、安定性を維持しながらより大きなフォトダイオード寄生容量に耐えます。トランスインピーダンス・アンプのゲインが 50KV/A 、トランスインピーダンス・アンプの帯域幅が 1MHz 、フォトダイオードの接合容量 (C_j) が 100pF という仕様のフォトダイオード応用回路の事例を考察します。

$$f_{GBW} > \frac{C_T + C_F}{2\pi R_F C_F} \quad (4)$$

比較のため、帯域幅の異なるオペアンプを使った 2 種類の実装を検討します。OPA140 のゲイン帯域幅積は 11MHz 、OPA828 のゲイン帯域幅積は 45MHz です。最小帯域幅を求める前述の式により、トランスインピーダンス・オペアンプの最小 f_{GBW} は約 37MHz となります。1 段構成では、図 3 に示すとおり OPA140 は不安定です。

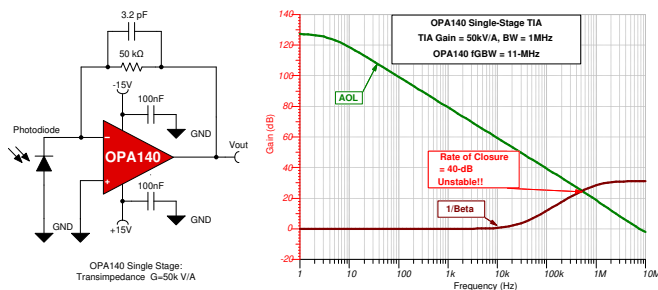


図 3. 1 段構成の OPA140 ($f_{GBW} = 11\text{MHz}$) の安定性解析 (不安定)

TIA の要件を満たすには、OPA140 をカスケード接続して 2 段構成にする必要があります。図 4 に示すとおり、ゲインが $10\text{k}\Omega$ と小さいトランスインピーダンス段を、 5V/V の非反転ゲイン段にカスケード接続します。

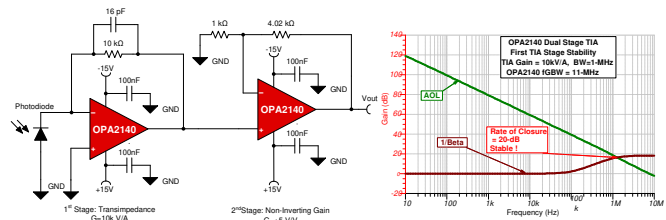


図 4. 代替となる 2 段構成 OPA140 TIA アンプ (安定)

これに対し、 f_{GBW} が広い OPA828 は、図 5 に示すように 1 段構成で 55° の位相マージンを確保しながら TIA のゲイン 50KV/A と帯域幅 1MHz をサポートできます。高精度、広帯域幅のオペアンプで実装した 1 段構成の TIA は、同様の精度の低帯域幅オペアンプを 2 個使用した 2 段構成の TIA よりも優れたノイズ特性と精度を実現します。なぜなら、システムのノイズ、オフセット、ドリフト誤差に影響を与えるオペアンプが 1 つのみであるためです。これにより、部品数の削減、配線の簡素化、ソリューションの小型化を実現できると同時に設計を大幅に簡素化できます。

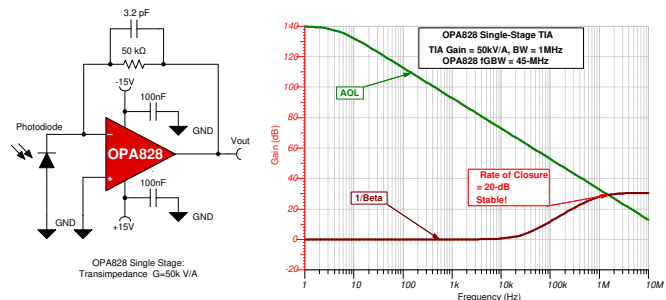


図 5. 1 段構成 OPA828 ($f_{GBW} = 45\text{MHz}$) TIA の安定性解析 (安定)

まとめ

最新の JFET オペアンプは高入力インピーダンス、低ノイズ特性、高帯域幅、広出力電圧範囲を兼ね備えているため、高ゲイン、高分解能のトランスインピーダンス・フォトダイオード回路に最適な選択肢です。

表 1. TIA 用オペアンプ

説明	オペアンプ
36V、高速 (GBW 45MHz、SR 150V/ μs)、低ノイズ (4nV/ $\sqrt{\text{Hz}}$) RRO JFET オペアンプ	OPA828
5.5MHz、高スルーレート、低ノイズ、低消費電力、RRO 高精度 JFET オペアンプ	OPA145
低オフセット、低ドリフト、低ノイズ、11MHz、36V JFET 入力、RRO オペアンプ	OPA140

表 2. 関連資料

種類	タイトル
アプリケーション・ブリーフ	『Green-Williams-Lis: Improved op amp spice model』(英語)

表 2. 関連資料 (continued)

種類	タイトル
アプリケーション・レポート	『トランスインピーダンス・アンプ回路』

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022, Texas Instruments Incorporated