

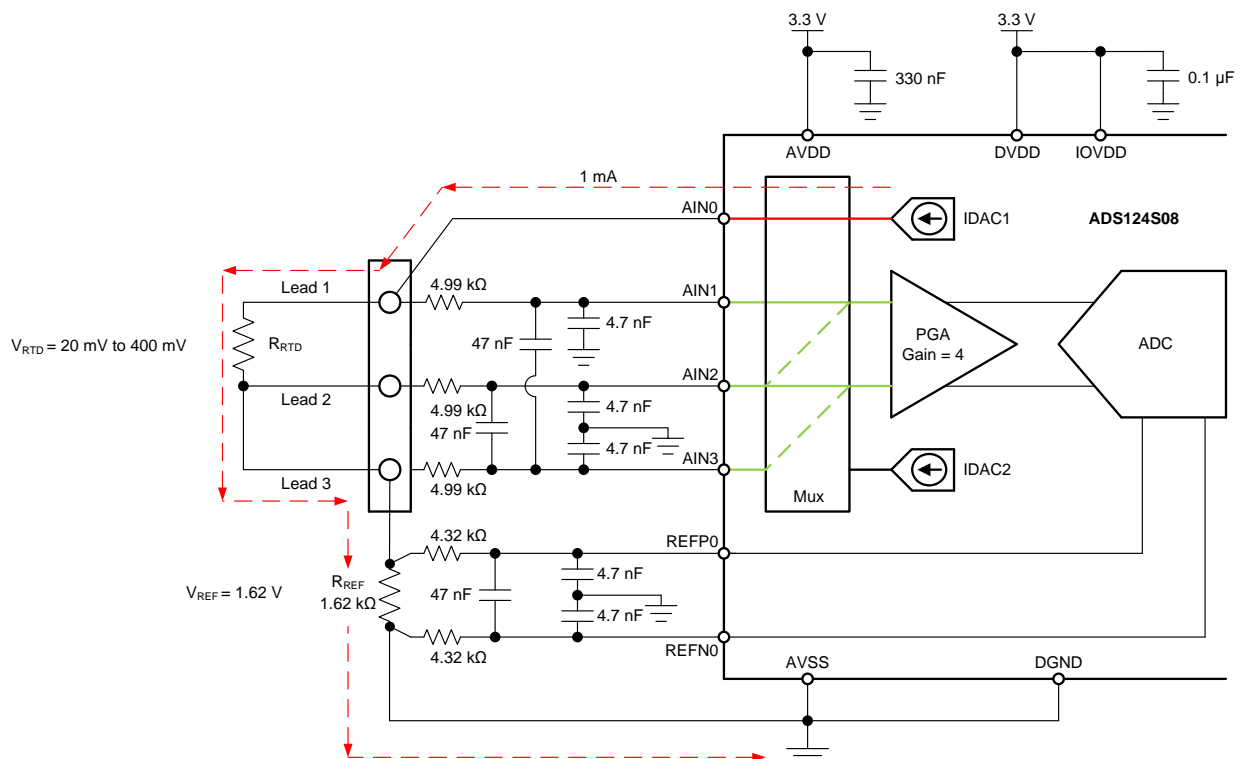
ローサイド・リファレンスと 1 つの IDAC 電流源を使用した 3 線式 PT100 RTD 測定回路

Joseph Wu

電源		
AVDD	AVSS, DGND	DVDD, IOVDD
3.3V	0V	3.3V

設計の説明

本書では、ADS124S08 を使用したローサイド・リファレンス付き 3 線式 RTD 用温度測定回路について説明します。『ローサイド・リファレンスと 2 つの IDAC 電流源を使用した 3 線式 PT100 RTD 測定回路』では測定を 1 回だけ行うのに対して、このデザインでは 1 つの IDAC 励起電流源を使い 2 回目の測定を行うことで、導線抵抗の誤差を除去します。この設計は、PT100 RTD (温度測定範囲: -200°C ~ 850°C) 用レシオメトリック測定を採用しています。この設計には、ADC 構成レジスタ設定と、デバイスの構成と読み出しを行うための疑似コードが含まれます。この回路は PLC 用アナログ入力モジュール、ラボ用計測機器、ファクトリ・オートメーションなどの用途に使えます。RTD の各種配線構成による高精度 ADC 測定の詳細については、『A Basic Guide to RTD Measurements』(英語) を参照してください。



デザイン・ノート

1. アナログ電源とデジタル電源の両方に電源デカップリング・コンデンサを使用します。AVDD は、330nF 以上のコンデンサで AVSS とデカップリングする必要があります。DVDD および IOVDD (DVDD に接続しない場合) は、0.1 μ F 以上のコンデンサで DGND とデカップリングする必要があります。電源に関する推奨事項の詳細については、『[ADS124S0x 低消費電力、低ノイズ、高度統合、6 および 12 チャンネル、4kSPS、24 ビット、デルタ・シグマ ADC、PGA および基準電圧搭載](#)』データシートを参照してください。
2. 励起電流を入力フィルタ抵抗に流さないでください (ADC 入力と IDAC 電流源の出力に同じピンを使用しないでください)。励起電流が直列抵抗で電圧降下を生じ、測定誤差が増加します。
3. IDAC 電流の内部基準電圧を有効にするため、REFOUT と REFCOM の間に 1 μ F のコンデンサが必要です。
4. 精度が高くドリフトが小さい高精度基準抵抗を使用します。測定はレシオメトリックであるため、精度はこの基準抵抗の誤差で決まります。0.01% 精度の抵抗を使うと、ADC と同等のゲイン誤差を実現できます。
5. 可能な場合、入力フィルタには COG (NPO) セラミック・コンデンサを使用します。このコンデンサに使用されている誘電体は、電圧、周波数、温度の変化に対して最も安定した電気的特性を備えています。
6. 標準のコンデンサ値と 1% の抵抗値を採用して、ADC 入力とリファレンス入力の入力フィルタ定数を選択します。これらのフィルタの設計および解析例については、『[RTD Ratiometric Measurements and Filtering Using the ADS1148 and ADS1248 Family of Devices](#)』(英語) を参照してください。
7. この設計では、ADC マルチプレクサの 4 本の入力ピンへの接続を説明します。残りのアナログ入力は RTD、熱電対、その他の測定に使用できます。
8. 3 線式 RTD 測定は、同等な 2 線式 RTD 測定よりも高い精度が得られるだけでなく、特性がそろった IDAC 電流源を使用する 3 線式 RTD 測定よりも IDAC 電流のミスマッチに対する耐性が向上します。その他の RTD 配線構成による測定については、『[A Basic Guide to RTD Measurements](#)』(英語) を参照してください。

部品選定

1. RTD の動作範囲を確認します。

例えば、温度測定範囲が -200°C ~ 850°C の場合、PT100 RTD の範囲は約 20Ω ~ 400Ω です。基準抵抗は RTD の最大値より大きくする必要があります。基準抵抗と PGA ゲインにより、正側フルスケール測定範囲が決まります。

2. IDAC 励起電流と基準抵抗の値を決定します。

励起電流を RTD の導線 1 に流し込み、RTD を通過させ、導線 3 から出力させる設計から始めます。この時点では、AIN1 から AIN2 への測定が RTD 抵抗のみを測定するように、導線抵抗の誤差は無視します。

この設計では、励起電流源が 1mA になるように選択します。これにより、RTD の自己発熱を抑制すると同時に RTD 電圧の値を最大化します。RTD の自己発熱係数の一般的な範囲は、小型の薄膜素子で $2.5\text{mW}/^{\circ}\text{C}$ 、大型の巻線素子で $65\text{mW}/^{\circ}\text{C}$ です。励起電流 1mA、最大 RTD 抵抗値で、RTD の消費電力は 0.4mW 未満となり、自己発熱による測定誤差は 0.01°C 未満に維持できます。

IDAC の電流量を選択した後、 $R_{\text{REF}} = 1620\Omega$ に設定します。これにより基準電圧は 1.62V に設定され、最大 RTD 電圧は 400mV となります。この基準電圧はレベル・シフトとして入力測定電圧を電源電圧の 1/2 付近に設定し、PGA の動作入力電圧範囲内に測定電圧を収めます。これらの値により、最大 RTD 電圧を正側フルスケール・レンジにほぼ一致させ、それを超えないように、PGA ゲインを 4 に設定できます。

基準抵抗 R_{REF} は、精度が高くドリフトが小さい精密抵抗とする必要があります。 R_{REF} のすべての誤差は、同じ誤差を RTD 測定に反映させます。最高精度の基準電圧測定を実現するため、REFP0 ピンと REFNO ピンはケルビン接続で R_{REF} 抵抗に接続しています。これにより、基準抵抗測定で直列抵抗による誤差が生じないようにします。

RTD 抵抗の最大値を用いて、以下の式で ADC 入力電圧を計算します。導線の抵抗は小さいため、この計算では無視できます。

$$V_{AIN1} = I_{IDAC1} \cdot (R_{RTD} + R_{REF}) = 1\text{mA} \cdot (400\Omega + 1620\Omega) = 2.02\text{V}$$

$$V_{AIN2} = I_{IDAC1} \cdot R_{REF} = 1\text{mA} \cdot 1620\Omega = 1.62\text{V}$$

$$V_{INMAX} = 1\text{mA} \cdot 400\Omega = 400\text{mV}$$

3. 設計が ADC の動作範囲内であることを確認します。

まず、ゲインは 4 であり、AVDD は 3.3V、AVSS は 0V であると仮定して、 V_{AIN1} と V_{AIN2} が PGA の入力電圧の範囲内にあることを確認します。『ADS124S0x 低消費電力、低ノイズ、高度統合、6 および 12 チャンネル、4kSPS、24 ビット、デルタ・シグマ ADC、PGA および基準電圧搭載』データシートに示すように、絶対入力電圧は以下の式を満たしている必要があります。

$$AVSS + 0.15\text{V} + [|V_{INMAX}| \cdot (\text{Gain} - 1) / 2] < V_{AIN1}, V_{AIN2} < AVDD - 0.15\text{V} - [|V_{INMAX}| \cdot (\text{Gain} - 1) / 2]$$

$$0\text{V} + 0.15\text{V} + [|V_{INMAX}| \cdot (\text{Gain} - 1) / 2] < V_{AIN1}, V_{AIN2} < 3.3\text{V} - 0.15\text{V} - [|V_{INMAX}| \cdot (\text{Gain} - 1) / 2]$$

$$0.75\text{V} < V_{AIN1}, V_{AIN2} < 2.55\text{V}$$

AIN1 と AIN2 で観測される最大および最小入力電圧 (2.02V と 1.62V) は 0.75V と 2.55V の間にあるため、入力電圧は PGA の動作範囲内にあります。

次に、IDAC 出力ピンの電圧が電流源のコンプライアンス電圧の範囲内にあることを確認します。IDAC ピンは AIN0 であり、その電圧は AIN1 と同じです。最大電圧で、 V_{AIN0} は 2.02V です。『ADS124S0x 低消費電力、低ノイズ、高度統合、6 および 12 チャンネル、4kSPS、24 ビット、デルタ・シグマ ADC、PGA および基準電圧搭載』データシートの「電気的特性」表に示すとおり、IDAC 電流が 1mA の場合、IDAC の出力電圧は AVSS ~ (AVDD - 0.6V) の範囲である必要があります。この例では、AVDD = 3.3V であるため、IDAC 出力は以下の条件を満たす必要があります。

$$AVSS < V_{AIN0} = V_{AIN1} < AVDD - 0.6\text{V}$$

$$0\text{V} < V_{AIN0} < 2.7\text{V}$$

前述の結果と合わせて、IDAC の出力コンプライアンスは満たされています。

4. 2 種類の測定方法を使用して RTD の抵抗を測定し、導線抵抗による誤差を打ち消します。

ADC の最初の測定は、AIN1 と AIN2 の間で導線抵抗を含めて測定します。

$$\text{Measurement 1} = V_{AIN1} - V_{AIN2} = I_{IDAC1} \cdot (R_{RTD} + R_{LEAD1})$$

IDAC 電流は導線 2 を通過しないため、その抵抗は測定に含まれません。その後、ADC の入力マルチプレクサが設定され、AIN2 と AIN3 の間で 2 回目の測定が行われます。ここで、導線 3 の抵抗の両端での電圧降下が測定されます。

$$\text{Measurement 2} = V_{AIN2} - V_{AIN3} = I_{IDAC1} \cdot R_{LEAD3}$$

測定 1 から測定 2 を減算すると、次の結果が得られます。

$$\text{Measurement 1} - \text{Measurement 2} = [I_{IDAC1} \cdot (R_{RTD} + R_{LEAD1})] - (I_{IDAC1} \cdot R_{LEAD3})$$

導線抵抗が等しければ、導線抵抗による誤差は最終的な結果から除かれます。

$$\text{Measurement 1} - \text{Measurement 2} = I_{IDAC1} \cdot R_{RTD}$$

5. ADC 入力トリファレンス入力の差動および同相フィルタの値を選択します。

この設計には、差動および同相入力 RC フィルタが含まれます。差動入力フィルタの帯域幅は、ADC のデータレートの 10 倍以上に設定します。同相コンデンサは、差動コンデンサの値の 1/10 になるように選択します。コンデンサの選択に起因して、同相入力フィルタの帯域幅は差動入力フィルタの帯域幅より約 20 倍広くなります。直列フィルタ抵抗がある程度入力保護の役割を果たすとはいえ、ADC が正常に入力をサンプリングできるように入力抵抗を 10kΩ 未満に維持します。

入力フィルタにより、同相信号より低い周波数の差動信号は減衰され、デバイスの PGA によって大幅に除去されます。同相コンデンサのミスマッチにより非対称ノイズ減衰が生じ、差動入力ノイズとして表れます。差動信号の帯域幅を狭くすることで、入力同相コンデンサのミスマッチの影響を低減できます。ADC 入力トリファレンス入力の入力フィルタは、同じ帯域幅に設計します。

この設計では、ADS124S08 の低レイテンシ・フィルタを使用して、データレートを 20SPS に選択しています。このフィルタにより、シングルサイクル・セトリングの低ノイズ測定と、50Hz および 60Hz ライン・ノイズ除去機能が

実現できます。ADC 入力フィルタの場合、差動および同相フィルタの帯域幅周波数は以下の式で近似されます。

$$f_{IN_DIFF} = 1 / [2 \cdot \pi \cdot C_{IN_DIFF} (R_{RTD} + 2 \cdot R_{IN})]$$

$$f_{IN_CM} = 1 / [2 \cdot \pi \cdot C_{IN_CM} (R_{RTD} + R_{IN} + R_{REF})]$$

ADC 入力フィルタの場合、 $R_{IN} = 4.99k\Omega$ 、 $C_{IN_DIFF} = 47nF$ 、 $C_{IN_CM} = 4.7nF$ です。これにより差動フィルタの帯域幅は 330Hz、同相フィルタの帯域幅は 5kHz に設定されます。

同様に、リファレンス入力フィルタの帯域幅は以下の式で近似されます。

$$f_{REF_DIFF} = 1 / [2 \cdot \pi \cdot C_{REF_DIFF} \cdot (R_{REF} + 2 \cdot R_{IN_REF})]$$

$$f_{REF_CM} = 1 / [2 \cdot \pi \cdot C_{REF_CM} \cdot (R_{REF} + R_{IN_REF})]$$

リファレンス入力フィルタの場合、 $R_{IN_REF} = 4.32k\Omega$ 、 $C_{REF_DIFF} = 47nF$ 、 $C_{REF_CM} = 4.7nF$ です。これにより差動フィルタの帯域幅は 330Hz、同相フィルタの帯域幅は 5.7kHz に設定されます。ADC 入力フィルタとリファレンス入力フィルタの帯域幅を一致させることができるとは限りませんが、帯域幅を近づけることで測定でのノイズを低減できます。

入力フィルタの部品選定に関する詳細な分析については、『[RTD Ratiometric Measurements and Filtering Using the ADS1148 and ADS1248 Family of Devices](#)』(英語) を参照してください。

測定値の変換

RTD 測定は通常、レシオメトリック測定です。レシオメトリック測定を使用すると、ADC の出力コードを電圧に変換する必要はありません。これは、基準抵抗値に対する比としてのみ出力コードが測定され、励起電流の正確な値を必要としないことを意味します。唯一の要件は、RTD を流れる電流と基準抵抗を流れる電流が等しいことです。

24 ビット ADC での測定変換の式を以下に示します。最初に、測定 1 の結果を示します。

$$\text{Output Code 1} = 2^{23} \cdot \text{Gain} \cdot [(V_{RTD} + V_{LEAD1}) / V_{REF}] = 2^{23} \cdot \text{Gain} \cdot [I_{IDAC1} \cdot (R_{RTD} + R_{LEAD1})] / (I_{IDAC1} \cdot R_{REF}) = 2^{23} \cdot \text{Gain} \cdot [(R_{RTD} + R_{LEAD1}) / R_{REF}]$$

$$R_{RTD} + R_{LEAD1} = R_{REF} \cdot [\text{Output Code 1} / (\text{Gain} \cdot 2^{23})]$$

次に、測定 2 の結果を示します。

$$\text{Output Code 2} = 2^{23} \cdot \text{Gain} \cdot (V_{LEAD3} / V_{REF}) = 2^{23} \cdot \text{Gain} \cdot (I_{IDAC1} \cdot R_{LEAD3}) / (I_{IDAC1} \cdot R_{REF}) = 2^{23} \cdot \text{Gain} \cdot (R_{LEAD3} / R_{REF})$$

$$R_{LEAD3} = R_{REF} \cdot [\text{Output Code 2} / (\text{Gain} \cdot 2^{23})]$$

導線抵抗が等しいと仮定すると、測定 1 の結果から測定 2 の結果を減算すれば、等価な RTD 抵抗が得られます。

$$R_{RTD} = R_{REF} \cdot [(\text{Output Code 1} - \text{Output Code 2}) / (\text{Gain} \cdot 2^{23})]$$

ADC は測定値を RTD 等価抵抗に変換します。RTD の応答の非直線性のため、抵抗から温度への変換には式による計算またはルックアップ・テーブルが必要です。RTD 抵抗値の温度への変換の詳細については、『[A Basic Guide to RTD Measurements](#)』(英語) を参照してください。

レジスタ設定

ADS124S08 を使用した、ローサイド・リファレンスと 1 つの IDAC 電流源による 3 線式 PT100 RTD 測定回路の構成レジスタ設定

レジスタ・アドレス	レジスタ名	設定	説明
02h ⁽¹⁾	INPMUX	12h	AIN _P = AIN1 と AIN _N = AIN2 を選択
03h	PGA	0Ah	PGA イネーブル、ゲイン = 4
04h	DATARATE	14h	連続変換モード、低レイテンシのフィルタ、20SPS のデータ速度
05h	REF	02h	正負リファレンス・バッファをイネーブル、REFP0 および REFNO リファレンス入力を選択、内部リファレンス常時オン
06h	IDACMAG	07h	IDAC 電流量を 1mA に設定
07h	IDACMUX	F0h	IDAC1 を AIN0 に設定、IDAC2 ディセーブル

⁽¹⁾ この入力マルチプレクサ設定は、測定 1 のものです。

ADS124S08 を使用した、ローサイド・リファレンスと 1 つの IDAC 電流源による 3 線式 PT100 RTD 測定回路の構成レジスタ設定 (continued)

レジスタ・アドレス	レジスタ名	設定	説明
08h	VBIAS	00h	どの入力にも VBIAS を使用しない
09h	SYS	10h	通常動作モード
02h ⁽²⁾	INPMUX	23h	AINP = AIN2 および AINN = AIN3 を選択

⁽²⁾ この入力マルチプレクサ設定は測定 2 (導線抵抗誤差の測定) のものです。

疑似コードの例

以下に示す疑似コード・シーケンスには、ADS124S0x からの後続の読み取り値を連続変換モードで取り込むように、本デバイスと、ADC に接続するマイクロコントローラを設定するために必要な手順が含まれています。専用の **DRDY** ピンは、新しい変換データが使用可能かどうかを示します。疑似コードは、**STATUS** バイトおよび **CRC** データ検証を使用せずに示しています。ADS124S08 のファームウェアのコード例は、[ADS124S08 の製品フォルダ](#)から入手できます。

```

Configure microcontroller for SPI mode 1 (CPOL = 0, CPHA = 1)
Configure microcontroller GPIO for /DRDY as a falling edge triggered interrupt input
Set CS low;
    Send 06;    // RESET command to make sure the device is properly reset after power-up
Set CS high;
Set CS low;    // Configure the device
    Send 42    // WREG starting at 02h address
    05        // Write to 6 registers
    12        // Select AINP = AIN1 and AINN = AIN2
    0A        // PGA enabled, Gain = 4
    14        // Continuous conversion mode, low-latency filter, 20-SPS data rate
    02        // Positive and negative reference buffers enabled,
                // REFPO and REFNO reference selected, internal reference always on
    07        // IDAC magnitude set to 1mA
    F0;       // IDAC1 set to AIN0, IDAC2 disabled
Set CS high;
Set CS low;    // For verification, read back configuration registers
    Send 22    // RREG starting at 02h address
    05        // Read from 6 registers
    00 00 00 00 00; // Send 6 NOPs for the read
Set CS high;
Set CS low;
    Send 08;    // Send START command to start converting in continuous conversion mode;
Set CS high;
Loop
{
    Set CS low;    // Configure the device for measurement 1
    Send 42        // WREG starting at 02h address
        00        // Write to 1 register
        12;       // Select AINP = AIN1 and AINN = AIN2
    Set CS high;
    Wait for DRDY to transition low;
    Set CS low;
        Send 12    // Send RDATA command
        00 00 00; // Send 3 NOPs (24 SCLKs) to clock out data
    Set CS high;
    Set CS low;    // Configure the device for measurement 2
    Send 42        // WREG starting at 02h address
        00        // Write to 1 register
        23;       // Select AINP = AIN2 and AINN = AIN3
    Set CS high;
    Wait for DRDY to transition low;
    Set CS low;
        Send 12    // Send RDATA command

```

```
    00 00 00;    // Send 3 NOPs (24 SCLKs) to clock out data
Set CS high;
Subtract measurement 2 from measurement 1;    // Remove lead-resistance error
}
Set CS low;
Send 0A;    //STOP command stops conversions and puts the device in standby mode;
Set CS to high;
```

RTD 回路の比較表

RTD 回路方式	利点	欠点
2 線式 RTD、ローサイド・リファレンス	最も低コスト	最も精度が低い、導線抵抗の相殺なし
3 線式 RTD、ローサイド・リファレンス、2 つの IDAC 電流源	導線抵抗の相殺が可能	IDAC 電流のミスマッチに敏感だが、IDAC 電流を交換し 2 つの測定値を平均化することでミスマッチを解消可能
3 線式 RTD、ローサイド・リファレンス、1 つの IDAC 電流源	導線抵抗の相殺が可能	RTD の測定と導線抵抗の相殺を目的とした 2 回の測定が必要
3 線式 RTD、ハイサイド・リファレンス、2 つの IDAC 電流源	導線抵抗の相殺が可能、ローサイド・リファレンスを使用するよりも IDAC のミスマッチの影響が少ない	別途バイアス用の抵抗が必要、電圧の増加が低電源電圧動作に適合しない場合がある
4 線式 RTD、ローサイド・リファレンス	最も精度が高い、導線抵抗誤差なし	最も高コスト

使用デバイス

デバイス	主な特長	リンク	他の使用可能デバイス
ADS124S08	高精度センサ測定用 PGA/基準電圧搭載 24 ビット、4kSPS、12 チャンネル・デルタ・シグマ ADC	www.ti.com/product/ADS124S08	類似デバイスへのリンク
ADS114S08 ⁽¹⁾	高精度センサ測定用 PGA/基準電圧搭載 16 ビット、4kSPS、12 チャンネル・デルタ・シグマ ADC	www.ti.com/product/ADS114S08	類似デバイスへのリンク

⁽¹⁾ ADS114S08 は ADS124S08 の 16 ビット版であり、同様の用途に使えます。

設計の参照資料

TI の総合的な回路ライブラリについては、「[アナログ・エンジニア向け回路クックブック](#)」を参照してください。

その他の資料

- テキサス・インスツルメンツ、[『ADS124S08 評価モジュール』](#)
- テキサス・インスツルメンツ、[『ADS1x4S08 Evaluation Module User's Guide』\(英語\)](#)
- テキサス・インスツルメンツ、[『ADS1x4S08 Firmware Example Code』\(英語\)](#)
- テキサス・インスツルメンツ、[『A Basic Guide to RTD Measurements』アプリケーション・レポート \(英語\)](#)
- テキサス・インスツルメンツ、[『RTD Ratiometric Measurements and Filtering Using the ADS1148 and ADS1248 Family of Devices』アプリケーション・レポート \(英語\)](#)

TI エンジニアから直接サポートを受けるには、**E2E** コミュニティをご利用ください。

e2e.ti.com

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社
Copyright © 2021, Texas Instruments Incorporated