

# Analog Engineer's Circuit

## 完全差動アンプを使用した差動入力差動出力回路



Sean Cashin

### 設計目標

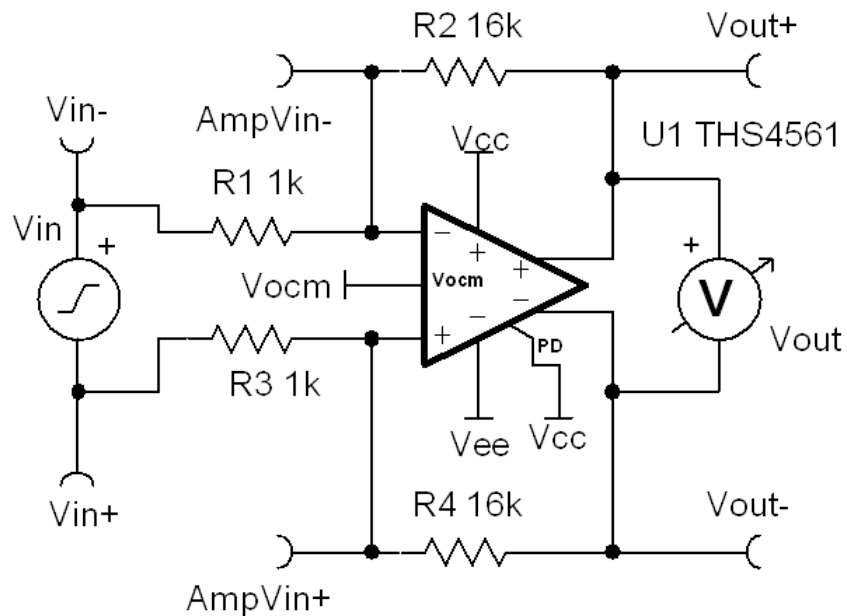
入力	出力	電源	
差動	差動	$V_{cc}$	$V_{ee}$
1Vpp	16Vpp	10V	0V

出力同相	3dB 帯域幅	AC ゲイン (Gac)
5V	3MHz	16 V/V

### 設計の説明

この設計は、完全差動アンプ (FDA) を、差動入力差動出力アンプとして使用します。



### デザイン ノート

1. 比  $R2/R1$  は  $R4/R3$  と等しく、アンプのゲインを設定します。
2. 電源電圧が同じ場合、FDA の出力シングは、シングル エンド アンプの 2 倍になります。これは、完全差動アンプが、出力の片方の端子だけがスイングしてもう片方はグランドや  $V_{ref}$  に固定されているのではなく、両方の端子がスイングするためです。したがって、FDA の最低電圧は  $V_{out+}$  が負のレール、 $V_{out-}$  が正のレールに保持されているときで、最高電圧は  $V_{out+}$  が正のレール、 $V_{out-}$  が負のレールに保持されているときです。

3. FDA はノイズに敏感な信号に有効です。これは、グランドを基準とするシングル エンド信号とは異なり、両方の入力に等しく結合されるノイズを増幅しないためです。
4. 出力電圧は、 $V_{ocm}$  により設定される出力同相電圧が中心となります。
5. 両方の帰還パスは、レイアウトにおいて対称に保つ必要があります。

### 設計手順

- 比  $R_2/R_1$  を設定し、AC 電圧ゲインを選択します。帰還パスのバランスを保つため、次のように設定します。

$$R_1 = R_3 = 1k\Omega \text{ (Standard Value)}$$

$$R_2 = R_4 = R_1 \cdot (G_{AC}) = 1k\Omega \cdot \left(16 \frac{V}{V}\right) = 16k\Omega \text{ (Standard Value)}$$

- $V_s = 10V$  に対して出力レールが  $9.8V$  と  $0.2V$  であるとして、 $16V_{pp}$  が  $V_{ocm} = 5V$  で利用可能な出力範囲内であることを確認します。

通常の動作では次のようになります。

$$AmpV_{IN+} = AmpV_{IN-}$$

$$V_{OUT+} - V_{ocm} = V_{ocm} - V_{OUT-}$$

$$V_{OUT} = V_{OUT+} - V_{OUT-}$$

- 並べ替えて、境界条件の各出力電圧を求めます。

$$V_{OUT-} = 2V_{ocm} - V_{OUT+}$$

$$V_{OUT-} = V_{OUT+} - V_{OUT}$$

$$2V_{OUT+} = 2V_{ocm} + V_{OUT}$$

$$V_{OUT+} = V_{ocm} + \frac{V_{OUT}}{2}$$

$$V_{OUT-} = V_{ocm} - \frac{V_{OUT}}{2}$$

- $V_{out} = +8V$  および  $V_{ocm} = +5V$  について確認します。

$$V_{OUT+} = 5 + \frac{8}{2} = 9V < 9.8V$$

$$V_{OUT-} = 5 - \frac{8}{2} = 1V > 0.2V$$

- $V_{out} = -8V$  および  $V_{ocm} = +5V$  について確認します。

$$V_{OUT+} = 5 + \frac{-8}{2} = 1V > 0.2V$$

$$V_{OUT-} = 5 - \frac{-8}{2} = 9V > 9.8V$$

可能な最大スイングは次のとおりであることを注意してください。

$$(9.8V - 0.2V) - (0.2V - 9.8V) = 18.4V_{pp}, \text{ or } \pm 9.4V$$

- アンプの入力同相電圧範囲と帰還抵抗分圧器を使用して、出力範囲が 1V~9V のときの信号入力範囲を求めます。  
 対称性から、片側を計算すれば十分です。

$$\text{Min}(\text{Amp}V_{\text{IN}+}) = \text{Min}(\text{Amp}V_{\text{IN}-}) = V_{\text{ee}} - 0.1\text{V} = -0.1\text{V}$$

$$\text{Max}(\text{Amp}V_{\text{IN}+}) = \text{Max}(\text{Amp}V_{\text{IN}-}) = V_{\text{cc}} - 1.1\text{V} = 8.9\text{V}$$

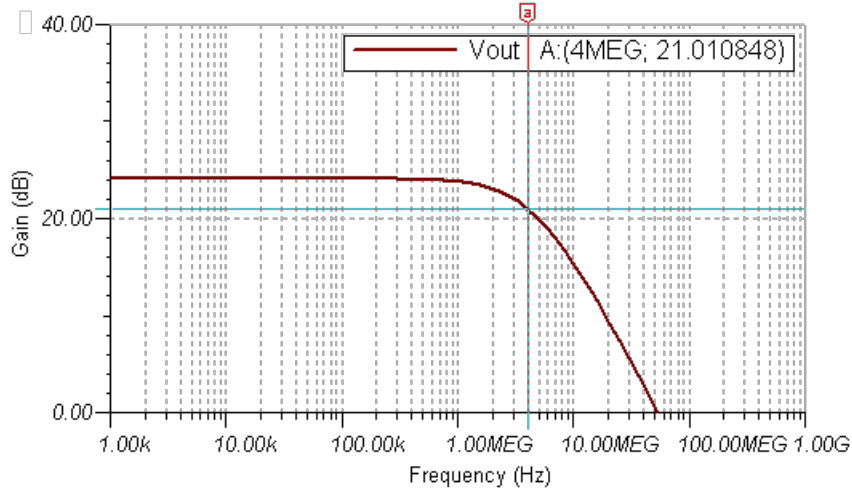
$$\frac{\text{Amp}V_{\text{IN}-} - V_{\text{IN}-}}{R_1} = \frac{V_{\text{OUT}+} - \text{Amp}V_{\text{IN}-}}{R_2}$$

$$V_{\text{IN}-} = \text{Amp}V_{\text{IN}-} - \frac{V_{\text{OUT}+} - \text{Amp}V_{\text{IN}-}}{\frac{R_2}{R_1}}$$

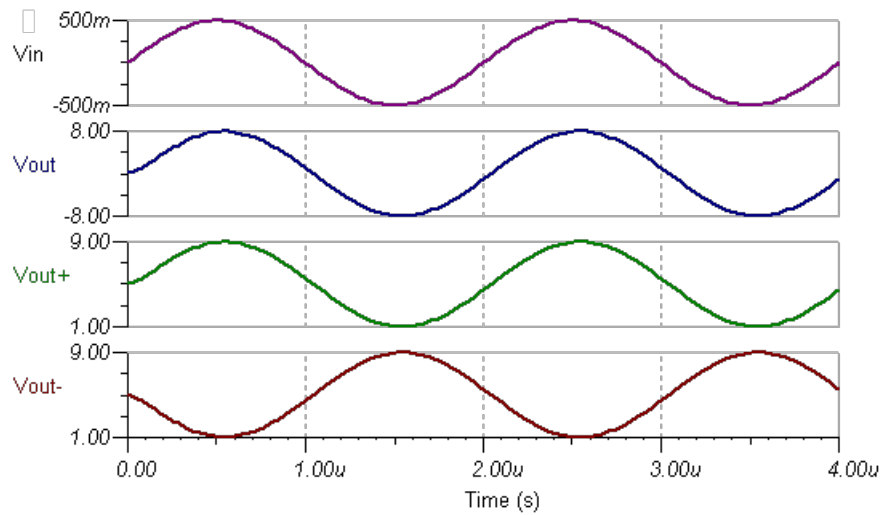
$$\text{Min}(V_{\text{IN}-}) = -0.1\text{V} - \frac{9\text{V} - (-0.1\text{V})}{16 \frac{\text{V}}{\text{V}}} = -0.65\text{V}$$

$$\text{Max}(V_{\text{IN}-}) = 8.9\text{V} + \frac{8.9\text{V} - 1\text{V}}{16 \frac{\text{V}}{\text{V}}} = 9.4\text{V}$$

### 設計シミュレーション



### AC シミュレーション結果



### 過渡シミュレーション結果

#### 設計の参照資料

テキサス・インスツルメンツ、計測認証向け高 Q アクティブ差動バンドパス フィルタのリファレンス デザイン、TIDA-01036 ツール フォルダ

#### 設計に使用されているオペアンプ

THS4561	
$V_{ss}$	3V~13.5V
$V_{inCM}$	$V_{ee}-0.1V \sim V_{cc}-1.1V$
$V_{out}$	$V_{ee}+0.2V \sim V_{cc}-0.2$
$V_{os}$	未定
$I_q$	未定
$I_b$	未定
UGBW	70 MHz
SR	4.4V/ $\mu$ s
チャンネル数	1
THS4561	

#### 設計の代替オペアンプ

THS4131	
$V_{ss}$	5V~33V
$V_{inCM}$	$V_{ee}+1.3V \sim V_{cc}-0.1V$
$V_{out}$	条件によって変化
$V_{os}$	2 mV
$I_q$	14mA
$I_b$	2 $\mu$ A
UGBW	80 MHz
SR	52V/ $\mu$ s
チャンネル数	1
THS4131	

## 商標

すべての商標は、それぞれの所有者に帰属します。

## 重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2024, Texas Instruments Incorporated

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2024, Texas Instruments Incorporated