

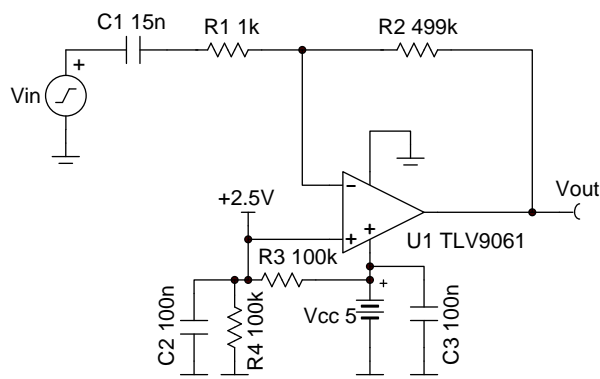
微分器回路

設計目標

入力		出力		電源		
f_{Min}	f_{Max}	V_{oMin}	V_{oMax}	V_{cc}	V_{ee}	V_{ref}
100Hz	5kHz	0.1V	4.9V	5V	0V	2.5V

設計の説明

この微分回路は、回路の時定数とアンプの帯域幅に基づいた周波数範囲にわたり入力信号の導関数を出力します。入力信号は反転入力に印加されるため、出力は入力信号の極性に対して反転されます。理想的な微分回路は本質的に不安定で、安定のため入力抵抗、帰還コンデンサ、またはその両方を追加する必要があります。安定のために必要な部品によって、微分器の機能を実行する帯域幅が制限されます。



Copyright © 2018, Texas Instruments Incorporated

デザイン・ノート

1. R_2 に大きな抵抗を選択することで、 C_1 の値を妥当な範囲内にします。
2. R_2 と並列にコンデンサを追加して、回路の高周波ノイズをフィルタリングできます。このコンデンサは、フィルタのカットオフ周波数から約1/2ディケード(約3.5倍)離れた周波数から、微分器の機能の有効性を制限します。
3. 非反転入力に基準電圧を印加してDC出力電圧を設定すると、この回路は単一電源で動作できます。この基準電圧は、分圧回路から得ることができます。
4. 非線形誤差を最小限に抑えるため、線形出力電圧スイングの範囲内(AoI仕様を参照)で使用してください。

設計手順

理想的な回路の伝達関数を次に示します。

$$V_{out} = -R_2 \times C_1 \times \frac{dV_{in}(t)}{dt}$$

1. R_2 を、大きな標準値に設定します。

$$R_2 = 499k\Omega$$

2. 最小微分周波数を、最小動作周波数より少なくとも1/2ディケード低く設定します。

$$C_1 \geq \frac{3.5}{2 \times \pi \times R_2 \times f_{min}} \geq \frac{3.5}{2 \times \pi \times 499k\Omega \times 100Hz} \geq 11.1 \text{ nF} \approx 15nF \text{ (Standard Value)}$$

3. 最大カットオフ周波数を、最大動作周波数より少なくとも1/2ディケード高く設定します。

$$R_1 \leq \frac{1}{3.5 \times 2 \times \pi \times C_1 \times f_{max}} \leq \frac{1}{7 \times \pi \times 15nF \times 2.5kHz} \leq 1.2k\Omega \approx 1 \text{ k}\Omega \text{ (Standard Value)}$$

4. 回路が安定するために必要な、オペアンプのゲイン帯域幅積(GBP)を計算します。

$$GBP > \frac{R_1 + R_2}{2 \times \pi \times R_1^2 \times C_1} > \frac{499k\Omega + 1 \text{ k}\Omega}{2 \times \pi \times 1 \text{ k}\Omega^2 \times 15nF} > 5.3MHz$$

- TLV9061の帯域幅は10MHzなので、この要件は満たされます。

5. 帰還コンデンサ C_F を R_2 と並列に追加する場合、カットオフ周波数の計算式は次のようになります。

$$f_c = \frac{1}{2 \times \pi \times R_2 \times C_F}$$

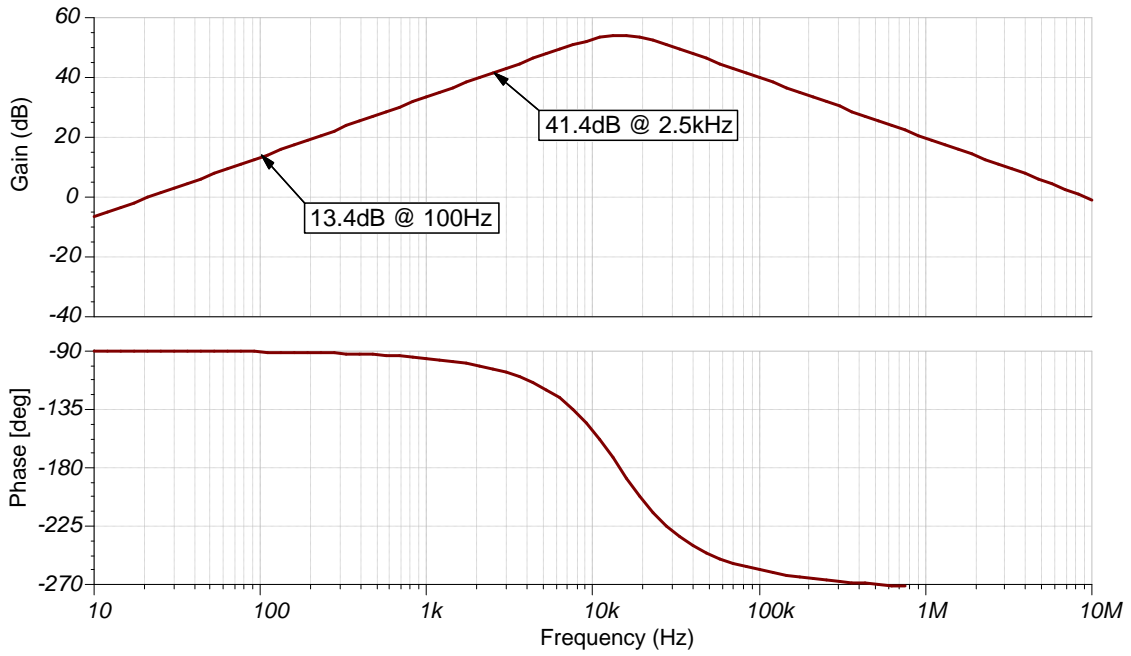
6. 2.5Vの基準電圧について、分圧抵抗の値を計算します。

$$R_3 = \frac{V_{cc} - V_{ref}}{V_{ref}} \times R_4 = \frac{5V - 2.5V}{2.5V} \times R_4 = R_4$$

$$R_3 = R_4 = 100k\Omega \text{ (Standard Values)}$$

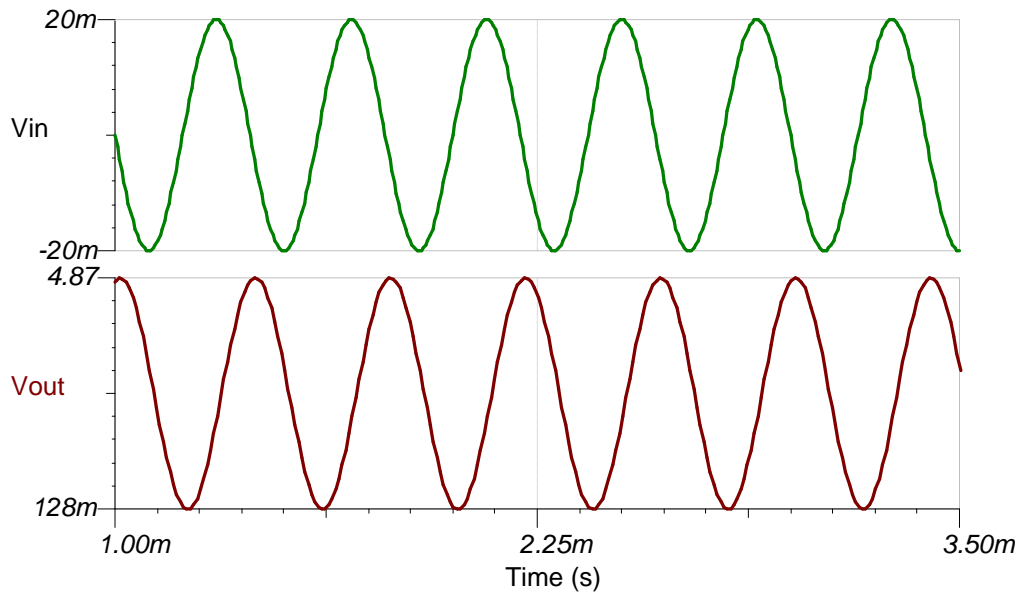
設計シミュレーション

ACシミュレーション結果

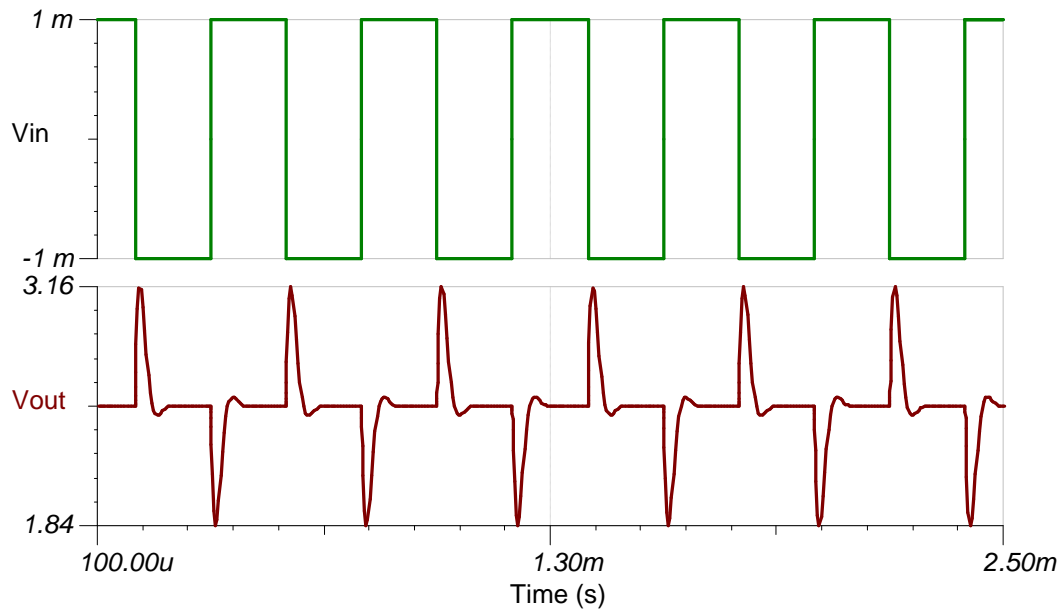


過渡シミュレーション結果

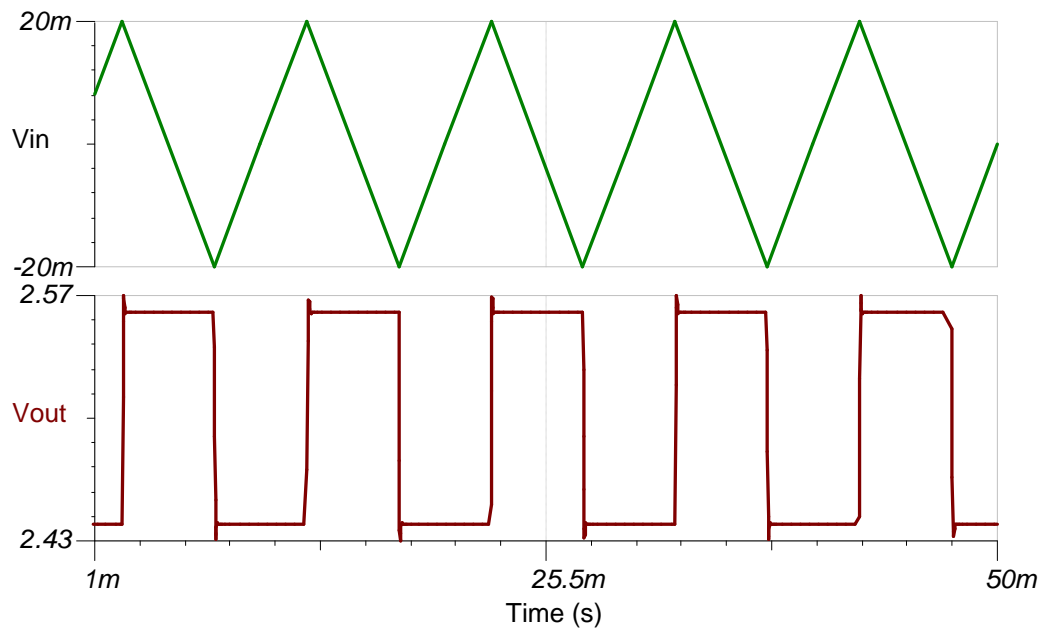
2.5kHzの正弦波入力から、2.5kHzの余弦出力が生成されます。



2.5kHzの方形波入力から、インパルス出力が生成されます。



100Hzの三角波入力から、方形波出力が生成されます。



設計に使用されるオペアンプ

TIの総合的な回路ライブラリについては、「[アナログ・エンジニア向け回路クックブック](#)」を参照してください。

回路 **SPICE** シミュレーション・ファイル [SBOC497](#) を参照してください。

TLV9061	
V_{cc}	1.8V~5.5V
V_{inCM}	レール・ツー・レール
V_{out}	レール・ツー・レール
V_{os}	0.3mV
I_q	0.538mA
I_b	0.5pA
UGBW	10MHz
SR	6.5V/ μ s
チャンネル数	1、2、4
www.ti.com/product/tlv9061	

設計の代替オペアンプ

OPA374	
V_{cc}	2.3V~5V
V_{inCM}	レール・ツー・レール
V_{out}	レール・ツー・レール
V_{os}	1mV
I_q	0.585mA
I_b	0.5pA
UGBW	6.5MHz
SR	0.4V/ μ s
チャンネル数	1、2、4
www.ti.com/product/opa374	

改訂履歴

改訂内容	日付	変更
A	2019年1月	タイトルのサイズを小さくし、タイトルのロールを「アンプ」に変更。 回路クックブックのランディング・ページへのリンクを追加。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社
Copyright © 2021, Texas Instruments Incorporated