

MSP430F2xxファミリから MSP430FR57xxファミリへの移行

概要

このアプリケーション・レポートを利用すると、MSP430F2xxのフラッシュ・ベースMCUからMSP430FR57xxファミリのFRAMベースMCUへの移行を容易に行うことができます。このアプリケーション・レポートでは、ファームウェアを移行する際のプログラミング、システム、ペリフェラルについての考慮事項を取り上げます。目的は、2つのファミリの違いを強調して示すことです。MSP430FR57xxの機能の使用法の詳細については、MSP430FR57xx Family User's Guide (SLAU272)を参照してください。例として使用されているのはMSP430F2xxファミリですが、同じの考慮事項がMSP430F1xx/4xxファミリからの移行にも当てはまります。

目次

1 はじめに	2
2 不揮発性メモリのインシステム・プログラミング	2
2.1 強誘電体RAM (FRAM)の概要.....	2
2.2 メモリ保護ユニットを使用してFRAMを保護する.....	2
3 システム・レベルの考慮事項	3
3.1 パワー・マネジメント・モジュール.....	3
3.2 クロック・システム.....	4
3.3 動作モード、ウェイクアップ、リセット.....	6
3.4 割り込みベクタ.....	6
3.5 FRAMコントローラ.....	7
3.6 SYSモジュール.....	7
3.7 FR57xxファミリに関する役立つ情報.....	8
4 ペリフェラルの考慮事項	8
4.1 ウォッチドッグ・タイマ.....	8
4.2 デジタル入力/出力.....	8
4.3 ADC10_B.....	8
4.4 コンパレータ (COMP_D).....	9
4.5 拡張ユニバーサル・シリアル通信インターフェイス (eUSCI).....	9
5 結論	9
6 参考文献	9

図目次

図 1 PMMのブロック図	3
----------------------------	----------

表目次

表 1 FR57xx と F2xx のクロック・システムの比較	4
表 2各動作モードの比較	6

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TI による和文資料は、あくまでもTI 正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。
TI および日本TI は、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

SLAA499A 翻訳版

最新の英語版資料

<http://www.ti.com/lit/sl原因499>

1 はじめに

このアプリケーション・レポートの目的は、F2xx ファミリとFR57xx ファミリの主な相違点を明確にすることにより、スムーズな移行が確実に行えるようにすることです。アプリケーション・レポートの内容は、次の3つに分かれています。

- ・ システムレベルの考慮事項(パワー・マネジメント等)
- ・ 不揮発性メモリを扱う際の変更点
- ・ ペリフェラルの修正点

命令セットに関しては、MSP430FR57xxファミリには他のすべてのMSP430™ファミリとのコード互換性があります。コードの移行に影響するのはレジスタやペリフェラル機能の変更のみであり、命令セットは変更されません。

2 不揮発性メモリのインシステム・プログラミング

2.1 強誘電体 RAM (FRAM)の概要

強誘電体RAM (FRAM)は不揮発性メモリであり、振る舞いと反応がスタティックRAM (SRAM)と非常によく似ていますが、次の2つの点で大きく異なります。

- ・ FRAMでは、電源が切断されても内容が保持されます。
- ・ FR57xx デバイスのFRAMは、アクセス速度が8MHzに制限されています。

フラッシュ・メモリと比較した場合のFRAMの特徴を次に挙げます。

- ・ プログラミングが非常に容易です。
- ・ 追加のセットアップや準備の必要がありません。
- ・ メモリがセグメント化されておらず、個別のビットに対して消去、書き込み、アドレッシングを行うことができます。
- ・ 書き込みの前に消去の必要がありません。
- ・ 低消費電力の書き込みアクセスが可能です(チャージ・ポンプの必要がありません)。
- ・ FR57xxデバイスの最大限の電圧範囲(2.0V~3.6V)にわたって書き込みが可能です。
- ・ 8MBps を超える速度での書き込みが可能です。(フラッシュ書き込み速度は最大14kBps)
- ・ アクセス速度が8MHzを超える場合は、待機ステートを使用します。

単体FRAMのセルは、2つの電極板に挟まれた強誘電体材料(強誘電体結晶)の膜からなるダイオード・コンデンサと考えることができます[1]。「1」または「0」を格納する(FRAMへの書き込み)のに必要な動作は、電界を利用して特定の方向に結晶を分極させることのみです。これによりFRAMが非常に高速になり、書き込みが容易になり、高耐性要件を満たすことが可能になります。FRAMからの読み出しには、書き込みの場合と同様に、電界をコンデンサの両端に印加する必要があります。結晶の状態(state)によっては、再度分極が起こって大きな誘導電荷が放出される可能性があります。次に、この電荷が既知の基準(リファレンス)と比較され、結晶の状態が判断されます。格納されたデータ・ビットが「1」と「0」のどちらであるかは、誘導電荷から推定されます。データを読み取る過程で、印加された電界の方向に分極された結晶は現在の状態(current state)ではなくなります。したがって、読み取りごとに書き戻し(ライトバック)を行って、メモリ位置の状態(state)を復元する必要があります。

FRAMコントローラには、安全な書き戻し機能(safe write-back feature)も実装されています。この機能により、電源が失われた場合でも現在の読み取り/書き込みサイクルを安全に完了させ、コード破損が起こらないようにすることが可能になります。これは、FRAMの低ドロップアウト(低損失型)(LDO)電圧レギュレータによって実現されます。このレギュレータはチップに内蔵されており、十分な電荷を提供して現在の書き込み動作を完了させます。

ユーザー側ではFRAMへの読み取り/書き込みを、RAMへの書き込み同様のシンプルな手順で容易に行うことができます。

2.2 メモリ保護ユニットを使用して FRAM を保護する

FRAMでは再プログラムが非常に容易となっているため、RAMから実行する場合同様に、誤ったコードの実行による不用意なアプリケーション・コードの上書きが発生しやすくなっています。これを防ぐためにメモリ保護ユニット(MPU)が提供されています。コードとデータ・メモリの間に境界を設けてコードの安全性を高め、予期しない書き込み/消去から保護することが推

奨励されます。MPUでは、ユーザー側がFRAMをブロック分けして、アプリケーションの要件に応じて固有の特権を各ブロックに割り当てることを可能にしています。例えば、あるメモリ・ブロックが読み取り専用ステータスとして割り当てられると、そのブロックへの書き込みアクセスはすべてエラー通知を出します。これは、定数データや、デバイスの寿命期間にわたって変化しないものとされるアプリケーション・コードの格納に役立ちます。MPUを構成する方法に関するコード例については、MSP430FR5739の製品フォルダか、MSP430FR573x、MSP430FR572x C Code Examples (IAR and CCS)(SLAC491)を参照してください。

3 システム・レベルの考慮事項

3.1 パワー・マネジメント・モジュール

MSP430F2xx ファミリーデバイスでは、単一の電圧レールを使用してチップに電力を供給しています。そのため、単一の電力レールがチップ上のアナログ・ペリフェラルとデジタル・コアへ供給されています。MSP430FR57xx ファミリーでは、他のF5xx ファミリーの製品との整合を取るために、スプリット電圧電源を使用しています。DV_{CC}ピン上の外部電圧電源では、CPU、メモリ、デジタル・モジュールの電源である内部低ドロップアウト電圧レギュレータに電力を供給し、AV_{CC}ではI/Oモジュールとアナログ・モジュールに電力を供給します(図1参照)。ただし、他のF5xxファミリーのデバイスとは異なり、FR57xxデバイスのコア電圧はあらかじめ特定のコア電圧に設定されています(ユーザー側では設定できません)。

パワー・マネジメント・モジュール(PMM)では、コア電圧とその監視に関するすべての機能を管理します。その主な機能の一番目はコア・ロジック用の電源電圧を生成すること、二番目はデバイスに供給される電圧(V_{CC})とコア用に生成される電圧(V_{CORE})両方の監視用機構をいくつか提供することです。

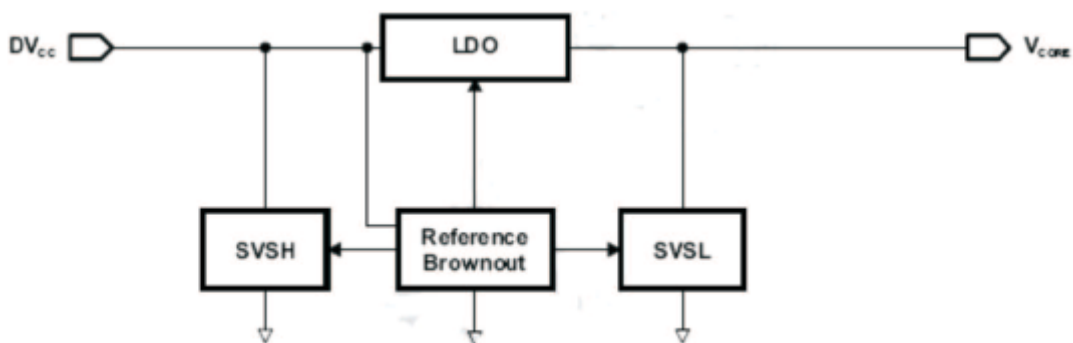


図 1 PMMのブロック図

スプリット電源を使用すると特に好都合なのは、コアの動作電圧が低くなり、大幅に電力が節減できるためです。また、安定した、レギュレートされた電圧が広範な供給範囲で確実にコアに供給されるようになります。

電源電圧の監視は、電源の安定や電源障害発生時の通知を実現するための重要な側面となるため、FR57xxではSVSハイサイド(SVSH)とSVSローサイド(SVSL)の2つのブロックをサポートしています。SVSHでは外部チップ電源(V_{CC})の監視を処理し、SVSLではコア電圧(V_{CORE})を監視します。

FR57xxのPMMモジュールのSVS機能は、F2xxファミリのSVSモジュールよりも柔軟性が高くなっています。電圧障害(voltage-fail)イベントの発生時にデバイスの割り込みまたはリセットを行う機能を備えているためです。またデバイスの起動中に、V_{CC}が最小値になるまでデバイスをリセット状態に保つ役割も担当します。

F2xxファミリとは異なり、SVSハイサイドはデフォルトで、アクティブ・モードと(LPMx.5以外の)すべての低消費電力モードで自動的にイネーブルになります。SVSハイサイドをオフにすることはできません。SVSハイサイドは、電源投入時にデバイスをリセットから解放することと、電源切断中にデバイスをリセット状態にしておくことを制御するためです。ローサイドの監視回路(SVSL)は、パワー・サイクル後もオンの状態に保たれ、アクティブ状態の時にはLPM0モードになります。また電力節減のため、LPM3とLPM4ではオフになります。この方法は、デバイスを保護するための堅実な(robust)方法です。コア電圧は安

定してレギュレートされたものであると予測されるためです。したがって、デバイスの動作中にはハイサイドを監視するだけで十分です。

デバッグ・モード時では、2つのファミリの主な違いのひとつはPMMモジュールにあります。FR57xxファミリでは省電力を目的として、V_{CORE}レギュレータが高性能モード(アクティブなLPM0/1で使用)と低消費電力モード(LPM2/3/4)という2つのモードで動作します。MSP430FR57xxデバイスがデバッグ・モードの時は、アプリケーション・コードで設定した動作モードとは関係なく、LDOが自動的に高性能モードになります。アプリケーションではこのことが原因で、デバイスの振る舞いがスタンダアロン・モードでの動作時とは異なったものになる可能性があります。

結論として、F2xxとFR57xxのパワー・マネジメントの主な違いは、次のように要約できます。

- ・ スプリット電源に必要な考慮事項を扱うために、FR57xxはPMMモジュールを備えています。
- ・ SVSはレール電圧とコア電圧の両方を監視するために拡張されており、電力障害イベント時にデバイスのリセットや割り込みの提供を行うために構成することが可能です。

ほとんどの使用例では、PMMを電源投入後のデフォルト状態のままにしておくことが可能です。電源投入時のPMM構成の詳細については、MSP430FR57xx Family User's Guide (SLAU272)を参照してください。

3.2 クロック・システム

FR57xxのクロック・システム(CS)は、内蔵デジタル制御発振回路(DCO)を使用して事前較正済みのシステム・クロック周波数を提供するという点で、F2xxのベーシック・クロック・システム(BCS)に似ています。

FR57ではまた、F2xxファミリと完全に同じクロック・ソース・オプションとシステム・クロックも提供します。

FR57xxのDCOとの大きな違いは、工場出荷時の較正済み周波数にのみ設定可能であり、F2xxのDCOを使用した場合に可能な中間周波数ステップを提供していないことです。表1は、比較の一例です。

MSP430FR57xxでは最大24MHzの周波数でMCLKを供給できますが、FRAMのアクセスはFRAMコントローラによって自動的に8MHzに制限されます。RAM、ペリフェラル、DMAからのコード実行と、ペリフェラルおよびRAMへのアクセスは、最大24MHzのシステム周波数で実行できます。

F2xxファミリのADCモジュールの内蔵デジタル発振回路は、(F5xxファミリの場合同様に)FR57xxファミリではMODOSCという名前に変更されており、ADCモジュール専用ではなくなっています(システムの遅延、タイムアウト等の生成に使用されません)。

FR57xx CSでは、クロック・オン・デマンドという新機能をサポートしています。F2xxファミリでは、低消費電力モードに入るかどうかにより、システム・クロックが使用可能かどうかの影響を受けます。例えば、SMCLKはLPM3ではオフになるため、SMCLKを使用するタイマ等のペリフェラルはLPM3では非アクティブになります。ただし、FR57xxではクロック要求によりLPMの設定を無効にすることが可能になります。ペリフェラルからのクロック用のアクティブな要求がある限り、それはLPMの設定に関係なくONのままになります。もっとも明らかな影響は、ファミリ間でコードを移植する際に消費電力が大きくなることであり、デバイスが必要なLPMに入ることを妨げるクロック・ソース要求をすべてディセーブルにするかどうかはユーザーの判断に任されます。オプションとして、CSCTL6レジスタ(CLKREQENビット)を使用してこの機能をディセーブルにすることも可能です。詳細については、MSP430FR57xx Family User's Guide (SLAU272)の「Clock System(クロック・システム)」セクションを参照してください。

表 1 FR57xx と F2xx のクロック・システムの比較

パラメータ	FR57xx	F2xx
Max f _{SYSTEM}	24 MHz	16 MHz
DCO 範囲	較正済み周波数のみ	0.06 MHz ~ 26 MHz

製造工程で較正済みの周波数	5.33MHz、6.67MHz、8MHz、16MHz、 20MHz、24MHz	1 MHz, 8 MHz, 12 MHz, 16 MHz
クロック・オン・デマンド(Clocks on demand)	使用可能	使用不可
レジスタ	CS0CTL-CS6CTL	DCOCTL、BCSCTL1、BCSCTL2、 BCSCTL3

FR57xxファミリとF2xxファミリのクロック・システムの主な違いは、次のようにまとめられます。

- ・ DCOを設定して、提供する固有の較正済み周波数設定値を6つのみとすることが可能であり、DCOを発信元とするクロックはすべてこれらの周波数の倍数(factor)となります。
- ・ クロック・オン・デマンド機能と、FR57xxファミリへコードを移植する際に、この機能がお使いのアプリケーションにどのように影響するかを認識しておくことが重要です。

3.3 動作モード、ウェイクアップ、リセット

表2は、2つのファミリとその機能で使用可能な各種動作モードの比較です。

表 2各動作モードの比較

パラメータ	FR57xx	F2xx
LPM0/1/2/3/4	使用可能 使用可能	使用可能
LPM3.5	ポート割り込み、RTC割り込みからウェイクアップ 使用可能	使用不可
LPM4.5	ポート割り込みからウェイクアップ	使用不可
LPM0からのウェイクアップ時間	2 μ s	2 μ s
LPM1/2からのウェイクアップ時間	20 μ s	2 μ s
LPM3/4からのウェイクアップ時間	100 μ s	2 μ s
LPMx.5およびリセットからのウェイクアップ時間	500 μ s	使用不可

注: 表2に記載の数字は近似値です。実際の数値については、各デバイス固有のデータシートを参照してください。

LPM0～LPM4モードに入った状態は、FR57xx ファミリでもF2xx ファミリと同じになります。F5xxファミリにはLPM3.5とLPM4.5という2つの新しい低消費電力モードが導入され、またFR57xx ファミリにも存在しています。どちらのモードでも、V_{CORE} のLDOがオフになると、デジタル・コア、RAM、ペリフェラルの電源が切断されます。LPM3.5からウェイクアップするには、自己タイミング型のRTC割り込みまたはポート割り込みが必要であり、その他のシステム割り込みはすべて使用できません。注意する必要があるのは、FR57xxデバイスのRTCモジュールにはV_{CC}レールから電力が供給されており、コア電圧がオフになった場合でも動作し続けるということです。LPM4.5では、ポート割り込みのみがデバイスをウェイクアップできます。

これらのモードへ入る/抜けることの詳細については、MSP430FR57xx Family User's Guide (SLAU272)を参照してください。

2つのファミリ間の重要な違いのひとつが、リセット時の振る舞いです。PUC、POR、BOR等のMSP430ファミリ全体には、複数のレベルのリセットがあります。F2xxファミリでは、PUCの実行時にプログラム・カウンタ(PC)が再初期化されてリセット・ベクタの位置になります。パワー・サイクル(POR)の場合は、t_{DBOR} が経過するとPCが再初期化されます。FR57xx ファミリでは、PUCの実行時の振る舞いはF2xx ファミリと同じ、つまりPCの再初期化となります。ただし、PORやBOR等のより深いレベルのリセットでは、保護されたROM内にあるブート・コードが実行されます。このブート・コードでは、デバイスをセットアップして、機能を確認するために必須の較正設定値をロードします。したがってFR57xxファミリでは、POR/BORから起動する時間がF2xxデバイスよりも長くなる可能性があります。起動時間については、MSP430FR573x, MSP430FR572x Mixed Signal Microcontroller Data Sheet (SLAS639)を参照してください。

FR57xxには、すべてのレベルのリセットをソフトウェア的に開始する機能があります。(F2xxファミリでは、PUCのみが可能でした) これは、PMM制御レジスタ (PMMCTL0)のPMMSWBORビットとPMMSWPORビットをセットすることで行われます。

3.4 割り込みベクタ

MSP430FR57x では、複数のフラグから供給される任意の割り込みサービス・ルーチン用に割り込みベクタ(IV)を使用します。

例えばF2xxファミリでは、USCI TX割り込みがRXおよびTX割り込みフラグから供給され、USCI RX割り込みがすべてのステータス・フラグから供給されます。FR57xx ファミリの場合は、これらの割り込みフラグすべてが単一の割り込みベクタ

UCBxIVを使用してキャプチャされます。これにより割り込みサービスの効率が向上するため、事前定義されたレイテンシが割り込みのサービス時に確実に実現されます。

3.5 FRAM コントローラ

MSP430 F2xx ファミリのフラッシュ・コントローラは、FR57xx ファミリではFRAMコントローラに置き換えられます。

FRAMコントローラでは、ライン・サイズ64ビットの2-wayアソシエイティブキャッシュを使用します。キャッシュは、プリフェッチされた命令を格納するスタティックRAM内のレジスタ・ファイルです。このドキュメントでは以降、キャッシュという用語をスタティックRAMまたはSRAMと区別せずに使用することがあります。FRAMコントローラの機能は、現在のPC位置に応じて4つの命令ワードをプリフェッチすることです。これらの命令の実際の実行は、キャッシュ内で行われます。キャッシュ・バッファの終わりに到達すると、FRAMコントローラではキャッシュの1ページ目にある現在の4ワードを保存し、次の4ワードをフェッチします。キャッシュの2番目のページの終わりでコードの途切れが発見された場合は、キャッシュがリフレッシュされて、次の4ワードの命令がFRAMから取り出されます。ただしキャッシュの終わりで、キャッシュ内に既に存在している場所にアプリケーション・コードがループバックする場合は、FRAMからコードをプリフェッチするのではなく、単純にキャッシュから直接、関連する命令が実行されます。

注意する必要があるのは、FRAMアクセスのみが8MHzのアクセス制限の対象となることです。SRAMから実行している場合は、最大24MHzのシステム・クロックが使用可能です。したがって、キャッシュは通常、次のような場合に役立ちます。

- ・ 8MHz制限を克服し、システムのスループットを増やす
- ・ ほとんどの命令が確実にSRAMから実行されるようにすることで、アクティブな電力全体を低減する

FR57xxファミリでのキャッシュ内の命令実行は、F2xxファミリでのように命令をプリフェッチやキャッシングなしで直接フラッシュから実行し、MCLKと命令実行の間に1:1の関係を提供する方法とは異なります。例えばMCLK = 16 MHzの時は、8つの2サイクル命令が16クロックで実行できます。FR57xxファミリの場合はこの関係はアプリケーションに依存し、MCLK = 8 MHz以下の場合のみ、1:1の関係が当てはまります。MCLK > 8 MHzの場合は、挿入された待機ステートの数(FRAMがアクセスされた回数に正比例します)により、MCLK – 命令実行比(MCLK to instruction execution ratio)が決まります。

もう一つのアプリケーション例を挙げると、MCLK = 16 MHzの場合は、どちらのファミリでもJMP \$ 命令(単サイクル)が同じレートで実行されます。これは、FR57xxではこの命令をフェッチして、最大MCLK速度で実行できるキャッシュ内に格納するためです。ただし4つよりも多い命令ワードを持つループの場合は、キャッシュのリフレッシュが必要になる度にFRAMにアクセスする必要があります。これらのFRAMアクセスはMCLK/2(つまり8MHz)という速度で発生しますが、このことにより、F2xxデバイスと比較するとシステムの全体的なスループットが小さくなります。

注: キャッシング機構が原因で、システム速度と消費電力はコンパイラの最適化設定の直接的な影響を受けます。FR57xxファミリのデバイスを使用する場合は、コンパイラの最適化設定がデフォルトより少なくとも1レベル分高くなるように常に注意してください。最適化レベルを上げるとレジスタのアクセスが必ず最大限に増え、(FRAMへの)ダイレクト・メモリ・アクセスが減少します。これにより、システム速度と消費電力が大幅に向上します。

3.6 SYS モジュール

MSP430FR57xx ファミリのデバイスには、リセット・ソースの割り当てに役立つSYSモジュールが組み込まれています。F2xxファミリでは、WDT、Flash ACCVIFG等のリセット・ソース・フラグがそれぞれ異なるレジスタにあるため、リセットの原因を判定するには複数のレジスタをチェックする必要があります。SYSモジュールを使用すると、すべてのシステム・リセットのフラグがこのレジスタに反映されるため、リセット割り込みベクタ・レジスタ(SYSRSTIV)にアクセスしてリセットの正確な原因を判定することが可能になります。SYSRSTIVレジスタに割り当てられているすべてのリセット・ソースの完全なリストは、MSP430FR57xx Family User's Guide (SLAU272)に記載されています。

3.7 FR57xx ファミリに関する役立つ情報

このセクションでは、ファミリ間でファームウェアの移植を行う場合に役立つ様々なヒントを紹介いたします。

- ・ FR57xxデバイスには、リセット・ライン上の内部プルアップを起動する機能があるため、外部リセット抵抗を必要としません。詳細については、MSP430FR57xx Family User's Guide (SLAU272)を参照してください。
- ・ 現在ではJTAGロック機構がソフトウェアであるため、F2xxファミリのように高電圧が発生する物理的なヒューズ・ブローの必要がなくなっています。詳細については、MSP430FR57xx Family User's Guide (SLAU272)の「JTAG Lock Mechanism via the Electronic Fuse (電氣的ヒューズを介したJTAGロック機構)」セクションを参照してください。また、FRAMに格納してあるパスワードを使用して、選択的にJTAGをロックすることも可能です。このパスワードが提供されることで、ツール・チェーンからの安全なアクセスが可能になります。BSLを使用する必要が無くなる一方で、JTAGのアクセスが保護されるためです。
- ・ BSLは機能的にはF5xxファミリのUART BSLに似ていますが、Flash BSLではなく保護されたROMに格納されています。
- ・ TLV構造体(structure)には、製造時に各デバイス用にプログラムされた固有のダイIDが入っています。これは、最終製品に製品番号を付ける(連番化する)ために使用できます。

4 ペリフェラルの考慮事項

FR57xx ファミリのペリフェラルには、少し異なる方法で実装される新機能や既存機能を備えたものもあります。このセクションでは、各ペリフェラルの違いを取り上げて解説します。

4.1 ウォッチドッグ・タイマ

ウォッチドッグ・タイマに関しては、2つのファミリの主な違いはフェイルセーフ動作にあります。

F2xx ファミリでは、WDTのタイミングを取るの通常ではACLKであり、ACLKにはクリスタルからクロックが供給されます。クリスタルに障害が発生した場合は、デフォルトとしてMCLKがWDTのタイミングを取るようになります。MCLKのクロック・ソースもクリスタルである場合は、DCOが自動的に起動されます。

FR57xx ファミリでは、デフォルトとしてDCOではなくVLOがWDTのフェイルセーフ動作を行います。

4.2 デジタル入力/出力

FR57xx ファミリでの主な向上点である、汎用入力/出力(GPIO)ピンの機能を次に挙げます。

- ・ すべてのGPIOが、設定可能な内蔵プルアップ抵抗とプルダウン抵抗を備えています。
- ・ P3ポートとP4ポートも割り込み可能です(F2xx ファミリではP1、P2のみ)
- ・ JTAG機能が、ポートJのGPIOピンで多重化されます。

4.3 ADC10_B

FR57xxのADC10_B モジュールは、再設計により消費電力がより小さくなっています。また、新機能もいくつか組み込まれています。再設計前との大きな違いは次の通りです。

- ・ ADCの内蔵リファレンス(電圧)は、ADC モジュールの一部ではなくなりました。リファレンス電圧を設定し、使用方法の詳細については、MSP430FR57xx Family User's Guide (SLAU272)の「REF モジュール」セクションを参照してください。
- ・ F2xxファミリでは、変換結果の自動格納にデータ転送コントローラ(DTC)が使用されていますが、FR57xxファミリではその代わりにDMAが使用されるようになりました。
- ・ 最大12入力チャンネルが外部的に利用可能です。
- ・ 新規に追加されたウィンドウ・コンパレータにより、特定の閾値に達した場合のみADC モジュールから割り込みを提供することが可能になっています。
- ・ 6つのフラグ・ソース(そのうち3つはウィンドウ・コンパレータ関数(function)からのもの)を持つ割り込みベクタ・レジスタがあります。
- ・ サンプリング・レートとクロック分周回路を制御するためのオプションが増えています。

- ・ FR57xx ファミリーでは、ADC12OSC がMODOSCという名前になっています。

レジスタ名のいくつかには追加機能の名称が組み込まれ、変更されています。ファームウェアを移植する際の詳細については、MSP430FR57xx Family User's Guide (SLAU272)を参照してください。

4.4 コンパレータ (COMP_D)

両ファミリのCOMP_D モジュールの主な違いを挙げます。

- ・ Comp_D モジュールはコンパレータの出力を内部的にタイマ・キャプチャに接続しているため、Cap-touch 等のアプリケーションで外部接続無しでコンデンサの充電/放電時間を測定するのに役立ちます。
- ・ コンパレータの内部リファレンス(電圧)には、REF モジュールから電力が供給されます。
- ・ 内部電圧リファレンスは、コンパレータ・ピンに接続して外部的に配線できます。
- ・ RCフィルタの遅延は、ソフトウェア的に選択可能です。

レジスタ名のいくつかに追加の機能組み込まれ、変更されています。ファームウェアをポートする際の詳細については、MSP430FR57xx Family User's Guide (SLAU272)を参照してください。

4.5 拡張ユニバーサル・シリアル通信インターフェイス (eUSCI)

eUSCI モジュールに移行する際に必要な変更について説明した下記のドキュメントが入手可能です。

Migrating from the USCI Module to the eUSCI Module (SLAA522)

5 結論

このレポートでは、MSP430FR57xxファミリの主要な機能変更と新規モジュールの多くについて取り上げています。網羅的な内容とすることを目指していますが、F2xxファミリとFR57xxファミリの間にはこのレポートで取り上げられていない細かい相違点がいくつか存在する可能性もあります。各デバイス特有の詳細については、そのデバイス専用のデータシートが常に最も良い情報源となります。モジュールの機能と使用方法については、MSP430FR57xx Family User's Guide (SLAU272)を参照してください。

6 参考文献

1. FRAM Technology Backgrounder – An Overview of FRAM Technology Source: <http://www.ramtron.com>
2. MSP430FR57xx Family User's Guide (SLAU272)
3. MSP430x2xx Family User's Guide (SLAU144)
4. MSP430F22x2, MSP430F22x4 Mixed Signal Microcontroller data sheet (SLAS504)
5. MSP430FR573x, MSP430FR572x Mixed Signal Microcontroller data sheet (SLAS639)
6. SMBus Protocol Specification: <http://smbus.org/>
7. Maximizing FRAM Write Speed on the MSP430FR5739 (SLAA498)

ご注意

Texas Instruments Incorporated 及びその関連会社 (以下総称して TI といいます) は、最新の JESD46 に従いその半導体製品及びサービスを修正し、改善、改良、その他の変更をし、又は最新の JESD48 に従い製品の製造中止またはサービスの提供を中止する権利を留保します。お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての半導体製品は、ご注文の受諾の際に提示される TI の標準販売契約約款に従って販売されます。

TI は、その製品が、半導体製品に関する TI の標準販売契約約款に記載された保証条件に従い、販売時の仕様に対応した性能を有していることを保証します。検査及びその他の品質管理技法は、TI が当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、適用される法令によってそれ等の実行が義務づけられている場合を除き、必ずしも行なわれておりません。

TI は、製品のアプリケーションに関する支援又はお客様の製品の設計について責任を負うことはありません。TI 製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI 製部品を使用したお客様の製品及びアプリケーションに関連する危険を最小のものとするため、適切な設計上及び操作上の安全対策は、お客様にてお取り下さい。

TI は、TI の製品又はサービスが使用されている組み合わせ、機械装置、又は方法に関連している TI の特許権、著作権、回路配置利用権、その他の TI の知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TI が第三者の製品もしくはサービスについて情報を提供することは、TI が当該製品又はサービスを使用することについてライセンスを与えるとか、保証又は是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない、又は TI の特許その他の知的財産権に基づき TI からライセンスを得て頂かなければならない場合もあります。

TI のデータ・ブック又はデータ・シートの中にある情報の重要な部分の複製は、その情報に一切の変更を加えること無く、且つその情報と関連する全ての保証、条件、制限及び通知と共になされる限りにおいてのみ許されるものとします。TI は、変更が加えられて文書化されたものについては一切責任を負いません。第三者の情報については、追加的な制約に服する可能性があります。

TI の製品又はサービスについて TI が提示したパラメーターと異なる、又は、それを超えてなされた説明で当該 TI 製品又はサービスを再販売することは、関連する TI 製品又はサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、且つ不公正で誤認を生じさせる行為です。TI は、そのような説明については何の義務も責任も負いません。

TI からのアプリケーションに関する情報提供又は支援の一切に拘わらず、お客様は、ご自身の製品及びご自身のアプリケーションにおける TI 製品の使用に関する法的責任、規制、及び安全に関する要求事項の全てにつき、これをご自身で遵守する責任があることを認め、且つそのことに同意します。お客様は、想定される不具合がもたらす危険な結果に対する安全対策を立案し実行し、不具合及びその帰結を監視し、害を及ぼす可能性のある不具合の可能性を低減し、及び、適切な治癒措置を講じるために必要な専門的知識の一切を自ら有することを表明し、保証します。お客様は、TI 製品を安全でないことが致命的となるアプリケーションに使用したことから生じる損害の一切につき、TI 及びその代表者にその全額の補償をするものとします。

TI 製品につき、安全に関連するアプリケーションを促進するために特に宣伝される場合があります。そのような製品については、TI が目的とするところは、適用される機能上の安全標準及び要求事項を満たしたお客様の最終製品につき、お客様が設計及び製造ができるようお手伝いをすることにあります。それにも拘わらず、当該 TI 製品については、前のパラグラフ記載の条件の適用を受けるものとします。

FDA クラス III (又は同様に安全でないことが致命的となるような医療機器) への TI 製品の使用は、TI とお客様双方の権限ある役員の間で、そのような使用を行う際について規定した特殊な契約書を締結した場合を除き、一切認められていません。

TI が軍需対応グレード品又は「強化プラスチック」製品として特に指定した製品のみが軍事用又は宇宙航空用アプリケーション、若しくは、軍事的環境又は航空宇宙環境にて使用されるように設計され、かつ使用されることを意図しています。お客様は、TI がそのように指定していない製品を軍事用又は航空宇宙用に使う場合は全てご自身の危険負担において行うこと、及び、そのような使用に関して必要とされるすべての法的要求事項及び規制上の要求事項につきご自身のみの責任により満足させることを認め、且つ同意します。

TI には、主に自動車用に使われることを目的として、ISO/TS 16949 の要求事項を満たしているとして特別に指定した製品があります。当該指定を受けていない製品については、自動車用に使われるようには設計されてもいませんし、使用されることを意図しておりません。従いまして、前記指定品以外の TI 製品が当該要求事項を満たしていなかったことについては、TI はいかなる責任も負いません。

Copyright © 2013, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位 (外装から取り出された内装及び個装) 又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で (導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度: 0~40℃、相対湿度: 40~85%で保管・輸送及び取り扱を行うこと。(但し、結露しないこと。)

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品 (外装、内装、個装) 及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限 260℃以上の高温状態に、10 秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質 (硫黄、塩素等ハロゲン) のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上