

# LMP7300

*Application Note 1639 LMP7300 Single Precision Comparator with Reference  
Evaluation Boards (SOIC and MSOP)*



Literature Number: JAJA328

# 高精度シングル・コンパレータ LMP7300 とリファレンス設計 評価ボード (SOIC および MSOP)

National Semiconductor  
Application Note 1639  
Ron Latour  
2008 年 6 月



## 概要

本評価ボードは、高精度の基準電源を搭載した超低消費電力高精度コンパレータ LMP7300 の評価を目的としています。LMP7300 の特性評価を行う場合は、これらのボードを使用することを推奨します。

- -551013114- LMP7300 MO8A 評価用 (SOIC パッケージ)
- -551013115- LMP7300 MUA8A 評価用 (MSOP パッケージ)

両ボードの回路構成とレイアウトはまったく同一です。部品は、電源や電圧測定用のテスト・ポイントを除き、すべて 0805 サイズの表面実装です。入出力のレイアウトは、BNC または SMA コネクタのいずれにも対応可能です。

## スレッシュホールド検出器の基本構成

LMP7300 評価ボードは、さまざまな回路構成を検討できるように最大限の柔軟性を持たせて設計されています。部品定数は、電源ノイズを最小限に抑えた、超低消費電力高精度スレッシュホールド検出器アプリケーションを前提に選ばれたものです。電源ノイズが発生する場合は、デカップリングなどの対策を講じてあります。ほとんどの部品定数は指定してありますが、ユーザーが設定しなければならないアプリケーション固有の定数もあります。例えば、R1、R2、R4 などによってブリッジのゲインを変更できます。また、C2 と C6 によって電源ラインのデカップリングを改善することも可能です。ポテンショメータ R6、R7 を使えば、コンパレータの遷移点を簡単に調整できます。

FIGURE 1 に示すとおり、入力信号  $V_{IN}$  は BNC または SMA コネクタを介してボードに入力され、ブリッジのゲインに基づいて分圧されます。 $V_{IN}$  のトリガ・レベルの目標を  $V_{REF}$  の 2 倍に設定した場合、コンパレータの状態は  $V_{REF}$  近辺で遷移します。信号はジャンパ・ポイントの JP1 を介してコンパレータの反転入力へ、JP2 を介して非反転入力に接続されます。ブリッジのゲインは、まず R1 と R2 をともに  $1M$ 、R4 を  $0M$  として  $\sim 1/2$  に初期設定した後、上側または下側スレッシュホールドを検出できるように調整します。大きなヒステリシスを得るには、入力ピン間に抵抗 R3 を挿入する方法があります。

## ヒステリシス

他の多くのコンパレータとは異なり LMP7300 のヒステリシスは電源、入力条件、出力の接続条件にはまったく依存しません。このデバイスは、非対称、対称、正側のみ、負側のみ、非設定の 5 通りのヒステリシスを設定できるように設計されています。ヒステリシスは上端が  $2.048V$  の高精度基準電圧、下端がグラウンドに接続された 2 つの抵抗による分圧回路によって簡単に設定できます。この分圧回路の中央のタップをデバイスの HYSTP または HYSTN ピンに接続してヒステリシスを  $1mV/mV$  に設定します。調整用のポテンショメータ R6 と R7 を設けてあるので、適切なヒステリシスの分解能をすばやく簡単に得られます。分圧回路を通過してグラウンドに流れる電流が  $\sim 2\mu A$  になるように抵抗 R5 と R10 は  $1M$  にしています。ヒステリシス電圧は、調整用ポテンショメータの抵抗にかかる電圧、あるいは  $(V_{REF} - \text{分圧回路の中央タップの電圧})$  になります。最大  $100 \sim 130mV$  を推奨します。

## ジャンパ・ピンによるアプリケーションの再構成

- 負のスレッシュホールドを検出する場合：通常は  $V_{IN}$  信号がスレッシュホールドより高く、これがスレッシュホールドより低くなった状態を検出する場合です。JP2 によって  $V_{IN}$  を非反転入力に、JP3 によって  $V_{REF}$  を反転入力に接続します。
- 正のスレッシュホールドを検出する場合：通常は  $V_{IN}$  信号がスレッシュホールドより低く、これがスレッシュホールドより高くなった状態を検出する場合です。JP1 によって  $V_{IN}$  を反転入力に、JP4 によって  $V_{REF}$  を非反転入力に接続します。
- 正負 2 電源の場合は JP5 を使用します。
- 単一電源の場合は JP6 を使用します。

## 基準電圧ノードのバイパス

電源ラインのノイズが大きい場合、電源ラインの過渡現象に対するライン・レギュレーションを改善するために基準電圧ノードをバイパスすることを推奨します。基準電圧出力は、ピーク電流や発振なしに  $0.05\mu F$  のバイパス・コンデンサを駆動できます。より大きなコンデンサを使用する場合は、直列に小さな抵抗を追加します。 $5\mu F$  のセラミック・コンデンサには  $190$  の直列抵抗を推奨します。

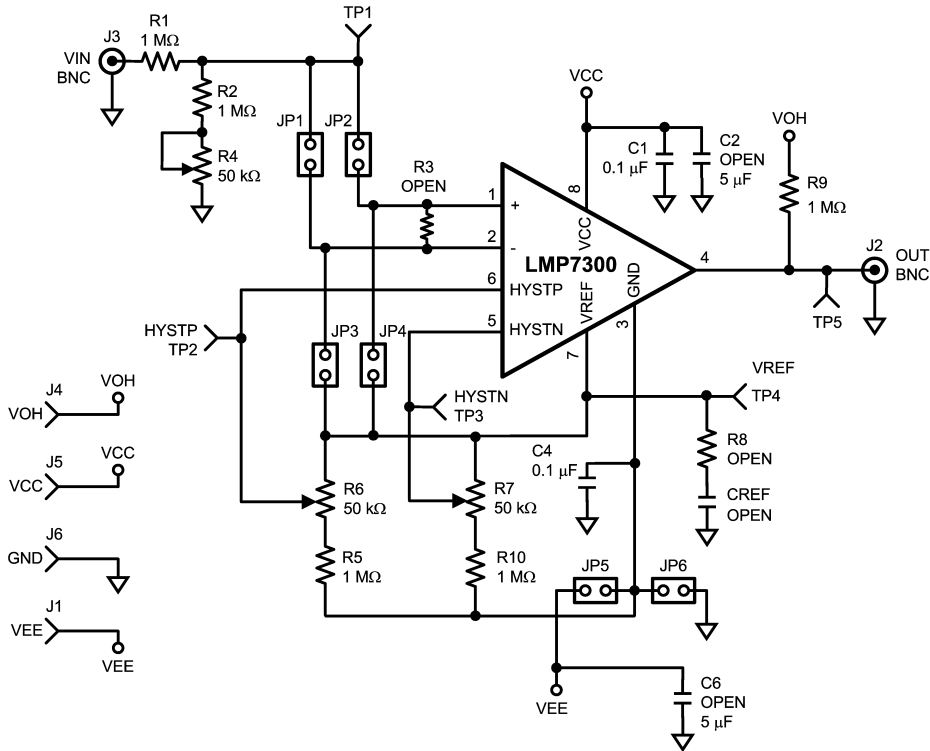


FIGURE 1. Evaluation Board Schematic

出力段

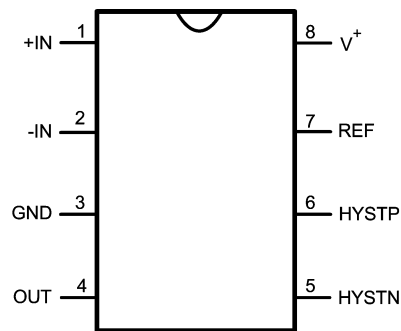
コンパレータは、ソレノイド、電灯、ヒーターなど電圧負荷、電流負荷のいずれも駆動できるように、オープン・コレクタの出力段を採用しています。プルアップ抵抗は、コンパレータの電源電圧に関係なく、0.5V ~ 12V の範囲の任意の電圧でプルアップできるため、多電圧システムとの接続が容易に行えます。オープン・コレクタ方式により複数のコンパレータ出力をワイヤードORすることも可能です。

この出力段は TTL や CMOS など、さまざまなロジック入力と簡単に接続できます。正側入力 が 負側入力を上回る場合、出力は OFF または High 状態になります。High レベルの出力電圧はプルアップ電源の電圧によって決まります。逆に、正側入力 が 負側入力を下回る場合、出力は ON または Low 状態になります。Low 状態の最大負荷電流は、およそ 10mA です。

TABLE 1. Bill of Materials

ID	Part Number	Type	Size	Parameters	Qty	Vendor
U1	LMP7300	Comparator	8-Pin SOIC/MSOP		1	NSC
R8	P191CCT-ND	Resistor	805	190Ω, 1%, 1/8W, Open	1	Digi-Key
R1, R2, R5, R9, R10	P100MCCT-ND	Resistor	805	1.00 MΩ, 1%, 1/8W	5	Digi-Key
R4, R6, R7	3299Y-503LF-ND	Potentiometer		50 kΩ, 1/2W	3	Digi-Key
JP1 - JP6	929450-01-36-ND	Header	2-pin, 0.1"		6	Digi-Key
C1, C4	PCC1828CT-ND	Capacitor	805	0.1 μF, X7R, 10%, 25V	2	Digi-Key
C2, C6, CREF		Capacitor		5 μF, X7R, 10%, 25V, Open	3	Digi-Key
J2, J3	22C4690	BNC		PCB Edge Mount	2	Newark
J1	5009K-ND	LG Test Point		Yellow	1	Digi-Key
J4	5007K-ND	LG Test Point		White	1	Digi-Key
J5	5005K-ND	LG Test Point		Red	1	Digi-Key
J6	5006K-ND	LG Test Point		Black	1	Digi-Key
TP1 - TP5	5004K-ND	Test Point		Black	5	Digi-Key
Jumper Shunt	5900D	Short	2 pin, 0.1"	0Ω Black		Digi-Key

## ピン配置図



## ピン説明

+ IN	コンパレータの非反転入力	+ IN は、負側のレール電圧より 1V 上から、正側レール電圧以下の範囲のコモンモード電圧です。+ IN ピンとレール電圧の間にはチップ上で ESD ダイオードが接続されており、入力段の過電圧を防止します。入力電圧がレール電圧を超えると、ダイオードがオンになり入力電圧を安全なレベルにクランプします。
- IN	コンパレータの反転入力	- IN は、負側のレール電圧より 1V 上から、正側レール電圧以下の範囲のコモンモード電圧です。- IN ピンとレール電圧の間にはチップ上で ESD ダイオードが接続されており、入力段の過電圧を防止します。入力電圧がレール電圧を超えると、ダイオードがオンになり入力電圧を安全なレベルにクランプします。
GND	グラウンド	2 電源動作が必要なアプリケーションの場合、このピンは負の DC 電源に接続できます。その場合は、0.1 $\mu$ F のセラミック・コンデンサによってグラウンドにデカップリングしてください。内部の基準電圧出力は、このピンを基準にします。ダイ基板接続の電位は GND です。
OUT	コンパレータの出力	出力はオープン・コレクタ構成です。プルアップ抵抗によって電圧負荷を駆動するか、最大出力電流を流せるようにして電流負荷を駆動することができます。このピンは電源電圧にかかわらず、グラウンド・ピンに対して最大 + 12V までプルアップできます。
HYSTN	負側ヒステリシス設定ピン	下側スレッシュホールド電圧 $V_{IL}$ を設定します。コモンモード範囲は負側レールより 1V 上から $V_{CC}$ までです。入力信号が $V_{IL}$ より低くならない限り、コンパレータの状態は High から Low に遷移しません。
HYSTP	正側ヒステリシス設定ピン	上側スレッシュホールド電圧 $V_{IH}$ を設定します。コモンモード範囲は負側レールより 1V 上から $V_{CC}$ までです。入力信号が $V_{IH}$ より高くない限り、コンパレータの状態は Low から High に遷移しません。
REF	基準電圧出力ピン	2.048V のバンドギャップ高精度基準電圧を出力します。
V +	正側電源端子	電源電圧の範囲は 2.7V ~ 12V です。このピンは 0.1 $\mu$ F のセラミック・コンデンサによってグラウンドにデカップリングしてください。

ボード・レイアウト

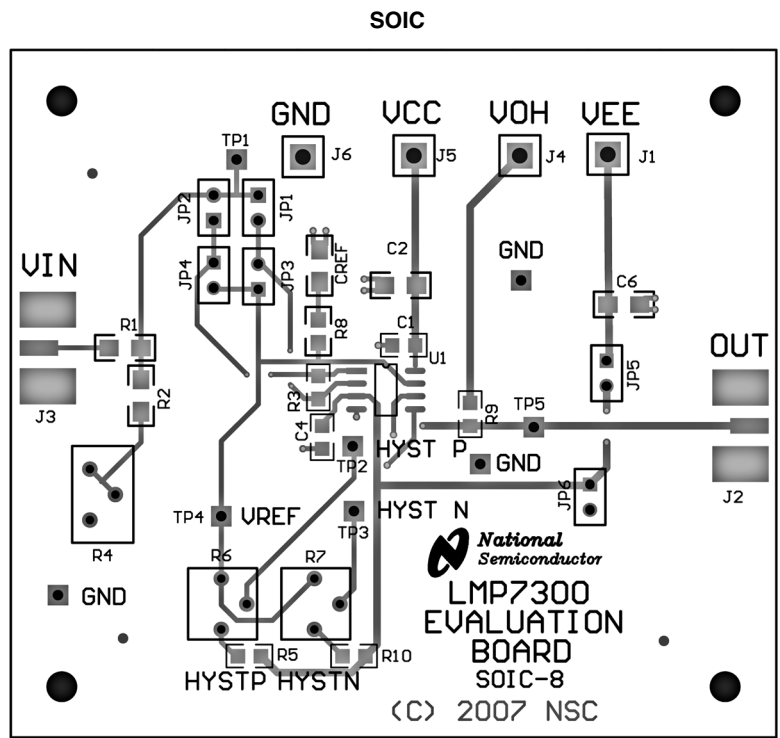


FIGURE 2. Top Layer

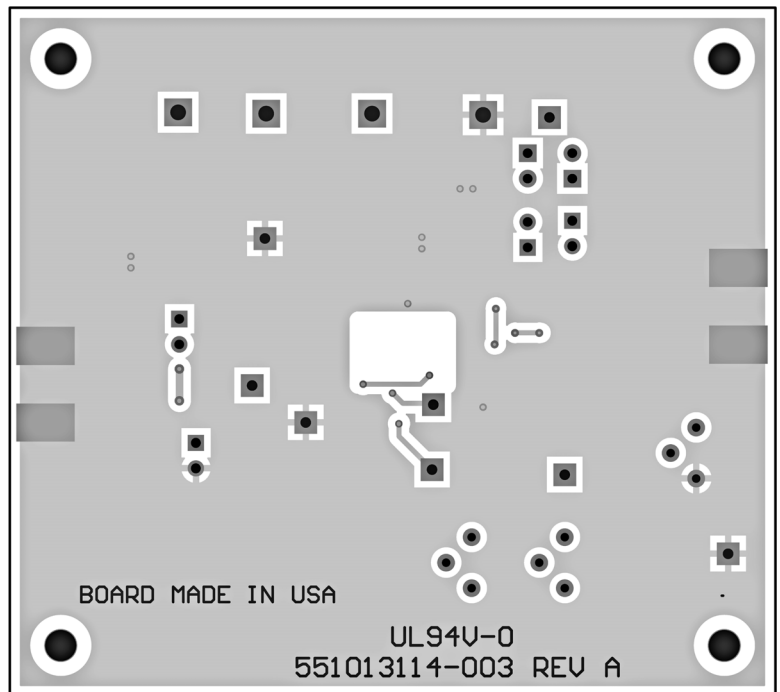


FIGURE 3. Bottom Layer

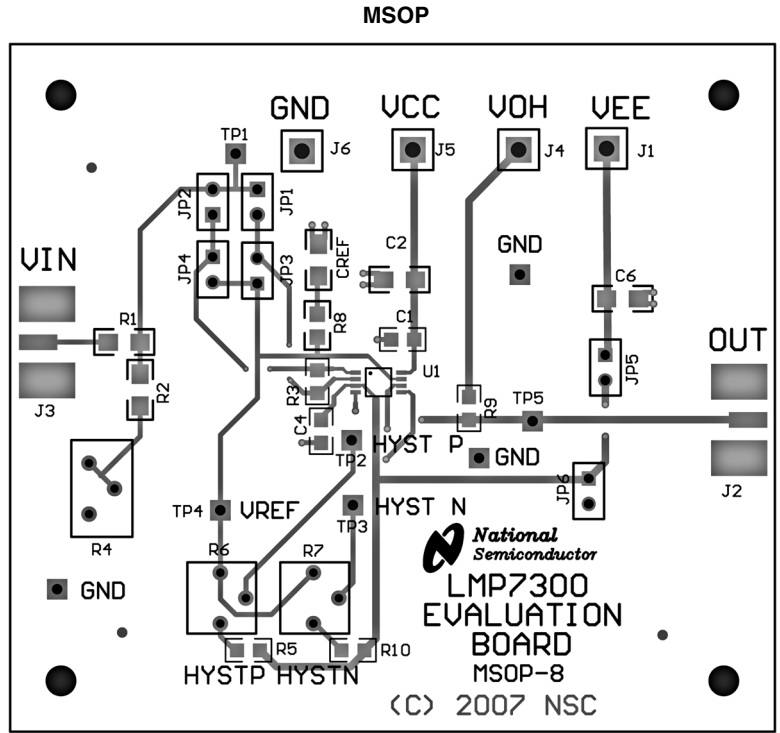


FIGURE 4. Top Layer

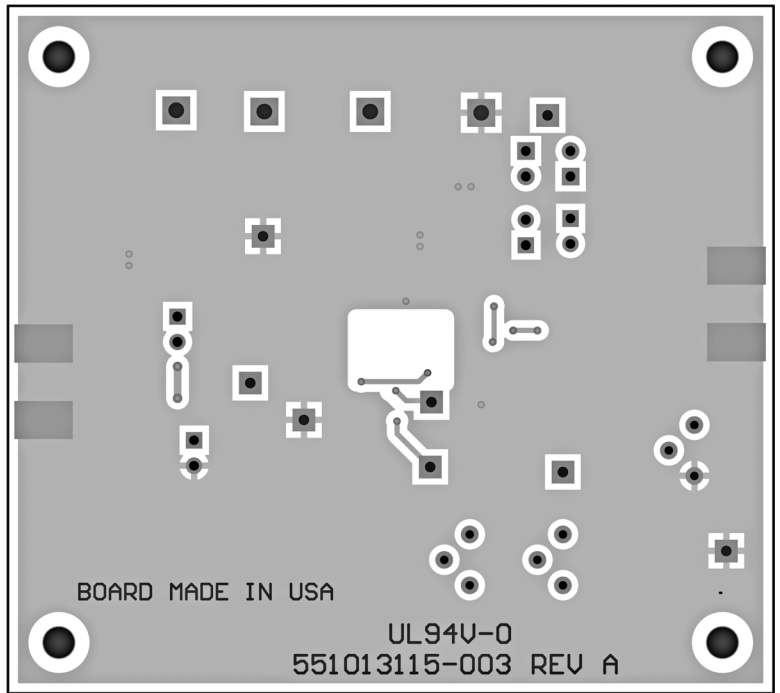


FIGURE 5. Bottom Layer

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売か使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

#### 生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2008 National Semiconductor Corporation

製品の最新情報については [www.national.com](http://www.national.com) をご覧ください。

## ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

[www.national.com/jpn/](http://www.national.com/jpn/)

# ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超過してなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
    - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
  4. 機械的衝撃
    - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
  5. 熱衝撃
    - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
  6. 汚染
    - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
    - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上