

高電圧信号の低電圧ADCへの調整

概要

アナログ設計者は、高電圧信号を低電圧データコンバータで使用可能なレベルに変換する回路の開発を要することがよくあります。本論文はこの一般的な開発業務のソリューションについて、最新のアンプや代表的な電源電圧を用いていくつか述べます。すなわち、±10Vの両極性信号

を低電圧の単電源ADコンバータに調整する5例を提供します。その内容は、モジュール・アプローチ、単電源/単部品アプローチ、および計装(インストゥルメンテーション)アンプ・アプローチです。また、シングルエンドおよび差動入力
の両バージョンについて述べます。

内容

最初に	2
回路1：モジュール・アプローチ	2
回路2：単電源/単部品アプローチ	4
回路3：差動アンプ・アプローチ	5
回路4：INA146に差動入力.....	6
回路5：差動アンプ・アプローチ	7
基準電圧およびその範囲.....	7
参考文献	8

説明図

図1. 回路1：モジュール設計.....	2
図2. 回路1のDCスイープ	3
図3. 回路2：単電源/単部品	4
図4. 回路2のDCスイープ	4
図5. 回路3：INA146.....	5
図6. 回路3のDCスイープ	5
図7. 回路4（回路3に差動入力を適用）.....	6
図8. 回路5（回路1に差動入力を適用）.....	7

最初に

アナログ・フロントエンドの設計者は、高電圧の両極性信号を低電圧で単電源動作のADCに結合するという課題によく直面します。多くのアプリケーションで高電圧の両極性アナログ信号が使用されているにもかかわらず、従来の単品の高電圧コンバータは生産が中止されつつあります。最新のデータコンバータは、高デジタル性能、高歩留まり、および総合的な低コストのゆえに、微細化が進んだプロセスで設計されています。その一方でオペアンプは、より高い内部電圧に耐え、内部素子の高精度制御を可能にするため、微細化がそれほど進んでいないプロセスで設計されています。また、最新のオペアンプは、レール・ツー・レール入出力、広い同相入力電圧範囲、線形な伝達関数、低消費電力、および低電圧動作といったいくつかの優れた機能を提供しています。ディスクリートのオペアンプとデータコンバータを使用すると、設計者は適切な部品を選択し、かつ高価で妥協が必要な単品ソリューションを排除して、回路特性を最適化することができます。

回路1：モジュール・アプローチ

図1に示す回路は古典的なモジュール・アプローチの設計です（アナログの各機能をモジュールのように配置する設計）。その初段は減衰回路です。また、第2段はレベルシフト回路です。この方式は設計者が調整を区分けできるので簡便です。すなわち、入力範囲はR1を変えて調整できます。レベルシフトはREF1V50を調整して切り換えられます。これらの両パラメータは独立であるため、相互にほとんど影響せずに調整することができます。さらに、設計者はアンチ・エイリアス・フィルタやその他のアナログ機能を回路に含めたいかもしれません。その場合、それらの回路ブロックをノードN₂に手際よく挿入することができます。

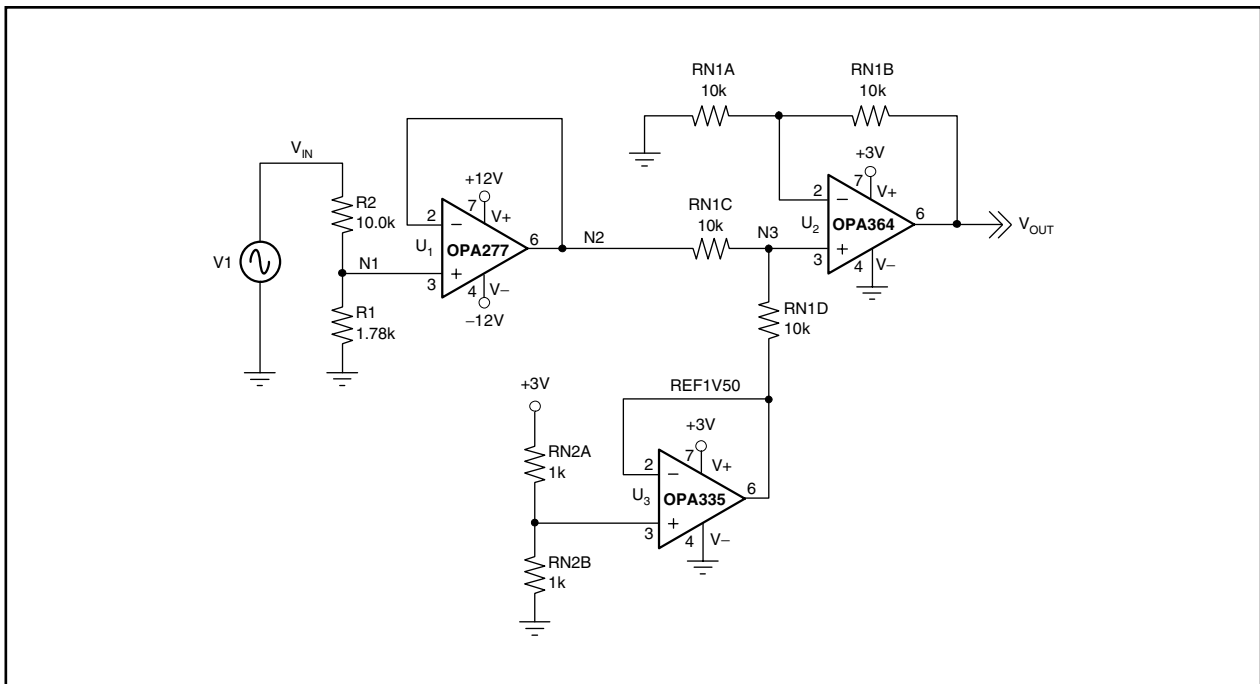


図 1. 回路1：モジュール設計

フロントエンドの分圧回路において、R1の式は下記のようになります。

$$\frac{R1}{R2} = \frac{V_{OUT}}{(V_{IN} - V_{OUT})} \quad (1)$$

回路1では以下の値が使用されています。

- $V_{OUT} = 3V$
- $V_{IN} = 20 (\pm 10) V = V_1$
- $R1 = 1.76k$ (1.78k Ω が最も近い規格値)
- $R2 = 10k$
- $REF1V50 = ADC$ のフルスケール入力範囲の midpoint

これらの部品の値は、異なる入力範囲や入力インピーダンスに合わせて変更できます。この例では、R2の値を一定に保って計算を簡単にし、かつトリミングの対象を1素子に限定します。

初段のオペアンプはOPA277です。その低 V_{IO} 、低ドリフト、および両極性出力振幅のゆえにOPA277を選びました。この段では入力信号が両極性なので、グランドレベル付近の両極性出力振幅が必要になります。また、OPA277はアクティブフィルタ段に非常に適した候補でもあります。弊社の無料のFilterPro (フィルタプロ) 設計ツール (www.ti.com からダウンロードして入手できます) を使用して、アクティブフィルタの設計およびモデリングをすることができます。FilterProは考察の対象であるアンプが両極性モードで動作していることを前提とし、ノードN1がフィルタを配置する適切な場所になります。初段の別のオプションはOPA725です。これは $\pm 5V$ 電源の両極性段に適しています。

第2段のオペアンプはOPA364です。この優れた低電源電

圧のオペアンプは、この段に以下のように最適な多くの長所を提供します。まず、OPA364は広い同相入力電圧範囲に加えて、低電源電圧および低消費電力です。さらに、OPA364はクロスオーバー歪みがゼロであり、線形性と単調性のある大信号出力が得られます。

抵抗は整合がとれるので、OPA364および基準電圧をパイアスするのに抵抗網を使用します。このような比率対称の設計は、この回路の特性を活かしています。なぜなら、整合がとれていない部品によるゲイン誤差は、本来の信号と識別できません。例えば、許容誤差が1%のディスクリート部品によるゲイン誤差は、 $-40dB$ の誤信号と等価になります。これは、最小検出信号が $-70dB$ を下回る12ビットあるいはそれ以上の変換には不適当です。しかし、許容誤差0.01% ($-80dB$) の抵抗網ならば難なく使用できます。ただし極端な場合には、許容誤差0.005% ($-106dB$) の高品質な金属皮膜抵抗の抵抗網が必要かもしれません。

設計者は、第2段にINA132あるいはINA152を検討したかもしれませんが。これらのアンプはOPA364よりかなり低速ですが、ゲイン誤差を低減する高精度に整合がとれた内部抵抗が付いています。一般にDC精度は、絶対精度、オフセットおよびドリフトが重要である温度センサや補正トランスデューサのような、オープンループ・アプリケーションに必要です。このDC精度により、INA132は絶対値測定向けに適した選択になります。サーボループやPIDコントローラのような閉ループ・アプリケーションでは、高速性および単調性が重要とされます。また、閉ループ・システムでは、DCオフセットおよびゲイン誤差はフィードバックと補正により除去されます。そのためOPA364とOPA301は、サーボおよびフィードバック信号向けに適した選択になります。

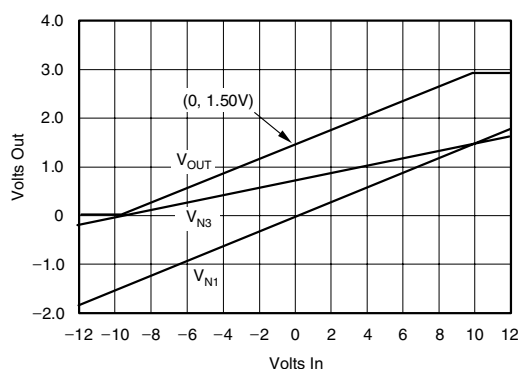


図 2. 回路 2 : 単電源/単部品アプローチ

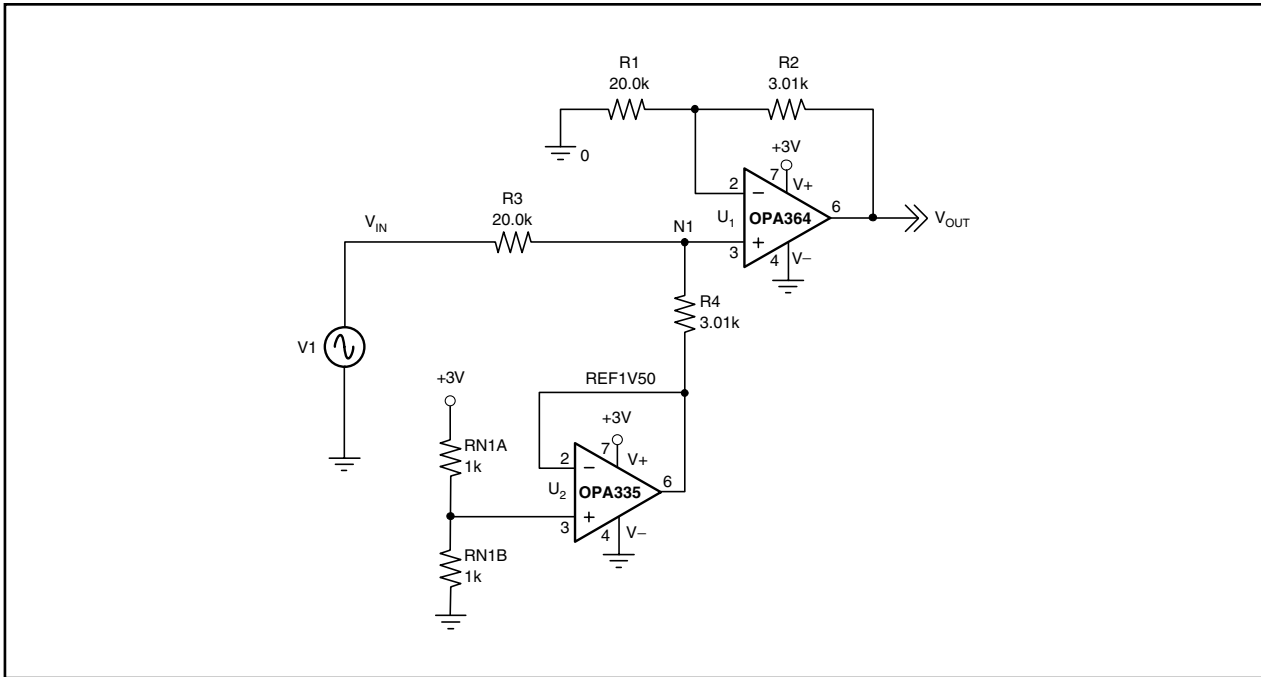


図 3. 回路 2: 単電源/単部品

回路 2 : 単電源/単部品アプローチ

図3は、低電圧の単電源に限定された設計者にとって魅力的な回路を示します。バイアス部品を適切に選定すると、信号の減衰とレベルシフトの両機能を1段で実現することができます。

以下の公式でバイアス部品の関係を定義します。

$$R1 = R3 \quad (2)$$

$$R2 = R4 \quad (3)$$

$$\frac{R1}{R2} = \frac{V_{IN}}{V_{OUT}} \quad (4)$$

回路 2 では以下の値を使用します。

- $V_{OUT} = 3V$
- $V_{IN} = 20 (\pm 10) V = V_1$
- $R1 = R3 = 20.0k$ 1%
- $R2 = R4 = 3.01k$ 1%
- REF1V50 = ADCのフルスケール入力範囲の中心

このアーキテクチャは、回路1のモジュール・ソリューションよりもはるかにコンパクトです。しかし、これは厳しい部品の許容誤差に依存し、単純な調整方法だけでなくフィルタを挿入するオプションも得られません。回路2のDCスイープ・プロットを図4に示します。ノードN1における大きい同相電圧振幅とレール・ツー・レールの出力範囲にご注目ください。これら2つの条件により、OPA364が最適な選択になります。また、OPA364の出力クランプ動作にもご注目ください。それにより、ADC出力がオーバードライブされないことが保証されます。この設計では、オペアンプの電源レール(電源およびグランドのレベル)よりかけ離れた入力電圧を使用できます。しかし設計者は、R3の電力消費およびオペアンプの同相入力電圧範囲の制限に注意を払う必要があります。

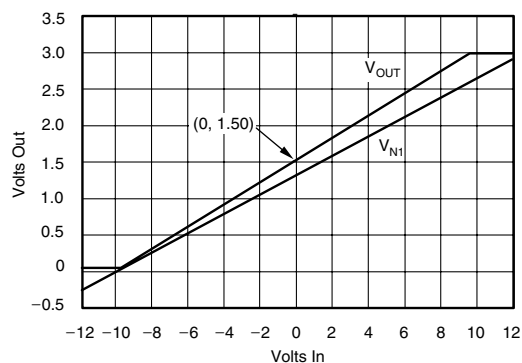


図 4. 回路 2 のDCスイープ

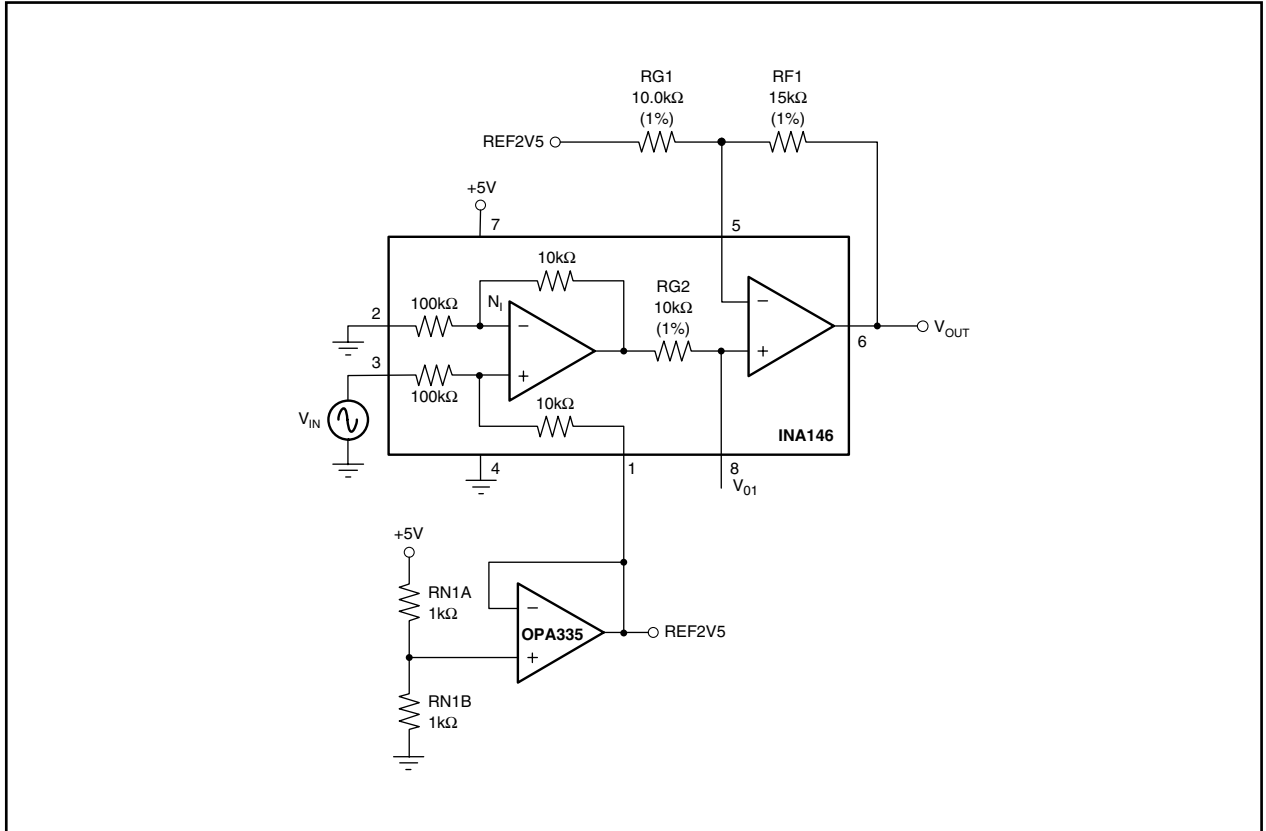


図 5. 回路 3 :INA146

回路 3 : 差動アンプ・アプローチ

図5はINA146を使用した回路を示します。このデバイスには信号減衰用のバイアス部品が組み込まれ、ユーザ・プログラマブルのゲイン段があります。さらに、この差動アンプは優れた同相除去を提供します。

以下の式がバイアス部品の関係を示します。

$$\frac{V_{OUT}}{V_{IN}} = \left(\frac{10k}{100k} \right) \times \left(1 + \frac{RF}{RG} \right) \quad (5)$$

$$RF = RG \left(\frac{100k}{10k} \times \frac{V_{OUT}}{V_{IN}} - 1 \right) \quad (6)$$

$$RF = 10k \left(\frac{100k}{10k} \times \frac{5}{20} - 1 \right) = 15k \quad (7)$$

ここで、

- RG = 10k.

図 6に回路 3 のDCスイープを示します。

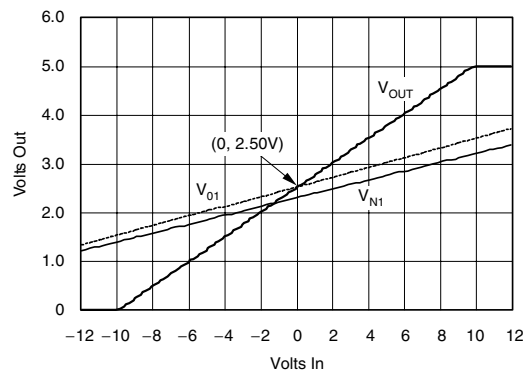


図 6. 回路 3 のDCスイープ

回路 4 : INA146に差動入力

システムによっては差動入力の場合もあります。作動入力と同相ノイズを低減する一般的な技術です。オーディオ技術者は、厳しい舞台環境において低レベルの差動信号を数十年にわたって使用してきました。INA146は、このよう

な種類のアプリケーション向けに設計されています。図7は回路3に差動入力を適用したものを示します。この図において、回路3のシングルエンド入力を差動入力に変更したのは簡単明瞭です。しかし、入力の極性が回路3の場合と逆になっていることに注意願います。

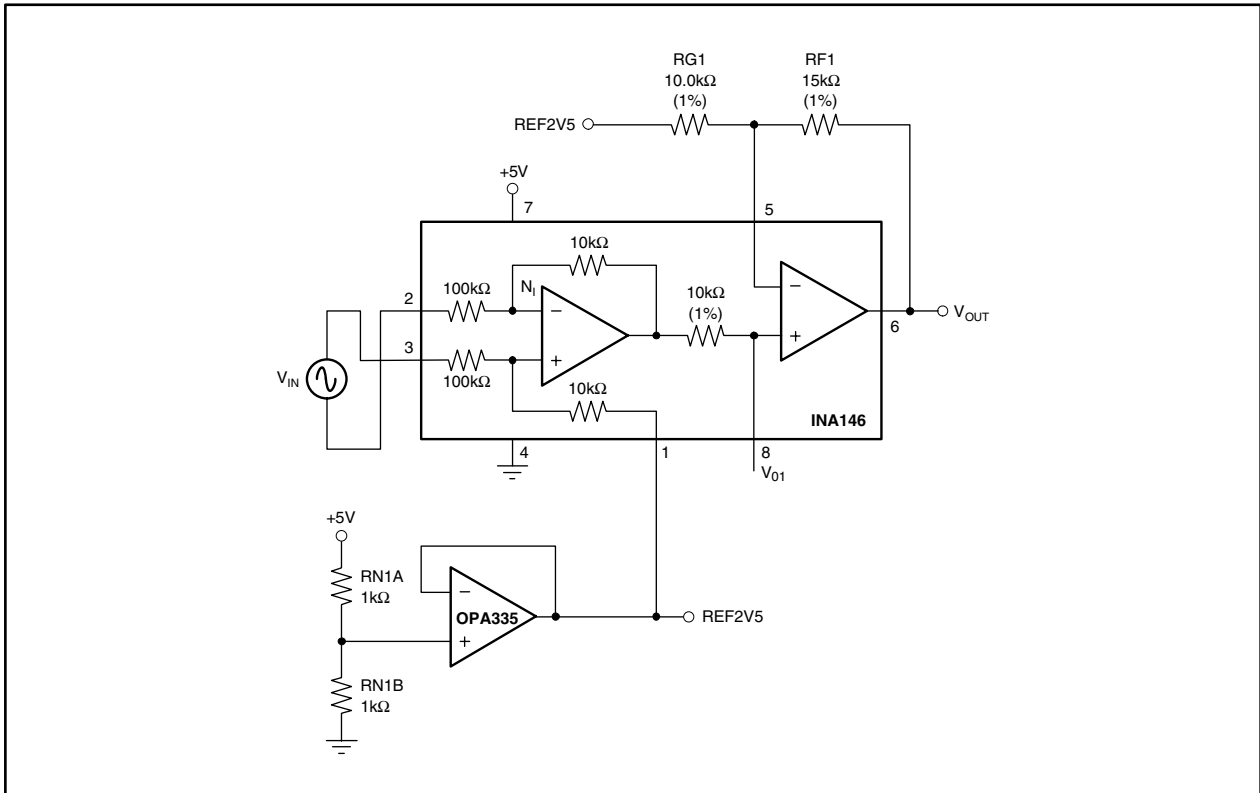


図 7. 回路 4 (回路 3 に差動入力を適用)

回路5：差動入力モジュール

回路1も差動入力に対応させることができます。しかし、その変更にはより多くの努力が必要です。すなわち、減衰段を反転させることが追加され、回路全体が古典的な差動オーディオ入力のようになります。この回路には、整合のとれた部品を使用する必要があることに注意願います。図8に回路5を示します。

基準電圧およびその範囲

今までの例で示した基準電圧は単純です。これらの例は、ADCの範囲がレール(電源 - グラウンド間)である比率対象なアプリケーション向けのものです。各例に示した基準電圧は、 $V_{CC}/2$ すなわちADC範囲の midpoint です。この比例関係が

各回路例に必要とされる条件です。これらの設計では、すべて3.3Vあるいは5Vが使用でき、その基準電圧はそれぞれ1.65Vあるいは2.5Vになります。しかし、基準電圧 V_{REF} がADCのフルスケール範囲の midpoint であるかぎり、各設計例は絶対値の基準電圧でも ($V_{REF} = V_{CC}/2$ の比例関係でなくても) 同様に動作します。

基準電圧に要する別の条件は、基準電圧信号をドライブする優れたバッファであることです。各設計例では基準電圧に広範囲な負荷があり、バッファであることが必要不可欠です。高精度および高分解能の設計における基準電圧バッファに関する詳しい資料は、アプリケーション・ノートSBVA002『基準電圧フィルタ (Voltage Reference Filters.)』を参照願います。

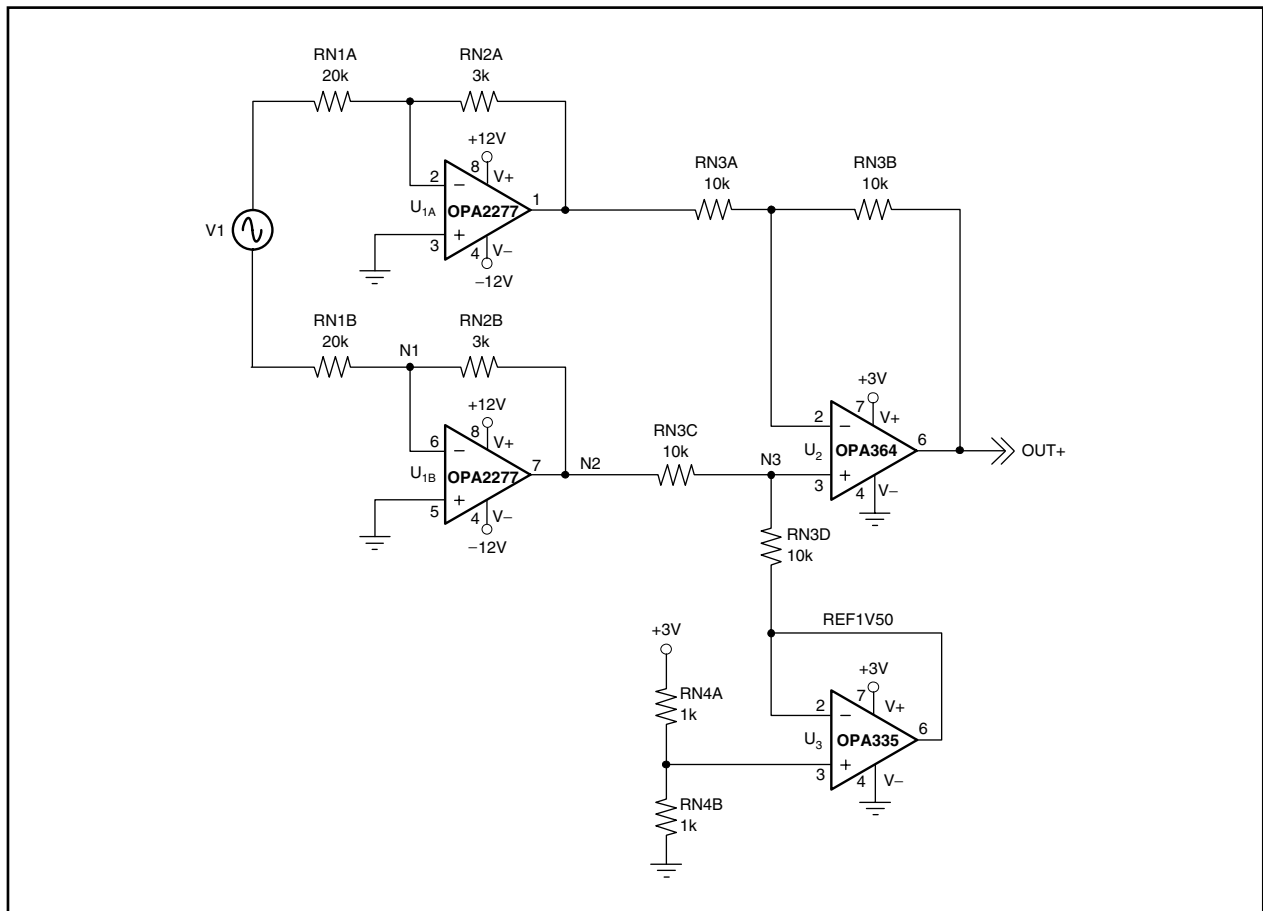


図 8. 回路5 (回路1に差動入力を適用)

参考文献

Bishop, J., B.Trump, およびR.M.Stitt『MFBローパスフィルタ設計プログラム』アプリケーション・ノート (SBFA001)

Stitt, R.M『基準電圧フィルタ』アプリケーション・ノート (SBVA002)

Wilson, P『高電圧信号の調整』アプリケーション・ノート (SBOA096)

FilterPro™ MFBおよびサレン・キー設計プログラム
実行可能プログラム (SLV003.zip)

参考文献のコピーを入手されたい方は、テキサス・インスツルメンツのウェブサイト www.ti.com をご訪問ください。なお、上記のxは各文献の現行版の記号(アルファベット)を意味します。

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといいます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJおよびTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認ください。全ての製品は、お客様とTIとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIの標準契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾することは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認することであることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、且つその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、且つ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

なお、日本テキサス・インスツルメンツ株式会社半導体集積回路製品販売用標準契約約款もご覧ください。

<http://www.tij.co.jp/jsc/docs/stdterms.htm>

Copyright © 2005, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上