

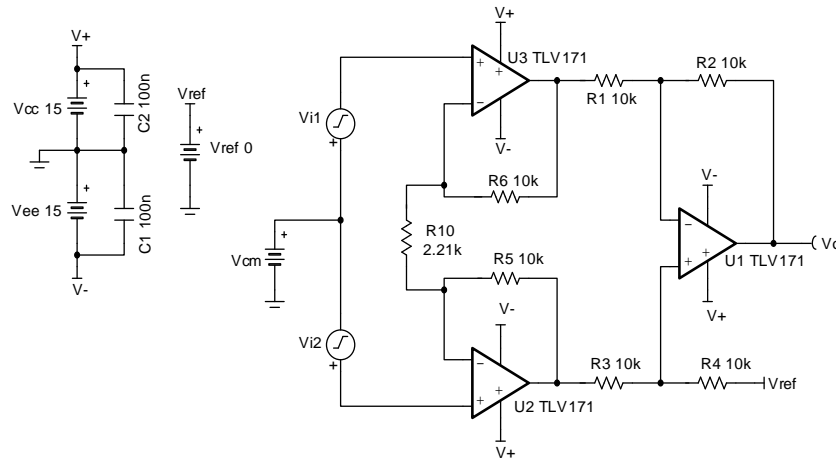
3 オペアンプ構成の計測アンプ回路

設計目標

入力 $V_{idiff} (V_{i2} - V_{i1})$		同相電圧	出力		電源		
$V_{i\ diff\ Min}$	$V_{i\ diff\ Max}$	V_{cm}	V_{oMin}	V_{oMax}	V_{cc}	V_{ee}	V_{ref}
-0.5V	+0.5V	$\pm 7V$	-5V	+5V	+15V	-15V	0V

設計の説明

この設計では、3つのオペアンプを使用してディスクリート計測アンプを構成します。この回路は、差動信号をシングルエンド出力信号に変換します。計測アンプの線形動作は、基本的な構成要素であるオペアンプの線形動作によって決まります。入力信号がデバイスの入力同相範囲内であり、かつ出力信号が出力スイング範囲内であるとき、オペアンプは線形動作します。オペアンプの電源電圧によって、これらの範囲が決まります。



デザイン・ノート

1. 高い DC CMRR 性能を得るには、高精度の抵抗を使用します。
2. R_{10} は、回路のゲインを設定します。
3. 大きな容量性負荷を駆動するには、出力段に絶縁抵抗を追加します。
4. 値の大きい抵抗を使用すると、回路の位相マージンが劣化し、回路に余計なノイズが発生することがあります。
5. 線形動作は、使用するディスクリート・オペアンプの入力同相および出力スイング範囲内であることが条件となります。線形出力スイング範囲は、オペアンプのデータシートの A_{ol} テスト条件に規定されています。

設計手順

- この回路の伝達関数は次のとおりです。

$$V_o = (V_{i2} - V_{i1}) \times G + V_{ref}$$

$V_{ref} = 0$, the transfer function simplifies to the following equation:

$$V_o = (V_{i2} - V_{i1}) \times G$$

$$\text{where } G = \frac{R_4}{R_3} \times \left(1 + \frac{2 \times R_5}{R_{10}} \right)$$

- 帰還ループ抵抗 R_5 および R_6 を選択します。

Choose $R_5 = R_6 = 10 \text{ k}\Omega$ (Standard Value)

- R_1, R_2, R_3, R_4 を選択します。 V_{ref} ゲインを $1V/V$ に設定し、計測アンプの CMRR の劣化を回避するため、比 R_4/R_3 と比 R_2/R_1 は等しくする必要があります。

Choose $R_1 = R_2 = R_3 = R_4 = 10 \text{ k}\Omega$ (Standard Value)

- 目的のゲインを得るための R_{10} を計算します。

$$G = \frac{R_4}{R_3} \times \left(1 + \frac{2 \times R_5}{R_{10}} \right) = 10 \frac{V}{V} \quad (\quad)$$

$$R_4 = R_3 = 10 \text{ k}\Omega$$

$$\rightarrow G = 1 + \frac{2 \times 10 \text{ k}\Omega}{R_{10}} = 10 \frac{V}{V} \rightarrow 1 + \frac{20 \text{ k}\Omega}{R_{10}} = 10 \frac{V}{V}$$

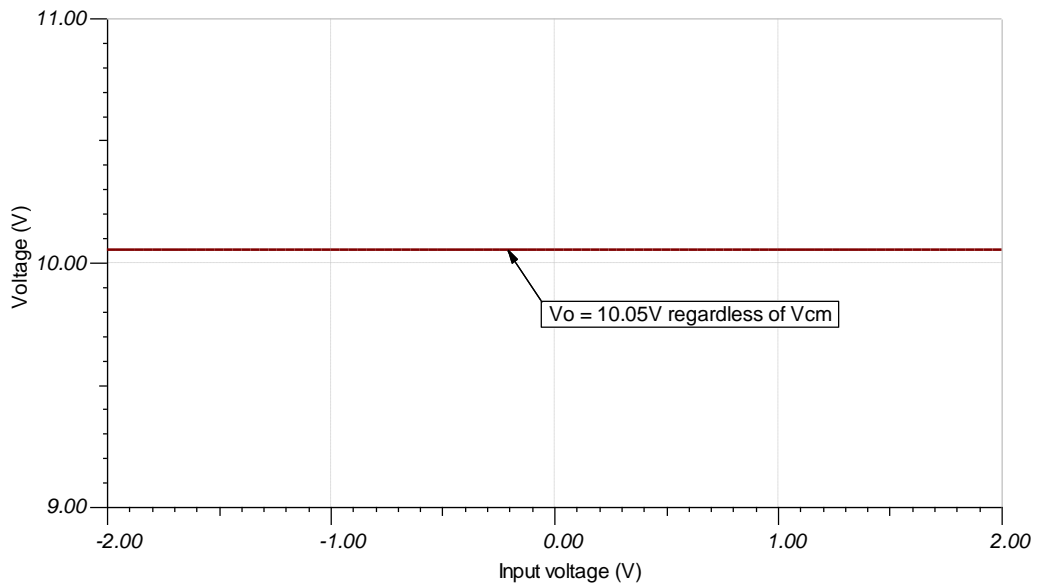
$$\frac{20 \text{ k}\Omega}{R_{10}} = 9 \frac{V}{V} \rightarrow R_{10} = \frac{20 \text{ k}\Omega}{9} = 2222.2 \Omega \rightarrow R_{10} = 2.21 \text{ k}\Omega \text{ (Standard Value)}$$

(1)

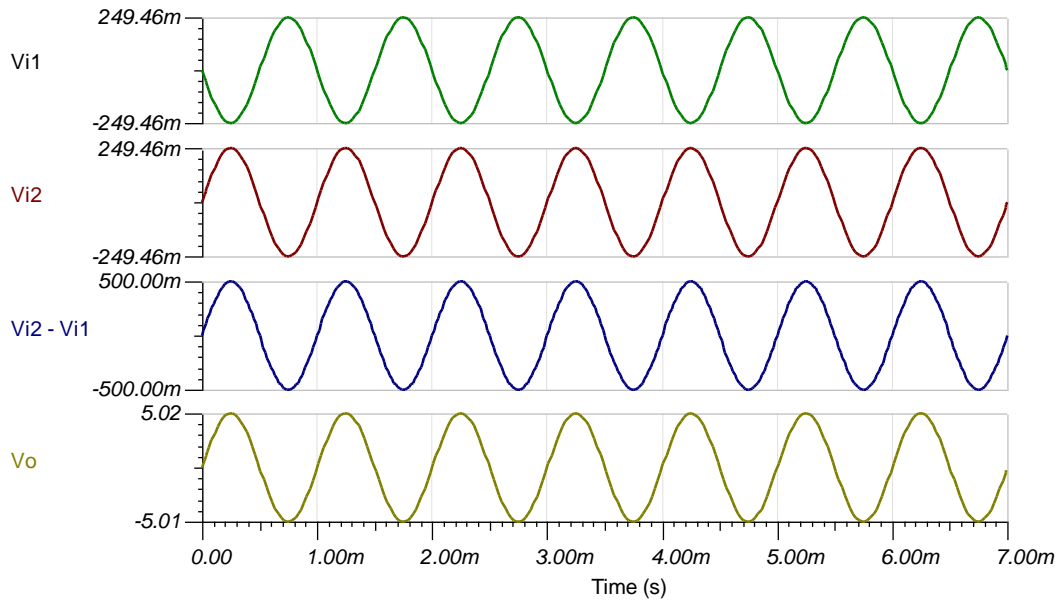
- 同相電圧範囲をチェックするため、関連資料 [5] からプログラムをダウンロードし、インストールします。インストール・ディレクトリの `INA_Data.txt` ファイルを編集し、3 オペアンプ構成 INA 用にコードを追加します。ここで、内蔵アンプの同相範囲、出力スイング、電源電圧範囲を、選択したアンプ (この場合は TLV172) で定義されている値に設定します。この設計には V_{be} シフトは存在せず、出力段差動アンプのゲインは $1V/V$ とします。デフォルトの電源電圧と基準電圧はそれぞれ $\pm 15V$ と $0V$ です。プログラムを実行し、それに基づいてゲインと基準電圧を設定します。結果として得られる V_{CM} と V_{OUT} の関係のプロットは、ディスクリート INA のおおよその線形動作領域を示します。

設計シミュレーション

DCシミュレーション結果



過渡シミュレーション結果



関連資料

1. [アナログ・エンジニア向け回路クックブック](#)
2. [SPICE シミュレーション・ファイル: SBOMAU8](#)
3. [TI プレジジョン・ラボ](#)
4. [計測アンプの \$V_{CM}\$ と \$V_{OUT}\$ の関係のプロット](#)
5. [計測アンプの入力同相範囲を計算](#)

設計に使用されるオペアンプ

TLV171	
V_{SS}	4.5V~36V
V_{inCM}	$(V-) - 0.1V < V_{in} < (V+) - 2V$
V_{out}	レール・ツー・レール
V_{os}	0.25mV
I_q	475 μ A
I_b	8pA
UGBW	3MHz
SR	1.5V/ μ s
チャンネル数	1、2、4
www.ti.com/product/tlv171	

設計の代替オペアンプ

	OPA172	OPA192
V_{SS}	4.5V~36V	4.5V~36V
V_{inCM}	$(V-) - 0.1V < V_{in} < (V+) - 2V$	$V_{ee} - 0.1V \sim V_{cc} + 0.1V$
V_{out}	レール・ツー・レール	レール・ツー・レール
V_{os}	0.2mV	$\pm 5\mu$ V
I_q	1.6mA	1mA/Ch
I_b	8pA	5pA
UGBW	10MHz	10MHz
SR	10V/ μ s	20V/ μ s
チャンネル数	1、2、4	1、2、4
	www.ti.com/product/opa172	www.ti.com/product/opa192

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社
Copyright © 2021, Texas Instruments Incorporated