



## 8ピン連続導通モード(CCM)PFCコントローラ

### 特長

- 8ピン・ソリューションによる外部部品の削減
- 広範囲のユニバーサルAC入力電圧
- 固定動作周波数：65kHz
- 最大デューティ・サイクル：98% (typ)
- 出力過電圧/低電圧保護
- 入力ブラウンアウト保護
- サイクル毎のピーク電流制限
- 開ループ検出
- 低電力のユーザ制御スタンバイ・モード

### アプリケーション

- 100W~2kW範囲のCCMブースト力率補正パワー・コンバータ
- デジタル・テレビ
- 家庭用電子機器
- 白物家電および産業用電子機器
- サーバおよびデスクトップ用電源

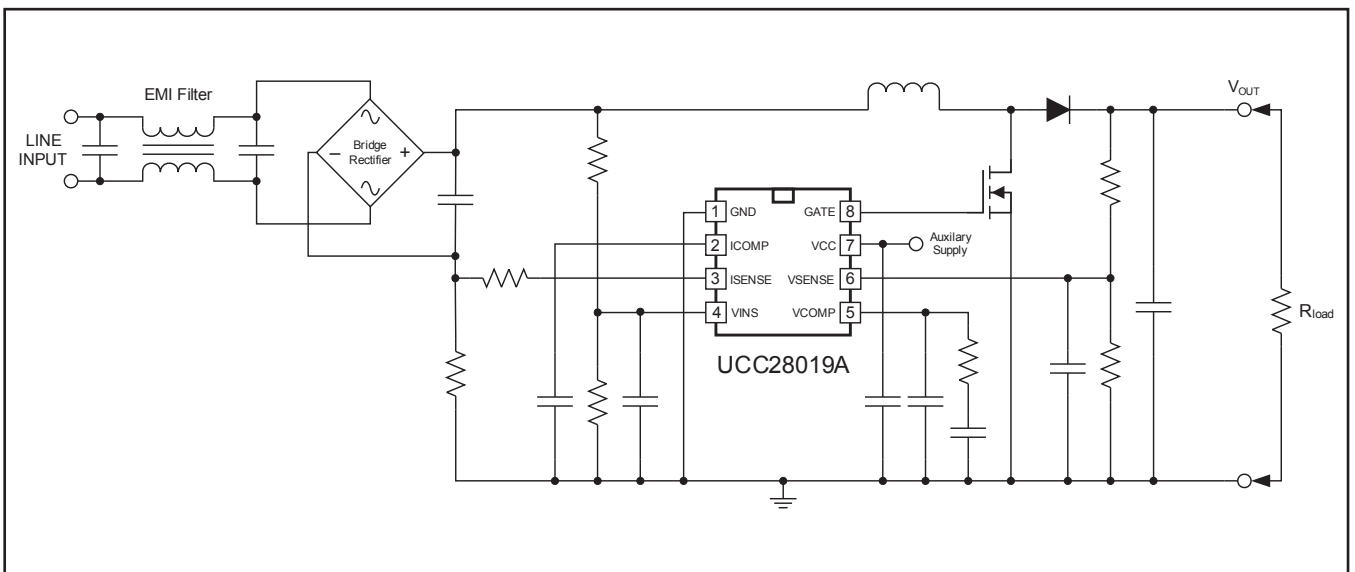
### 概要

8ピン・アクティブ力率補正 (PFC) コントローラUCC28019Aは、連続導通モード (CCM) で動作するブーストトポロジを使用します。幅広い範囲のユニバーサルACライン入力を使用した100W~2kWのシステムに適しています。低電圧誤動作防止時のスタートアップ電流は200 $\mu$ A未満です。VSENSEピンを0.77V未満にプルダウンすることで、低電力スタンバイ・モードに制御できます。

平均電流モード制御による入力電流の低歪波形整形を入力ラインのセンシングなしで実現でき、外部部品数が抑えられます。単純な外部回路により、電流および電圧制御ループの柔軟な補償が可能です。スイッチング周波数は内部で固定され、25°Cで5%以内の精度に調整されています。高速の1.5Aピーク・ゲート電流で外部スイッチを駆動します。

ピーク電流制御、ソフト過電流、開ループ検出、入力ブラウンアウト、出力過電圧/低電圧など、多数のシステム・レベル保護機能を備えています。また、ソフト・スタートにより、スタートアップ時のブースト電流を制限します。調整済みの内部リファレンスにより、高精度の保護スレッシュホールドおよびレギュレーション設定点が提供されます。ゲート駆動電圧は内部クランプによって12.5Vに制限されます。

### 標準アプリケーション図





## 静電気放電対策

これらのデバイスは、限定的なESD(静電破壊)保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

### 製品情報

部品番号	パッケージ	動作温度範囲、T <sub>A</sub>
UCC28019ADG4	SOIC 8ピン(D)、鉛(Pb)フリー/Green <sup>(1)</sup>	-40 °C ~ 125 °C
UCC28019APG4	プラスチックDIP 8ピン(P)、鉛(Pb)フリー/Green	

(1) SOIC(D)パッケージは、上記の部品番号に“R”を付けることにより、テープ・リールでの発注が可能です。数量は、1リールあたり2,500個です。

### 絶対最大定格<sup>(1)</sup>

動作温度範囲内(特に記述のない限り)。特に記述のない限り、すべての電圧はGNDを基準とします。電流は、指定されたピンに流れ込む方向が正、ピンから流れ出る方向が負です。

パラメータ		VALUE	単位
Input voltage range	VCC, GATE	-0.3 ~ 22	V
	VINS, VSENSE, VCOMP, ICOMP	-0.3 ~ 7	
	ISENSE	-24 ~ 7	
Input current range	VSENSE, ISENSE	-1 ~ 1	mA
Junction temperature, T <sub>J</sub>	Operating	-55 ~ 150	°C
	Storage	-65 ~ 150	
Lead temperature, T <sub>SOL</sub>	Soldering, 10s	300	

(1) 絶対最大定格以上のストレスは、致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

### 定格消費電力<sup>(1)</sup>

パッケージ	THERMAL IMPEDANCE, JUNCTION TO AMBIENT (°C/W)	T <sub>A</sub> = 25°C, POWER RATING (W)	T <sub>A</sub> = 85°C, POWER RATING (W)
SOIC-8 (D)	160	0.65	0.25
PDIP-8 (P)	110	1	0.36

(1) JEDEC EIA/JESD 51-1に従って測定。熱抵抗は、基板の構造およびレイアウトによって大きく変化します。エアフローによって熱抵抗は低下します。この数値は、一般的なガイドラインとしてのみ示したものです。TIのドキュメント「SPRA953 IC Thermal Metrics」を参照してください。

### 推奨動作条件

動作温度範囲内(特に記述のない限り)。

パラメータ	MIN	MAX	単位
VCC input voltage from a low-impedance source	VCC <sub>OFF</sub> + 1 V	21	V
Operating junction temperature, T <sub>J</sub>	-40	125	°C

### 静電放電 (ESD) 保護

パラメータ	RATING	単位
Human Body Model (HBM)	2	kV
Charged Device Model (CDM)	500	V

## 電気的特性

特に記述のない限り、 $V_{CC} = 15V_{DC}$ 、 $V_{CC}$ -GND間に $0.1\mu F$ 、 $-40^{\circ}C \leq T_J = T_A \leq 125^{\circ}C$ です。すべての電圧はGNDを基準とします。電流は、指定されたピンに流れ込む方向が正、ピンから流れ出る方向が負です。

パラメータ		テスト条件	MIN	TYP	MAX	単位
<b>VCC Bias Supply</b>						
ICC <sub>PRESTART</sub>	ICC pre-start current	$V_{CC} = V_{CC_{ON}} - 0.1 V$	25	100	200	$\mu A$
ICC <sub>STBY</sub>	ICC standby current	$V_{SENSE} = 0.5 V$	1	2.2	2.9	mA
ICC <sub>ON_load</sub>	ICC operating current	$V_{SENSE} = 4.5 V, C_{GATE} = 4.7 nF$	4	7.5	10	
<b>Under Voltage Lockout (UVLO)</b>						
VCC <sub>ON</sub>	VCC turn on threshold		10	10.5	11	V
VCC <sub>OFF</sub>	VCC turn off threshold		9	9.5	10	
	UVLO hysteresis		0.8	1	1.2	
<b>Oscillator</b>						
f <sub>SW</sub>	Switching frequency	$T_A = 25^{\circ}C$	61.7	65	68.3	kHz
		$-25^{\circ}C \leq T_A \leq 125^{\circ}C$	59	65	71	
		$-40^{\circ}C \leq T_A \leq 125^{\circ}C$	57		71	
<b>PWM</b>						
D <sub>MIN</sub>	Minimum duty cycle	$V_{COMP} = 0 V, V_{SENSE} = 5 V, I_{COMP} = 6.4 V$			0%	
D <sub>MAX</sub>	Maximum duty cycle	$V_{SENSE} = 4.95 V$	94%	98%	99.3%	
t <sub>OFF(min)</sub>	Minimum off time	$V_{SENSE} = 3 V, I_{COMP} = 1 V$	100	250	600	ns
<b>System Protection</b>						
V <sub>SOC</sub>	ISENSE threshold, Soft Over Current (SOC)		-0.66	-0.73	-0.79	V
V <sub>PCL</sub>	ISENSE threshold, Peak Current Limit (PCL)		-1	-1.08	-1.15	
I <sub>ISOP</sub>	ISENSE bias current, ISENSE Open-Pin Protection (ISOP)	$ISENSE = 0 V$		-2.1	-4.0	$\mu A$
V <sub>ISOP</sub>	ISENSE threshold, ISENSE Open-Pin Protection (ISOP)	$ISENSE = \text{open pin}$		0.082		V
V <sub>OLP</sub>	VSENSE threshold, Open Loop Protection (OLP)	$I_{COMP} = 1 V, I_{SENSE} = -0.1 V, V_{COMP} = 1 V$	0.77	0.82	0.86	
	Open Loop Protection (OLP) Internal pull-down current	$V_{SENSE} = 0.5 V$		100	250	nA
V <sub>UVD</sub>	VSENSE threshold, output Under-Voltage Detection (UVD) <sup>(1)</sup>		4.63	4.75	4.87	V
V <sub>OVP</sub>	VSENSE threshold, output Over-Voltage Protection (OVP)	$ISENSE = -0.1 V$	5.12	5.25	5.38	
V <sub>INSBROWNOUT_th</sub>	Input Brown-Out Detection (IBOP) high-to-low threshold		0.76	0.82	0.88	
V <sub>INSENABLE_th</sub>	Input Brown-Out Detection (IBOP) low-to-high threshold		1.4	1.5	1.6	
I <sub>VINS_0V</sub>	VINS bias current	$VINS = 0 V$		0	$\pm 0.1$	$\mu A$
	ICOMP threshold, external overload protection			0.6		V

(1) 実製品の検査は行っていません。特性は設計により規定されています。

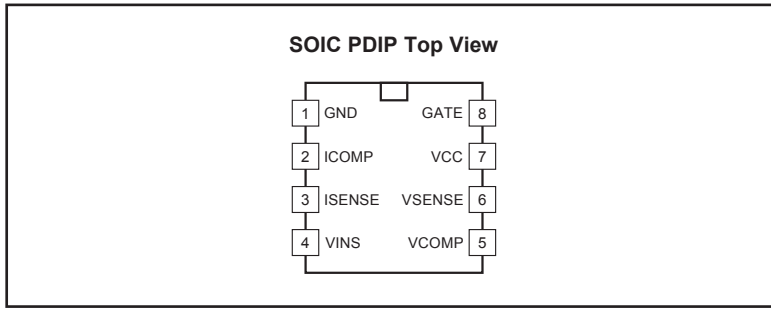
## 電気的特性

特に記述のない限り、 $V_{CC} = 15V_{DC}$ 、 $V_{CC-GND}$ 間に $0.1\mu F$ 、 $-40^{\circ}C \leq T_J = T_A \leq 125^{\circ}C$ です。すべての電圧はGNDを基準とします。電流は、指定されたピンに流れ込む方向が正、ピンから流れ出る方向が負です。

パラメータ		テスト条件	MIN	TYP	MAX	単位
<b>Current Loop</b>						
$g_{mi}$	Transconductance gain	$T_A = 25^{\circ}C$	0.75	0.95	1.15	mS
	Output linear range <sup>(2)</sup>			$\pm 50$		$\mu A$
	ICOMP voltage during OLP	$V_{SENSE} = 0.5 V$	3.7	4	4.3	V
<b>Voltage Loop</b>						
$V_{REF}$	Reference voltage	$-40^{\circ}C \leq T_A \leq 125^{\circ}C$	4.9	5	5.1	V
$g_{mv}$	Transconductance gain without EDR		-31.5	-42	-52.5	$\mu S$
$g_{mv-EDR}$	Transconductance gain under EDR	$V_{SENSE} = 4.65 V$		-440		
	Maximum sink current under normal operation	$V_{SENSE} = 6 V, V_{COMP} = 4 V$	21	30	38	$\mu A$
	Source current under soft start	$V_{SENSE} = 4 V, V_{COMP} = 2.5 V$	-21	-30	-38	
	Maximum source current under EDR operation	$V_{SENSE} = 4 V, V_{COMP} = 2.5 V$ $V_{SENSE} = 4 V, V_{COMP} = 4 V$		-300 -170		
	Enhanced dynamic response $V_{SENSE}$ low threshold, falling <sup>(2)</sup>		4.63	4.75	4.87	V
	$V_{SENSE}$ input bias current	$V_{SENSE} = 5 V$	20	100	250	nA
	$V_{COMP}$ voltage during OLP	$V_{SENSE} = 0.5 V, I_{V_{COMP}} = 0.5 mA$	0	0.2	0.4	V
	$V_{COMP}$ rapid discharge current	$V_{COMP} = 3 V, V_{CC} = 0 V$		0.77		mA
$V_{PRECHARGE}$	$V_{COMP}$ precharge voltage	$I_{V_{COMP}} = -100 \mu A, V_{SENSE} = 5 V$		1.76		V
$I_{PRECHARGE}$	$V_{COMP}$ precharge current	$V_{COMP} = 1.0 V$		-1		mA
	$V_{SENSE}$ threshold, end of soft start	Initial start up		4.95		V
<b>GATE Driver</b>						
	GATE current, peak, sinking <sup>(2)</sup>	$C_{GATE} = 4.7 nF$		2		A
	GATE current, peak, sourcing <sup>(2)</sup>	$C_{GATE} = 4.7 nF$		-1.5		
	GATE rise time	$C_{GATE} = 4.7 nF, GATE = 2 V$ to 8 V	8	40	60	ns
	GATE fall time	$C_{GATE} = 4.7 nF, GATE = 8 V$ to 2 V	8	25	40	
	GATE low voltage, no load	$I_{GATE} = 0 A$		0	0.05	V
	GATE low voltage, sinking	$I_{GATE} = 20 mA$		0.3	0.8	
	GATE low voltage, sourcing	$I_{GATE} = -20 mA$		-0.3	-0.8	
	GATE low voltage, sinking, device OFF	$V_{CC} = 5 V, I_{GATE} = 5 mA$	0.2	0.75	1.2	
		$V_{CC} = 5 V, I_{GATE} = 20 mA$	0.2	0.9	1.5	
	GATE high voltage	$V_{CC} = 20 V, C_{GATE} = 4.7 nF$	11.0	12.5	14.0	
		$V_{CC} = 11 V, C_{GATE} = 4.7 nF$	9.5	10.5	11.0	
		$V_{CC} = V_{CC_{OFF}} + 0.2 V, C_{GATE} = 4.7 nF$	8.0	9.4	10.2	

(2) 実製品の検査は行っていません。特性は設計により規定されています。

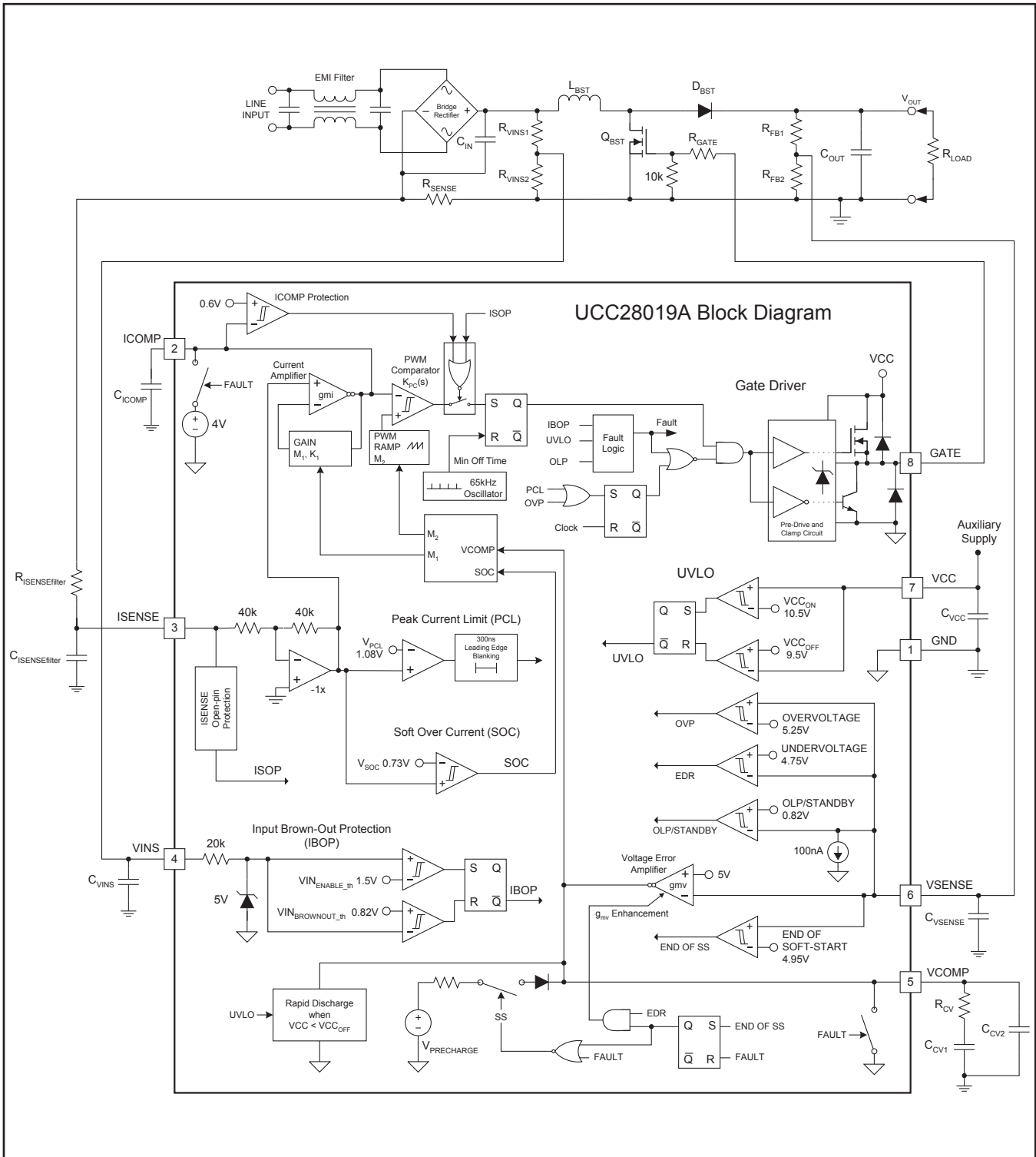
## 製品情報



## 端子機能

名前	ピン番号	I/O	説明
GATE	8	O	ゲート駆動: 1つまたは複数の外部パワー-MOSFET用の内蔵プッシュプル・ゲート・ドライバです。標準で2.0Aのシンク能力、および1.5Aのソース能力を持ちます。出力電圧は標準で12.5Vにクランプされます。
GND	1		グラウンド: デバイスのグラウンド基準です。
ICOMP	2	O	電流ループ補償: トランスコンダクタンス電流アンプの出力です。GNDとの間にコンデンサを接続することで、電流制御ループによる電流センス信号の補償および平均化が行われます。ICOMPの電圧が0.6V未満の場合、コントローラはディスエーブルになります。
ISENSE	3	I	インダクタ電流センス: 外部の電流センス抵抗にかかる電圧の入力であり、PFCブースト・インダクタを流れる瞬時電流を表します。リップルおよびノイズの影響を避けるために、この電圧は電流アンプによって平均化されます。平均インダクタ電流は、ソフト過電流 (SOC) によって制限されます。サイクル毎のピーク電流制御 (PCL) により、ピーク制限電圧を超えた場合にはGATE駆動が直ちにオフになります。ISENSEは内部の1.5μA電流源によって0.1V以上にプルアップされており、このピンがオープンになった場合にはPFC動作がシャットダウンされます。このピンと電流センス抵抗との間に220Ωの抵抗を使用し、このピンへの突入サージ電流を制限します。
VCC	7		デバイス電源: 外部バイアス電源入力です。低電圧誤動作防止 (UVLO) により、VCCが10.5Vのターンオン・スレッシュホールドを上回るまでの間、コントローラはディスエーブルとなります。デバイスの動作は、VCCが9.5Vのターンオフ (UVLO) スレッシュホールドを下回るまで継続されます。VCC電圧の高周波フィルタリングのため、VCC-GND間に最小0.1μFのセラミック・バイパス・コンデンサをデバイスにできる限り近づけて接続する必要があります。
VCOMP	5	O	電圧ループ補償: トランスコンダクタンス電圧誤差アンプの出力です。このピンとGNDとの間に抵抗-コンデンサ回路を接続することで、補償を行います。VCC、VINS、VSENSEがすべてそれぞれの電圧スレッシュホールドを上回るまで、VCOMPはGNDに保持されます。これらの条件が満足された後は、VSENSE電圧が公称レギュレーション・レベルの99%に達するまで、VCOMPが充電されます。高速動的応答 (EDR) が動作している場合は、充電時間を短くして高速の過渡応答を得るために、VCOMPに対するトランスコンダクタンスが増加します。このピンに接続する容量によってソフト・スタートがプログラミングされます。ソフト・スタート中は、EDRによるトランスコンダクタンスの増加は禁止されます。
VINS	4	I	入力AC電圧センス: このピンと整流された商用電源ノードとの間に、フィルタリングされた分圧抵抗回路が接続されます。入力ブラウンアウト保護 (IBOP) により、システムのAC入力電圧がユーザ定義の通常動作レベルを上回るか、またはユーザ定義の“ブラウンアウト”レベルを下回る状況を検出します。スタートアップ時には、VINSの電圧が1.5Vのスレッシュホールドを上回ってソフト・スタートが開始されるまで、コントローラがディスエーブルになります。また、VINSが0.8Vのブラウンアウト・スレッシュホールドを下回る場合にも、コントローラはディスエーブルとなります。VINSとVSENSEの両方の電圧がそれぞれのイネーブル・スレッシュホールドを超え、再度ソフト・スタートが開始されるまで、動作は再開されません。
VSENSE	6	I	出力電圧センス: このピンとPFC出力電圧との間に外部分圧抵抗回路を接続することで、内部の5Vリファレンス電圧へのレギュレーションのために帰還センシングが行われます。このピンとGNDとの間に小さなコンデンサを接続して、高周波ノイズをフィルタリングします。VSENSEの電圧が0.8Vのイネーブル・スレッシュホールドを下回ると、コントローラはスタンバイ・モードでディスエーブルになり、VCOMPが放電されます。内部の100nA電流源により、VSENSEはGNDにプルダウンされ、ピンの断線などを含む開ループ保護 (OLP) を提供します。出力過電圧保護 (OVP) により、VSENSEがリファレンス電圧の105%を超えると、GATE出力がディスエーブルになります。システムのラインまたは負荷ステップによってVSENSEがリファレンス電圧の95%を下回った場合には、高速動的応答 (EDR) が動作し、出力電圧は速やかに通常のレギュレーション・レベルに戻ります。

ブロック図



# 標準的特性

特に記述のない限り、 $V_{CC} = 15V_{DC}$ 、 $V_{CC}$ -GND間に $0.1\mu F$ 、 $-40^{\circ}C \leq T_J = T_A \leq 125^{\circ}C$ です。すべての電圧はGNDを基準とします。電流は、指定されたピンに流れ込む方向が正、ピンから流れ出る方向が負です。

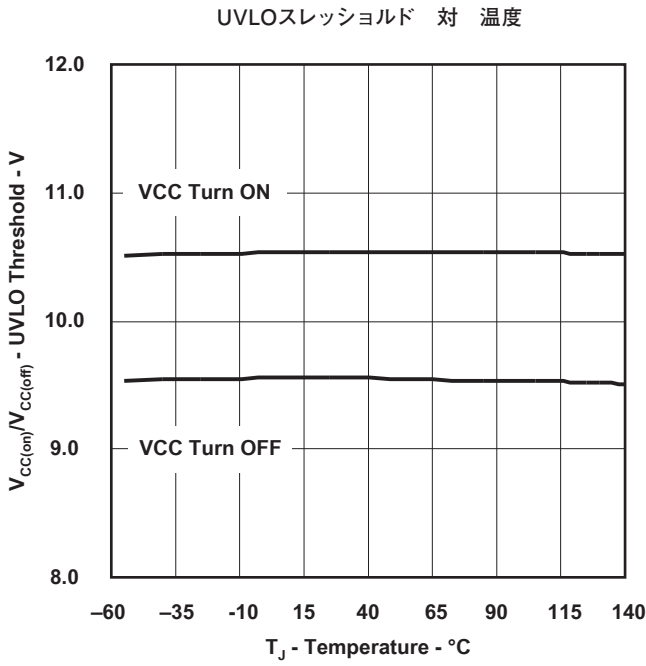


図 1

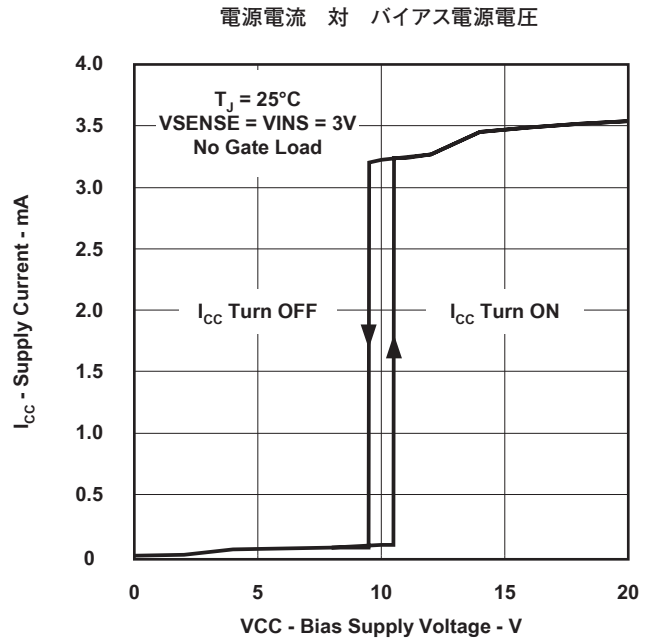


図 2

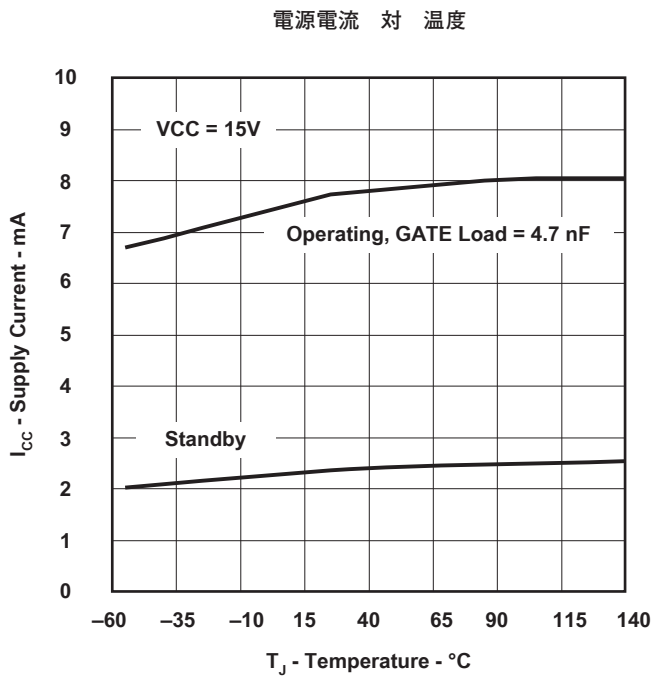


図 3

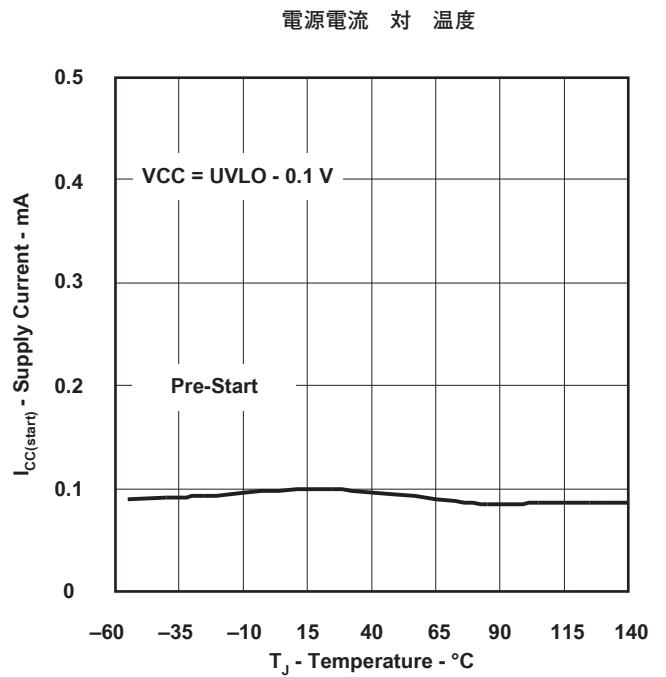


図 4

## 標準的特性

特に記述のない限り、 $V_{CC} = 15V_{DC}$ 、 $V_{CC}$ -GND間に $0.1\mu F$ 、 $-40^{\circ}C \leq T_J = T_A \leq 125^{\circ}C$ です。すべての電圧はGNDを基準とします。電流は、指定されたピンに流れ込む方向が正、ピンから流れ出る方向が負です。

発振周波数 対 温度

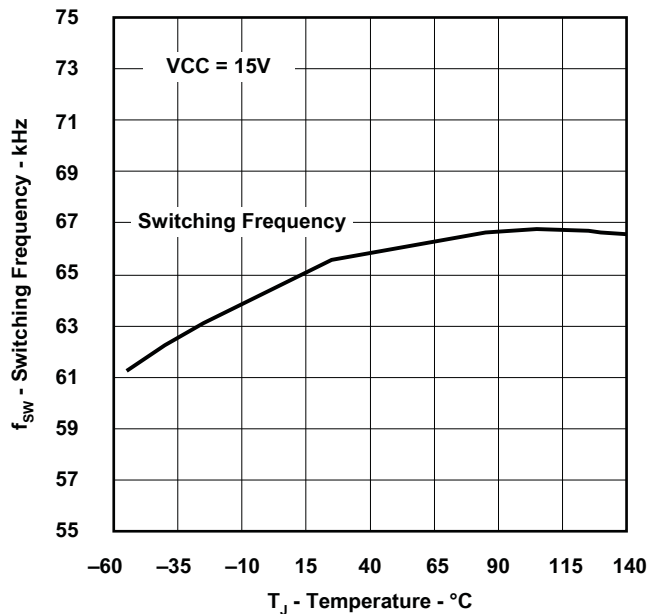


図 5

発振周波数 対 バイアス電源電圧

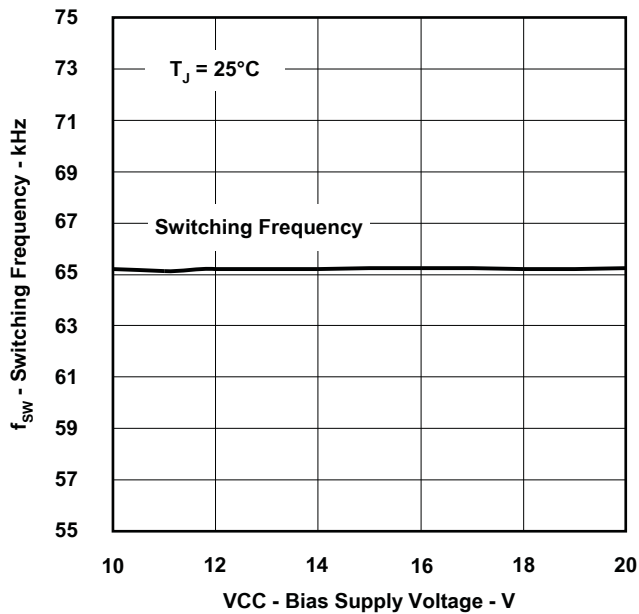


図 6

電流平均化アンプのトランスコンダクタンス 対 温度

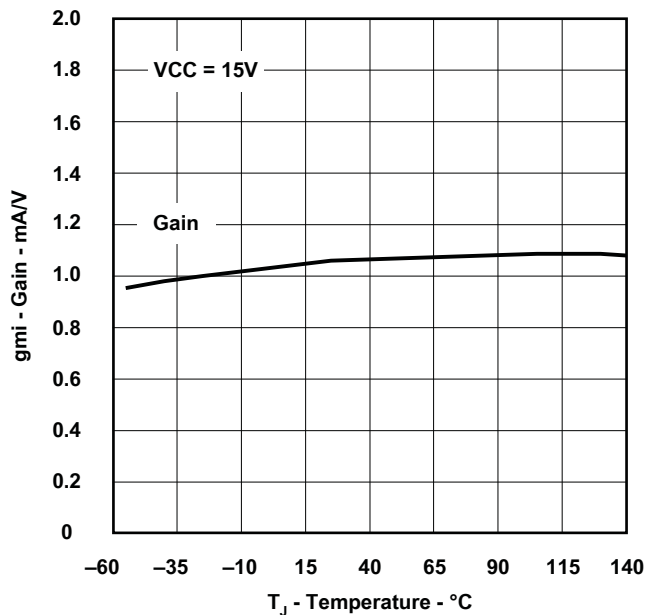


図 7

電圧誤差アンプのトランスコンダクタンス 対 温度

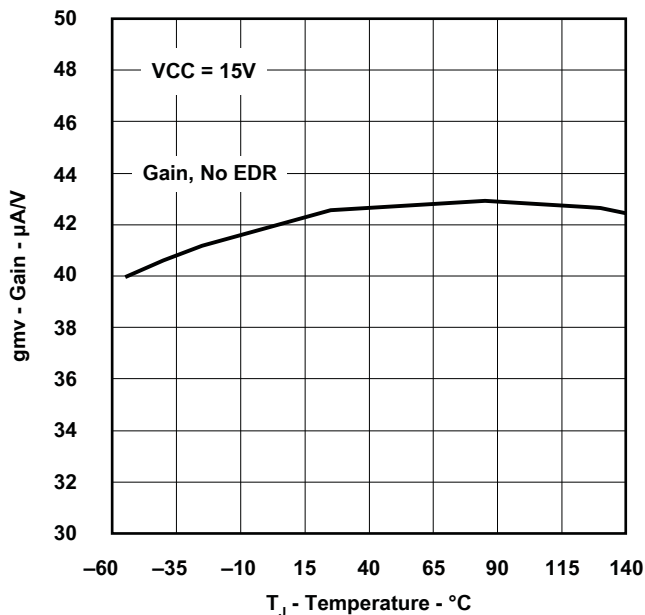


図 8



## 標準的特性

特に記述のない限り、 $V_{CC} = 15V_{DC}$ 、 $V_{CC}$ -GND間に $0.1\mu F$ 、 $-40^{\circ}C \leq T_J = T_A \leq 125^{\circ}C$ です。すべての電圧はGNDを基準とします。電流は、指定されたピンに流れ込む方向が正、ピンから流れ出る方向が負です。

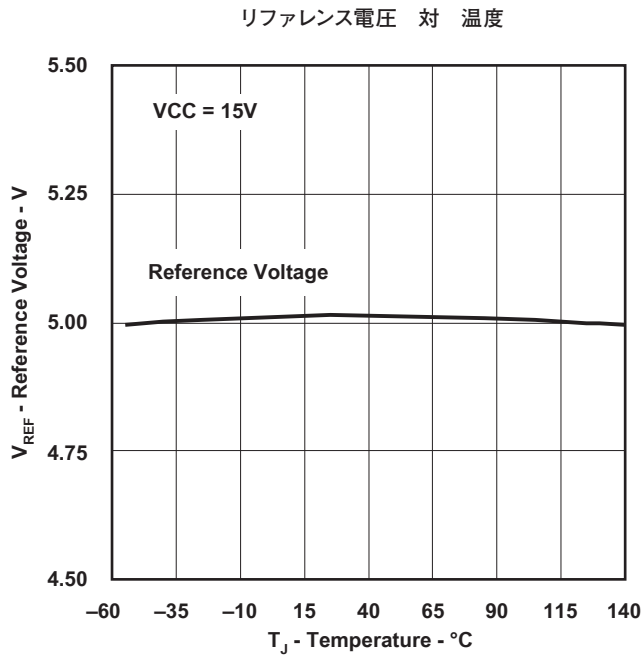


図 9

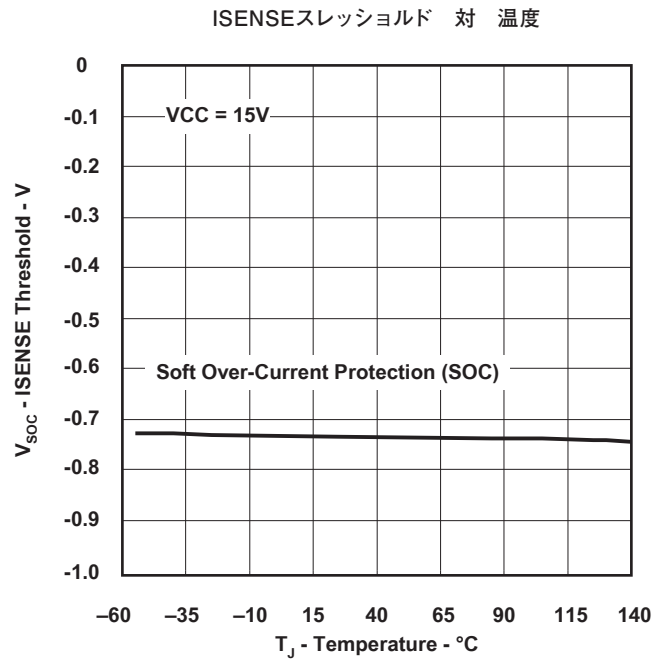


図 10

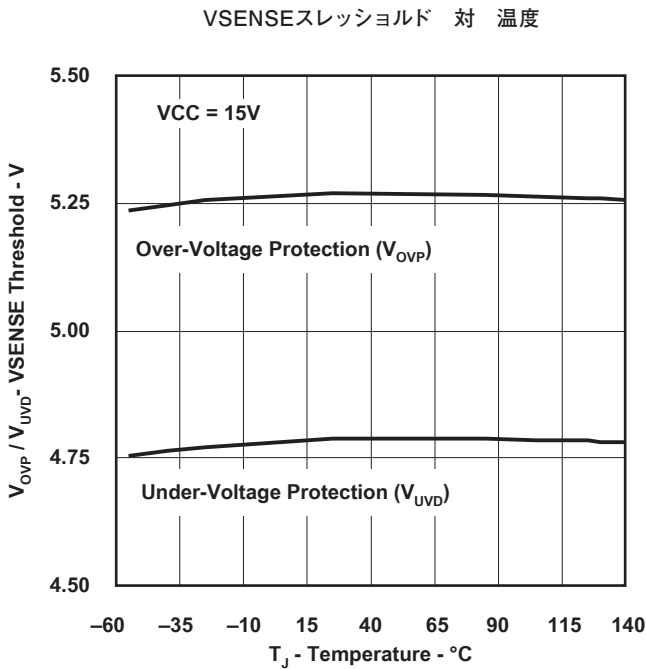


図 11

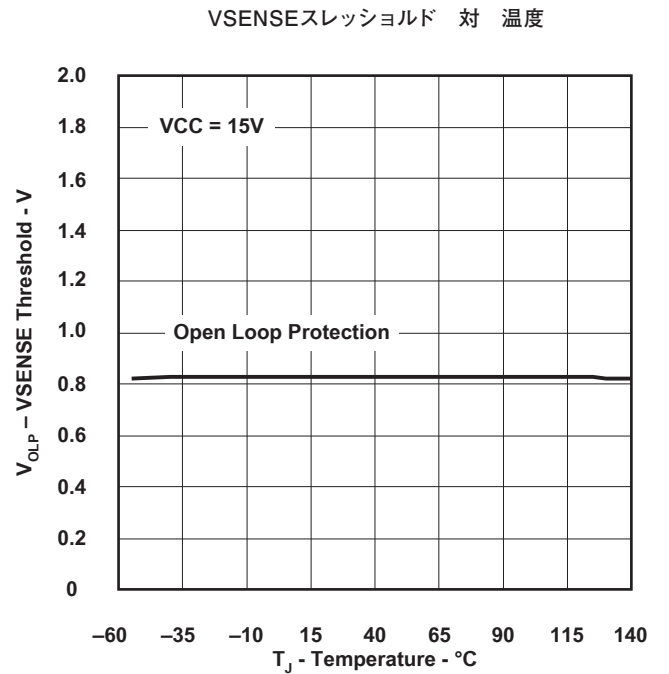


図 12

## 標準的特性

特に記述のない限り、 $V_{CC} = 15V_{DC}$ 、 $V_{CC}$ -GND間に $0.1\mu F$ 、 $-40^{\circ}C \leq T_J = T_A \leq 125^{\circ}C$ です。すべての電圧はGNDを基準とします。電流は、指定されたピンに流れ込む方向が正、ピンから流れ出る方向が負です。

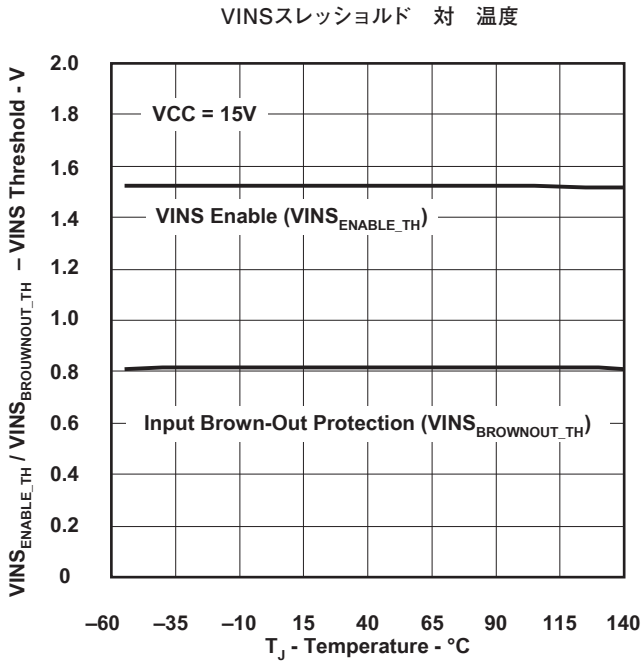


図 13

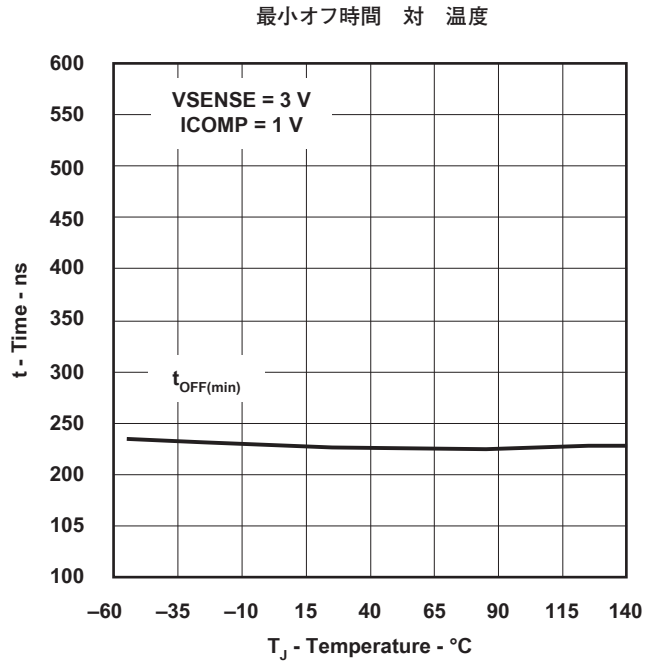


図 14

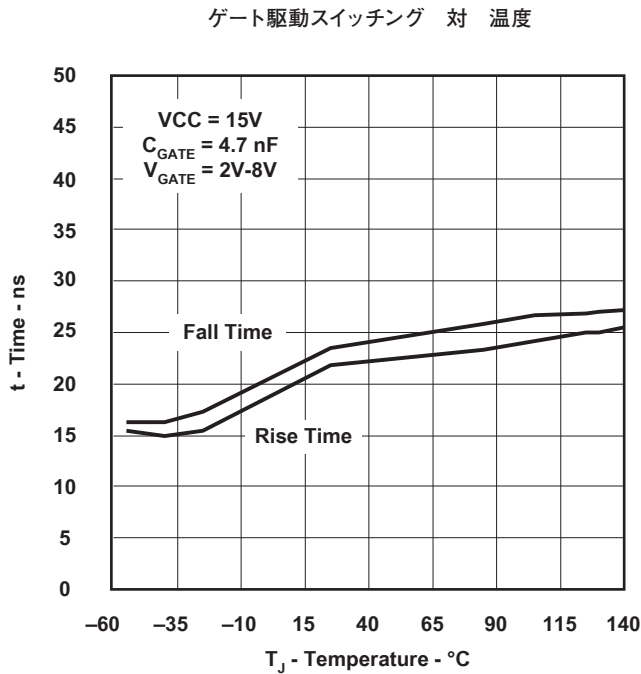


図 15

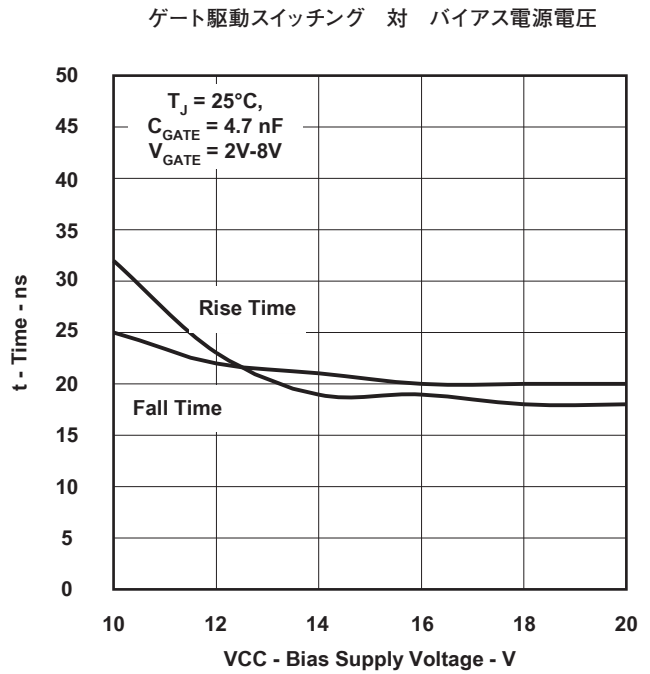


図 16

## 標準的特性

特に記述のない限り、 $V_{CC} = 15V_{DC}$ 、 $V_{CC}$ -GND間に $0.1\mu F$ 、 $-40^{\circ}C \leq T_J = T_A \leq 125^{\circ}C$ です。すべての電圧はGNDを基準とします。電流は、指定されたピンに流れ込む方向が正、ピンから流れ出る方向が負です。

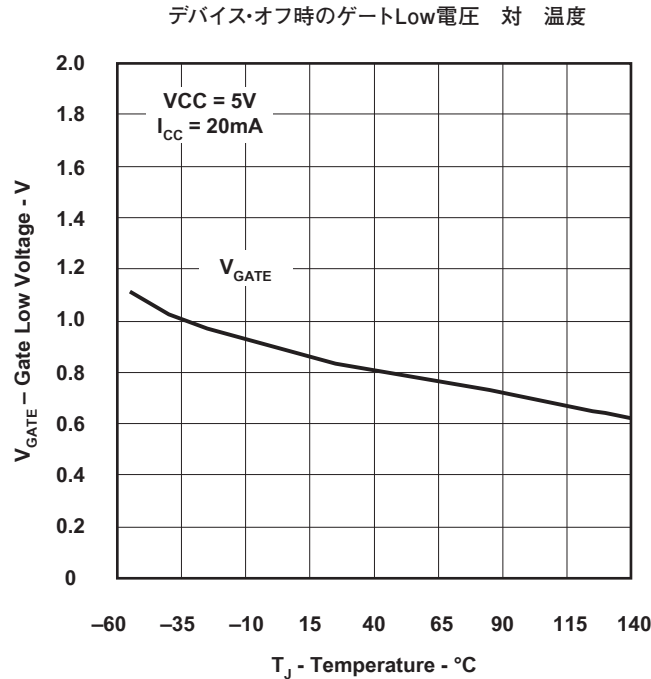


図 17

## アプリケーション情報

### UCC28019Aの動作

UCC28019Aは、ブースト・コンバータで力率補正用に使用されるスイッチ・モード・コントローラであり、固定周波数、連続導通モードで動作します。数個の外部部品だけを使用し、アクティブPFCプリレギュレータとして動作できます。調整済みの発振回路によって公称65kHzの固定スイッチング周波数を実現し、導通EMIノイズ・スペクトルの基本および2次高調波成分の両方が、EN55022の導通帯域測定制限である150kHzを下回ります。

厳密に調整された内部5Vリファレンスにより、世界各国における標準85~265VACの商用電源入力範囲に対して、ゼロから全出力負荷まで、正確な出力電圧レギュレーションを実現します。

レギュレーションは2つのループで実現されます。内部の電流ループでは、連続インダクタ電流条件で正弦波入力電圧と一致するように平均入力電流を整形します。軽負荷条件では、ブースト・インダクタの値に応じてインダクタ電流が不連続になり、高調波が増大する場合がありますが、EN61000-3-2のクラスD要件を引き続き満たします。外側の電圧ループでは、(ラインおよび負荷条件に応じて)VCOMPに電圧を生成することにより、PFC出力電圧のレギュレーションを行います。それによって、低歪の定常状態入力電流波形を保持するための内部ゲイン・パラメータが決定されます。

### バイアス電源

UCC28019Aは、外部バイアス電源から動作します。デバイスには、レギュレーションされた補助電源からの給電を推奨します。

#### 注:

このデバイスは、ブートストラップ・バイアス電源から使用することは意図していません。ブートストラップ・バイアス電源には、VCCに十分な容量を接続した状態で、抵抗を通して高い入力電圧が供給されます。それにより、ブースト・インダクタのバイアス巻線から給電が可能になるまでの間、VCCの電圧を保持します。そのため、VCCの最小ヒステリシスにより、必要な保持容量が適切な値でなくなります。

通常動作中、出力がレギュレーション状態のときにデバイスへ流れる電流には、公称動作電流に加えて、外部ブースト・スイッチのゲートに供給される電流も含まれます。バイアス電源のデカップリングに際しては、VCCのリップル電圧を最小に保持するために、スイッチング電流を考慮に入れる必要があります。VCCとGNDの間に、最小 $0.1\mu F$ のセラミック・コンデンサを、短く幅広いパターンで接続することを推奨します。

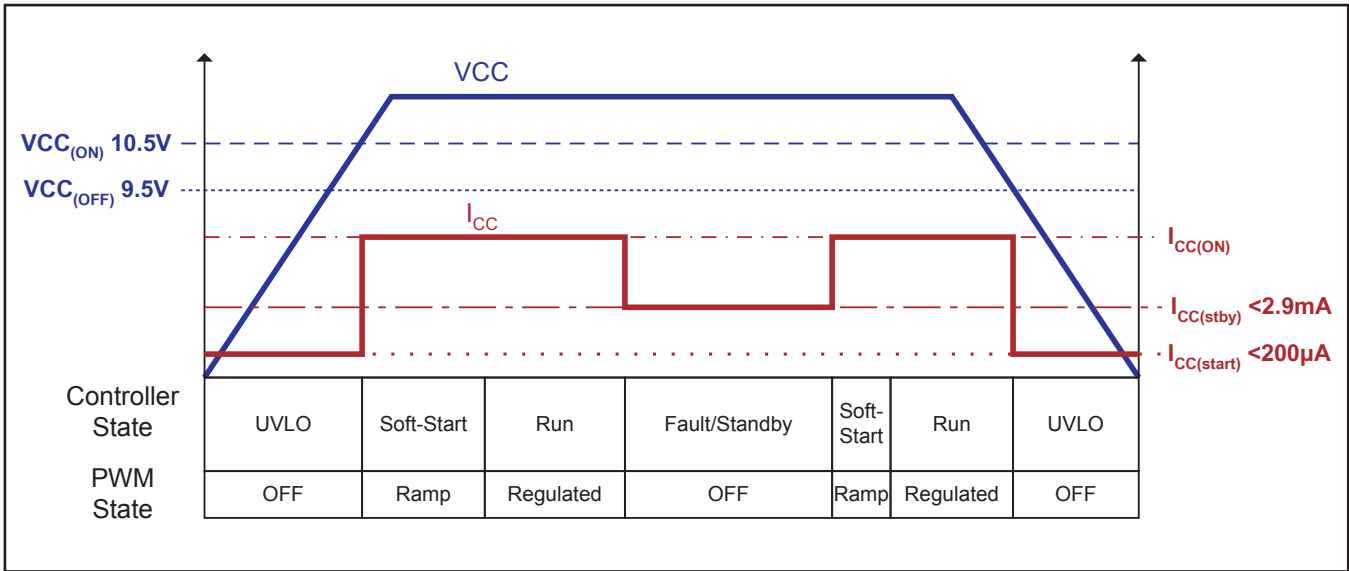


図 18. デバイスの電源状態

デバイスのバイアスは、いくつかの状態で作動します。スタートアップ時には、VCC低電圧誤動作防止 (UVLO) 機能によって、コントローラの最小動作DC入力電圧が設定されます。2つのUVLOスレッシュホールドが使用されます。UVLOターンオン・スレッシュホールドを超えると、PFCコントローラがオンになります。VCC電圧がUVLOターンオフ・スレッシュホールドを下回ると、PFCコントローラはオフになります。UVLO状態では、デバイスに流れる電流は最小となります。デバイスがオンになった後は、ソフト・スタート (SS) が開始され、ブースト・インダクタ電流が制御されながら上昇することで外部部品へのストレスを低減し、出力電圧のオーバーシュートを回避します。ソフト・スタート中、および出力がレギュレーションに達した後は、デバイスには通常動作電流が流れます。何らかの障害状態が発生した場合や、外部信号でデバイスがスタンバイ状態になった場合には、デバイスにはわずかなスタンバイ電流だけが流れます。

### ソフト・スタート

ソフト・スタートでは、デューティ・サイクルの増加を時間の関数として線形制御するために、VCOMPの上昇レートを制御します。VCOMPは電圧ループ・トランスコンダクタンス・アンプの出力であり、UVLO、IBOP、およびOLP (開ループ保護) /STANDBY時にLowとなります。障害状態が解消されると、初期プリチャージ・ソースによって、VCOMPが急速に約1.9Vまで充電されます。その後は、 $30\mu\text{A}$ の定電流が補償部品へとソースされることにより、出力電圧が最終値の85%に達するまでの間、このピンの電圧は直線的に上昇します。その時点から、出力電圧が最終定格電圧の99%に達するまで、ソース電流は減少します。ソフト・スタート時間は電圧誤差アンプの補償コンデンサの選択値によって制御され、目的のループ・クロスオーバー周波数に基づいてユーザがプログラミングできます。出力電圧が定格電圧の99%を超えると、プリチャージ・ソースが切断され、EDRの禁止は解除されます。

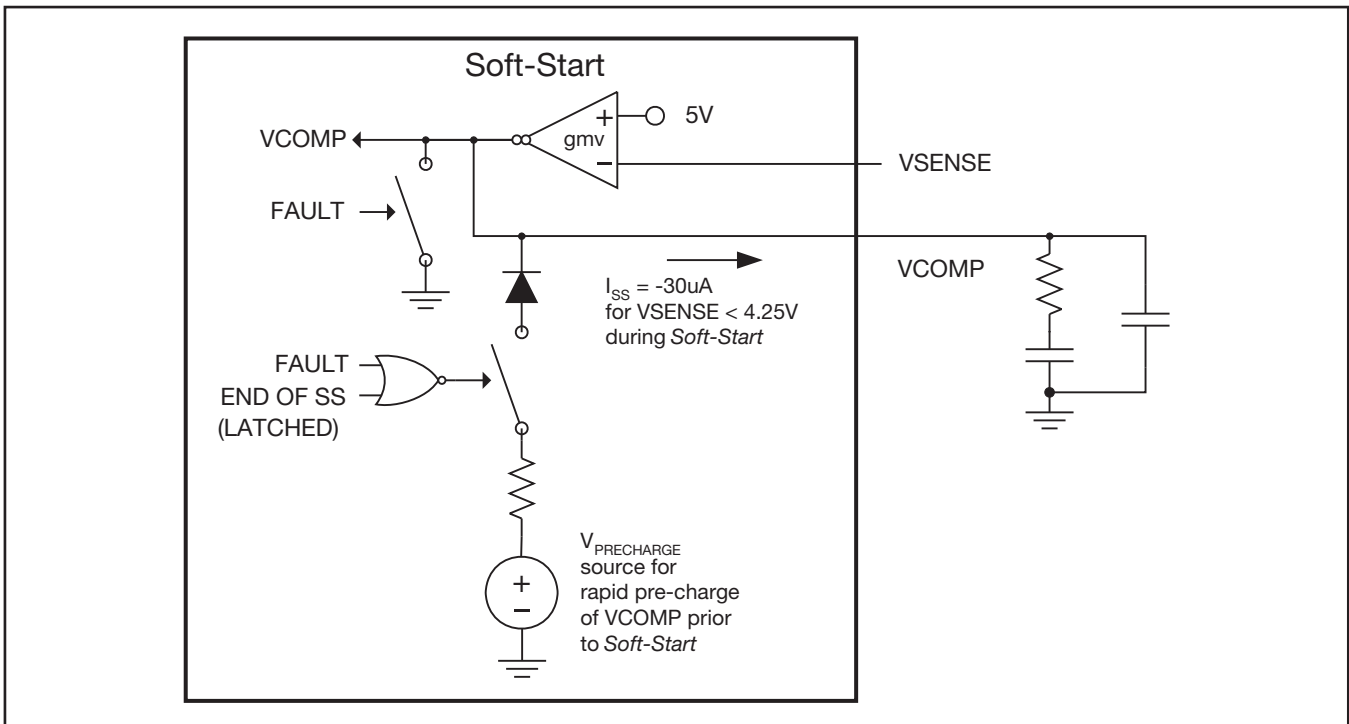


図 19. ソフト・スタート

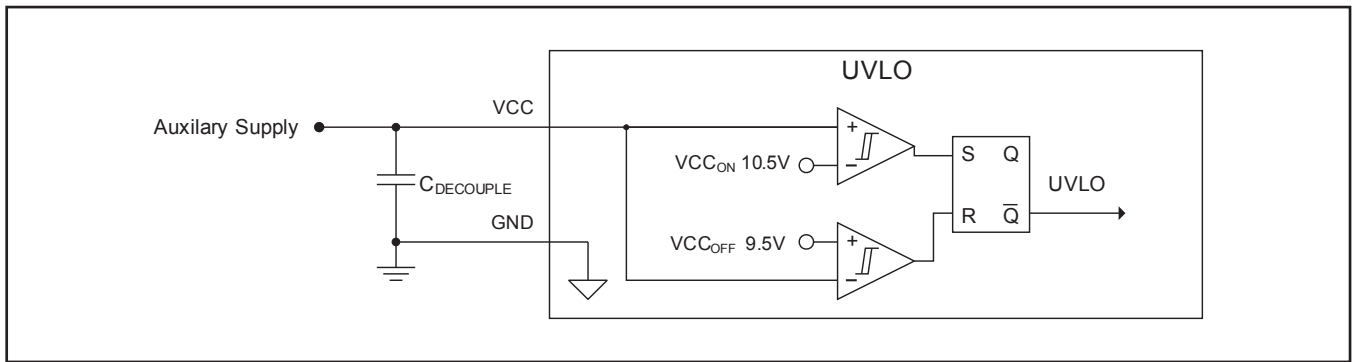


図 20. UVLO

## システム保護

システム・レベルの保護機能により、コンバータは安全動作制限範囲内に保持されます。

## VCC低電圧誤動作防止 (UVLO)

スタートアップ時には、低電圧誤動作防止 (UVLO) 機能により、VCCが10.5Vのイネーブル・スレッシュォルド(VCC<sub>ON</sub>)を超えるまでの間、デバイスはオフ状態に保持されます。ノイズ耐性を高めるため、UVLOには標準1Vのヒステリシスがあり、デバイスはVCCが9.5Vのディスエーブル・スレッシュォルドVCC<sub>OFF</sub>まで低下するとオフになります。

瞬間的なACラインのドロップアウトによって、VCC電圧が内部FAULT回路のバイアスに必要なレベルを下回った場合には、UVLO条件によって特別な急速放電回路がイネーブルになります。その結果、VCCが完全に失われた場合でも、低いインピーダンスを通してVCOMPコンデンサが引き続き放電されます。これにより、VCOMPコンデンサにまだ大きな電圧が蓄積された状態でACラインが復帰した場合に、過度な電流サージを回避できます。標準では、これらのコンデンサは、VCCが失われて150ms経過する間に、1.2V未満まで放電可能です。

## 入力ブラウンアウト保護 (IBOP)

センスされるライン電圧入力VINSを使用して、設計者は、PFCプリレギュレータを起動させる電源RMSレベルV<sub>ACTurnon</sub>、およびプリレギュレータをシャットダウンさせる電源RMSレベルV<sub>ACTurnoff</sub>を設定できます。これにより、過度のライン電流によって部品の過熱に至る可能性のある、ブラウンアウト電圧以下でのシステムの不要な持続動作を防ぎます。さらに、VCCバイアスはライン電圧から直接得られるのではないため、VCCのUVLOターンオフがトリガ

されない可能性のある低ライン状態でも、IBOPによって回路を保護できます。

入力ライン電圧は、整流されたAC商用電源電圧から分圧抵抗フィルタ回路を通して直接センスされ、VINS入力にはスケールングおよびフィルタリングされた値が検知されます。VINSが0.8VのVINS<sub>BROWNOUT<sub>th</sub></sub>を下回る値まで低下 (HighからLow) すると、IBOPにより、デバイスはスタンバイ・モードになります。VINSが1.5VのVINS<sub>ENABLE<sub>th</sub></sub>を超えて上昇 (LowからHigh) すると、デバイスはスタンバイから解除されます。VINSからソースされるバイアス電流I<sub>VINS<sub>OV</sub></sub>は、0.1μA未満です。バイアス電流がこのように低い場合、この電流がセンス回路を流れることで生じる設定点誤差については、ほとんど問題となりません。(特に、低いスタンバイ電力が要求されるアプリケーションで)消費電力を最小限に抑えるために、この回路に対して実用的な最大の抵抗値を選択する必要があります。抵抗値が大きいほどノイズを拾いやすくなりますが、低ノイズのPCBレイアウト手法を用いれば軽減できます。また、使用する抵抗の種類およびその電圧定格によっては、電圧ストレス低減のために、R<sub>VINS1</sub>に複数の直列抵抗を実装する必要があります。

最初に、標準アプリケーションに対して実用レベルで使用可能な最大抵抗値の選択に基づき、R<sub>VINS1</sub>を選択します。

次に、この値に基づいてR<sub>VINS2</sub>を選択します。

$$R_{VINS2} = R_{VINS1} \frac{V_{INS\_ENABLE\_th}}{\sqrt{2}V_{ACTurnon} - V_{INS\_ENABLE\_th}} \quad (1)$$

抵抗回路で消費される電力は、次のようになります。

$$P_{VINS} = \frac{V_{IN(RMS)}^2}{R_{VINS1} + R_{VINS2}} \quad (2)$$

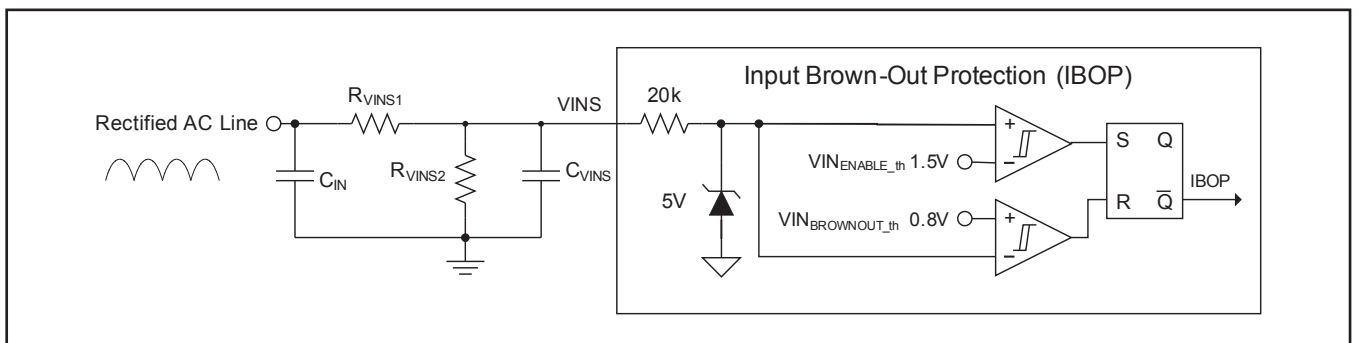


図 21. 入力ブラウンアウト保護

フィルタ・コンデンサ $C_{VINS}$ には、2つの機能があります。1つ目は、電圧リップルをイネーブル・スレッショルドとブラウンアウト・スレッショルドの間のレベルへと減衰させることで、コンバータが低電圧ラインで動作しているときに、VINS上のリップルによってIBOPが誤動作することを防ぐ機能です。2つ目は、実際のブラウンアウト事象に対して良好な応答を保ちながら、ブラウンアウト保護動作を指定のライン・ハーフサイクル周期数だけ遅延させる機能です。

ACラインのドロップアウトに対応するための要件に従って、N回のライン・サイクルの遅延後に $VINS_{BROWNOUT\_th}$ レベルへと放電されるように、コンデンサを選択します。

$$C_{VINS} = \frac{-t_{dischrg}}{R_{VINS2} \ln \left( \frac{VINS_{BROWNOUT\_th}}{0.9V_{ACmin} \frac{R_{VINS2}}{R_{VINS1} + R_{VINS2}}} \right)} \quad (3)$$

ここで

$$t_{dischrg} = \frac{1}{2f_{LINE}} N \quad (4)$$

また、 $V_{ACmin}$ は通常動作時の最小RMS入力電圧です。

## 出力過電圧保護 (OVP)

$V_{OUT(OVP)}$ は、定格値の5%を超える出力電圧であり、つまりVSENSEが5.25Vの $V_{OVP}$ スレッショルド(5Vリファレンス電圧+5%)を越えた値です。VSENSEが5.25Vを下回るまでの間、通常の制御ループがバイパスされ、GATE出力がディスエーブルになります。例えば、定格出力が400Vのシステムでは、 $V_{OUT(OVP)}$ は420Vです。

## 開ループ保護/スタンバイ(OLP/スタンバイ)

出力電圧帰還部品に障害が発生して、VSENSE入力からの信号が切断(開ループ)された場合には、電圧誤差アンプによって、GATE出力が最大デューティ・サイクルまで増加する可能性が高くな

ります。これを防ぐため、内部プルダウンによってVSENSEが強制的にLowにされます。出力電圧が定格電圧の16%を下回り、VSENSEが0.8Vを下回った場合、デバイスはスタンバイ・モードとなります。このモードでは、PWMのスイッチングが停止し、デバイスは引き続きオンですが、2.9mA未満のスタンバイ電流しか消費しません。また、このシャットダウン機能は、外部スイッチを使用してVSENSEをLowにすることも可能です。

## ISENSE開放ピン保護 (ISOP)

電流帰還部品に障害が発生して、ISENSE入力への信号が切断(開ループ)された場合には、PWM段によって、GATE出力が最大デューティ・サイクルまで増加する可能性が高くなります。これを防ぐため、内部のプルアップ・ソースによってISENSEが0.1V以上に駆動されることで、PWMスイッチングが停止し、デバイスはオンですが2.9mA未満のスタンバイ電流しか消費しない状態へと強制的に設定されます。このシャットダウン機能によって、OCP状態での継続動作が回避され、入力電流が大きく歪むのを防ぎます。

## 出力低電圧検出 (UVD) および 高速動的応答 (EDR)

通常動作時には、PFC出力電圧への外乱が小さいため、偏差が5%を超えることはまれであり、通常の電圧制御ループ・ゲインによって出力がレギュレーション状態に復帰します。ラインまたは負荷の変化が大きい場合に、出力電圧が-5%を超えて低下すると、出力低電圧が検出(UVD)され、高速動的応答(EDR)が動作して、低帯域幅電圧ループの遅い応答を高速化します。EDR時には、電圧誤差アンプのトランスコンダクタンスが約16倍増加し、電圧ループ補償コンデンサをレギュレーションに必要なレベルへと急速に充電します。VSENSE > 4.75Vになると、EDRは解除されます。ソフト・スタートが完了するまでの間、EDR機能はアクティブになりません。

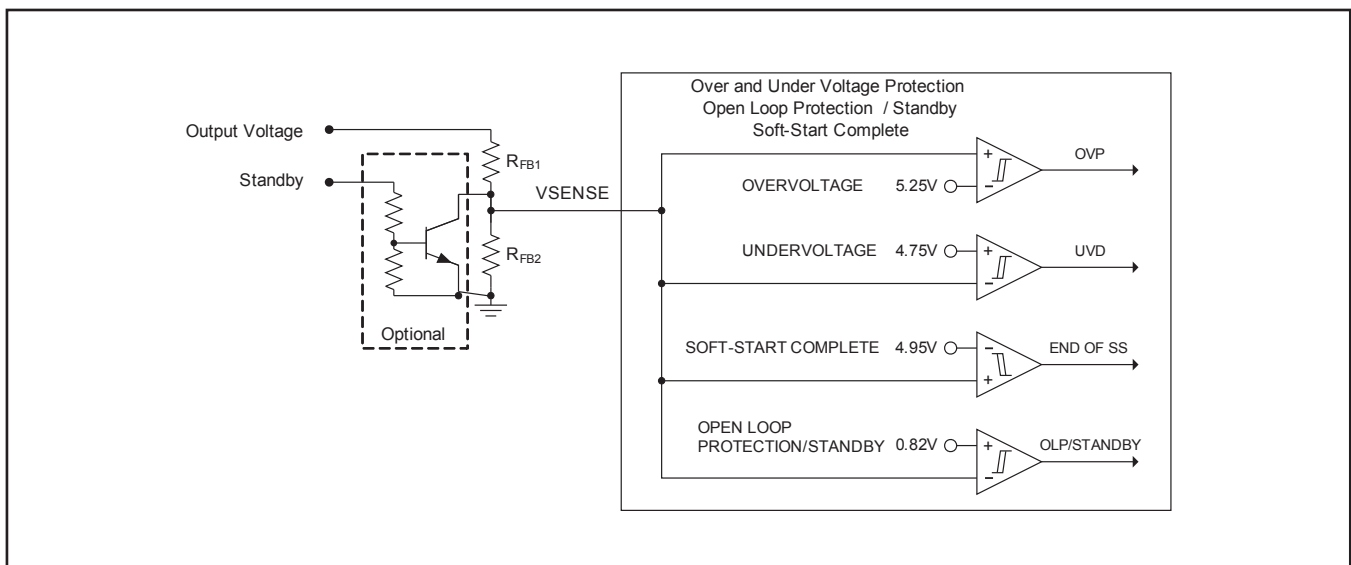


図 22. OVP、UVD、OLP/スタンバイ、ソフト・スタート完了



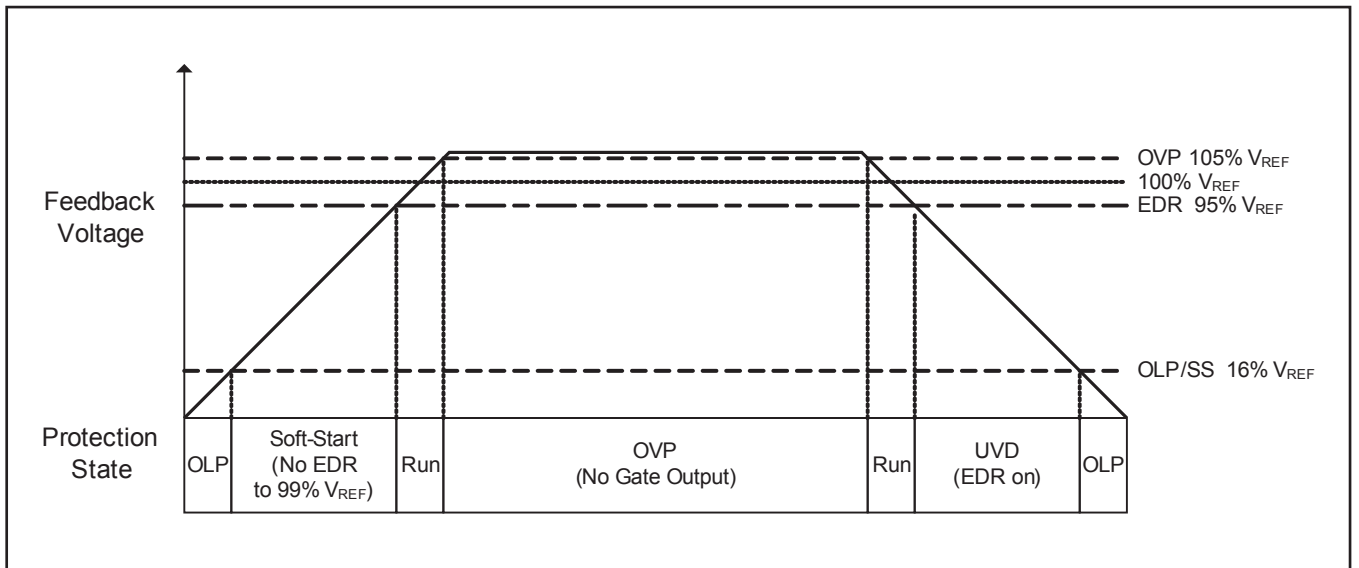


図 23. ソフト・スタートと保護状態

## 過電流保護

インダクタ電流は、入力整流回路のリターン・パス上にある小さな値の抵抗 $R_{ISENSE}$ によってセンスされます。この抵抗の反対側は、システム・グラウンドに固定されています。電圧はセンス抵抗の整流回路側でセンスされ、常に負の値です。ISENSEの電圧は-1.0の固定ゲインによってバッファリングされ、電流機能に対して正の内部信号を提供します。2つの過電流保護機能があり、ソフト過電流 (SOC) は出力での過負荷に対する保護、ピーク電流制限 (PCL) はインダクタの飽和に対する保護を提供します。

## ソフト過電流 (SOC)

ソフト過電流 (SOC) では、入力電流を制限します。SOCは、ISENSEの電流センス電圧が-0.73Vに達して内部VCOMレベルに影響を与えるとアクティブになり、PWMデューティ・サイクルが低下するよう制御ループが調整されます。

## ピーク電流制限 (PCL)

ピーク電流制限 (PCL) は、サイクル毎に動作します。ISENSEの電流センス電圧が-1.08Vに達すると、PCLが動作し、アクティブなスイッチ・サイクルが直ちに終了されます。PCLは、立ち上がりエッジでブランキングされ、誤作動に対するノイズ耐性を高めています。

## 電流センス抵抗 $R_{ISENSE}$

電流センス抵抗 $R_{ISENSE}$ の値は、ソフト過電流 (SOC) の最小スレッショルド値 $V_{SOC(min)} = 0.66V$ を使用して決定されます。通常動作中にこのスレッショルドのトリガによるデューティ・サイクルの低下を避けるため、抵抗値はピーク・インダクタ電流より10%大きな過負荷電流に対して決定されます。

$$R_{ISENSE} \leq \frac{V_{SOC(min)}}{1.1 I_{L\_PEAK(max)}} \quad (5)$$

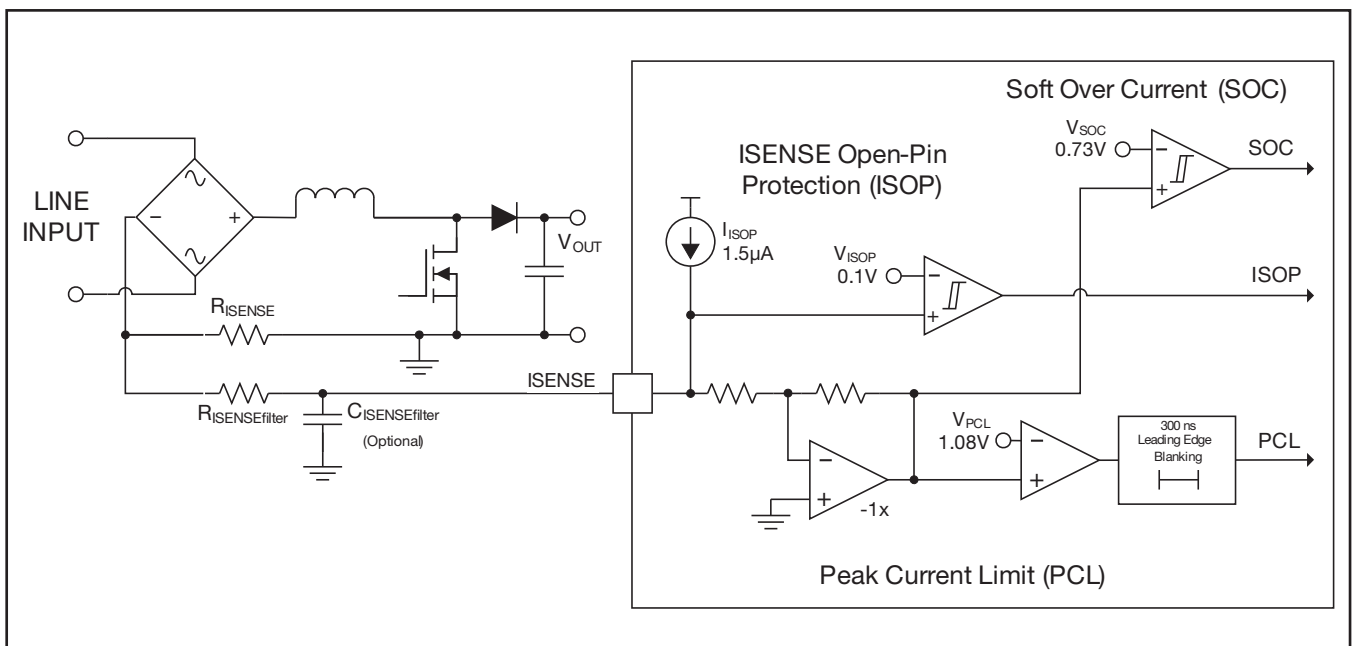


図 24. ソフト・スタートと保護状態

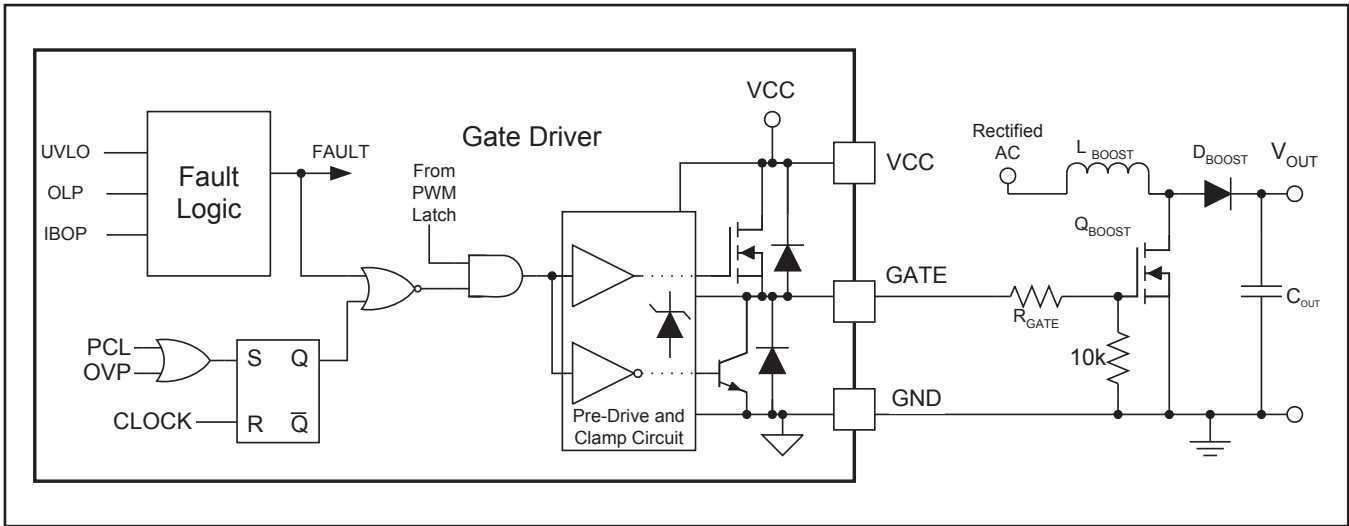


図 25. ゲート・ドライバ

$R_{ISENSE}$ では平均入力電流が検知されるため、入力電流が最大  
のとき、入力の低電圧ラインでワーストケースの電力消費となります。  
センス抵抗で消費される電力は、次の式で与えられます。

$$P_{RISENSE} = (I_{IN\_RMS(max)})^2 R_{ISENSE} \quad (6)$$

ピーク電流制限 (PCL) 保護により、センス抵抗にかかる電圧  
がPCLスレッシュホールド $V_{PCL}$ に達すると、出力ドライバはオフにな  
ります。絶対最大ピーク電流 $I_{PCL}$ は、次の式で与えられます。

$$I_{PCL} = \frac{V_{PCL}}{R_{ISENSE}} \quad (7)$$

## ゲート・ドライバ

GATE出力は、大きな値の合計MOSFETゲート容量を高い  
ターンオン/ターンオフ速度で直接駆動するために、電流に関して  
最適化された構造で設計されています。内部クランプにより、  
MOSFETゲートの電圧は12.5V(標準)に制限されます。VCC電圧  
がUVLOレベル未満のとき、GATE出力はオフ状態に保持されま  
す。外部のゲート駆動抵抗 $R_{GATE}$ を使用して、立ち上がり/立ち下  
がり時間を制限し、ゲート駆動回路の寄生インダクタンスおよび寄  
生容量によるリングングを抑制し、また、EMIを低減できます。  
抵抗の最終的な値は、レイアウトに関連した寄生要素およびその  
他の考慮事項によって決まります。MOSFETのゲートに近づけて、  
ゲートとグラウンドの間に10kΩの抵抗を配置することにより、浮遊  
ゲート容量が放電され、予期しないdv/dtトリガによるターンオンか  
らの保護に役立ちます。

## 電流ループ

システム電流ループの全体は、電流平均化アンプ段、パルス幅  
変調回路 (PWM) 段、外部ブースト・インダクタ段、および外部電  
流センス抵抗から構成されています。

## ISENSEおよびICOMP機能

電流センス抵抗からの負極性信号がバッファリングされ、  
ISENSE入力力で反転されます。その後、内部の正信号が電流アンプ

( $g_{mi}$ )によって平均化され、ICOMPピンに出力されます。ICOMPの  
電圧は、平均インダクタ電流に比例します。電流ループ補償および  
電流リップルのフィルタリングのために、ICOMPピンとGNDとの間  
に外部コンデンサが使用されます。平均化アンプのゲインは、内部  
VCOMP電圧によって決定されます。世界各国のACライン電圧範囲  
に対応するため、このゲインは非線形となっています。

デバイスが障害状態またはスタンバイ状態のときには、ICOMP  
は内部で4Vに接続されます。

## パルス幅変調回路

PWM段では、ICOMP信号を周期的なランプ電圧と比較するこ  
とにより、ランプ電圧がICOMP電圧を上回るときにHighとなるよ  
うな、立ち上がりエッジ変調の出力信号を生成します。ランプ電圧  
の傾きは、内部VCOMP電圧の非線形関数によって定義されます。

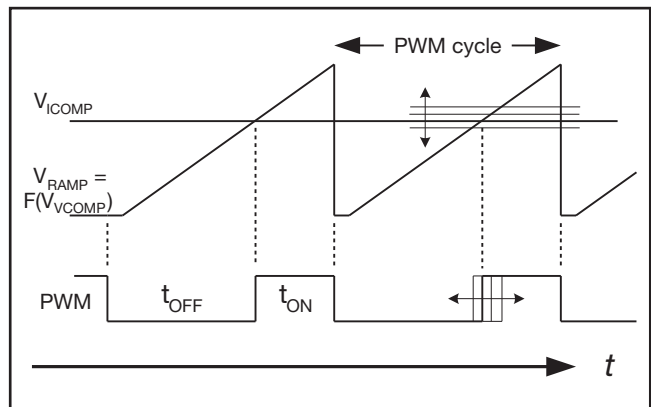


図 26. PWM生成

PWM出力信号は常に、内部クロックでトリガされ、サイクルの  
先頭でLowから開始されます。出力は最小オフ時間 $t_{OFF\_min}$ の間  
Lowに保持された後、ランプが直線的に上昇してICOMP電圧を  
通過します。このランプとICOMPの交点が $t_{OFF}$ を決定し、それ  
により $D_{OFF}$ を決定します。ブースト・トポロジの式から $D_{OFF} = V_{IN}/$   
 $V_{OUT}$ となり、また、 $V_{IN}$ は波形が正弦波で、ICOMPはインダク  
タ電流に比例するため、制御ループによってインダクタ電流は入力  
電圧波形に強制的に追従し、ブースト・レギュレーションが維持され  
ます。そのため、平均入力電流も正弦波となります。



## 制御ロジック

PWMコンパレータ段の出力は、GATE駆動段へと伝達され、デバイスに含まれる各種の保護機能の制御を受けます。GATE出力のデューティ・サイクルは最大99%が可能ですが、常に最小オフ時間 $t_{OFF\_min}$ が存在します。通常のデューティ・サイクルでの動作は、サイクル毎にOVPおよびPCLによって中断される場合があります。GATE出力パルスは、UVLO、IBOP、およびOLP/スタンバイによって終了される場合もあり、その後、SS動作が開始可能となるまで、出力が禁止されます。

## 電圧ループ

PFCコントローラの外側の制御ループは、電圧ループです。このループは、PFC出力センス段、電圧誤差アンプ段、および非線形ゲイン生成から構成されます。

## 出力センス

PFC出力電圧とGNDとの間の分圧抵抗回路によって、電圧制御ループのセンス・ブロックが形成されます。抵抗比は、目的の出力電圧および内部の5Vレギュレーション・リファレンス電圧によって決定されます。

VINS入力と同様に、VSENSE入力のバイアス電流は非常に低いいため、消費電力およびスタンバイ電流を最小限に抑えるために、実用的な最大の抵抗値を選択できます。VSENSE-GND間に小さなコンデンサを接続すると、高ノイズ環境で信号をフィルタリングできます。一般に、このフィルタの時定数は、100 $\mu$ s未満とする必要があります。

## 電圧誤差アンプ

トランスコンダクタンス誤差アンプ( $g_{mv}$ )は、VSENSEの電圧帰還信号と内部の5Vリファレンスとの差に比例する出力電流を生成します。この出力電流によってVCOMPピンの補償回路コンデンサが充電または放電され、システムの動作状態に対して適切なVCOMP電圧が設定されます。補償回路部品を適切に選択することで、ACライン範囲全体および0~100%の負荷範囲にわたって安定したPFCプリレギュレータを実現できます。また、前述したとおり、合計容量によってソフト・スタート時のVCOMP電圧の上昇レートが決定されます。

障害またはスタンバイ状態中は、アンプ出力VCOMPがGNDにプルダウンされ、補償コンデンサが初期のゼロ状態へと放電されます。通常、大きなコンデンサには直列抵抗が存在し、完全な放電をそれぞれの時定数(数百ミリ秒の場合あり)の分だけ遅延させます。UVLO後にVCCバイアス電圧が急速に除去された場合、VCOMP上の通常放電用トランジスタが駆動されなくなり、大きなコンデンサに高い電圧が蓄積されて、続くソフト・スタートの利点が失われる可能性があります。UCC28019Aには、VCCの除去後に補償回路をさらに放電するために、VCCバイアスなしで動作する並列放電パスが含まれています。

VSENSE入力に5%を超える出力電圧外乱が生じた場合、アンプは線形動作から外れます。過電圧が生じると、OVP機能が動作し、VSENSEがレギュレーション値の5%以内に返るまでGATE出力がオフになります。低電圧時には、UVD機能によってEDRが起動され、電圧誤差アンプのトランスコンダクタンスが約440 $\mu$ Sまで

直ちに増加します。この高いゲインによって、補償コンデンサを新しい動作レベルまで、より高速に充電できます。

## 非線形ゲイン生成

VCOMPの電圧を使用して、電流アンプのゲインおよびPWMランプの傾きを設定します。前述したとおり、この電圧は内部でバッファリングされた後、SOC機能によって変調されます。

電流ゲインとPWMの傾きによって、VCOMPの変化に伴うさまざまなシステム動作状態(ACライン電圧および出力負荷レベルによって設定)に対する調整が行われ、入力電圧に追従する低歪で高力率の入力電流波形が得られます。

## レイアウトのガイドライン

他のすべてのPWMコントローラと同様に、信号ピン上のフィルタ・コンデンサの有効性は、グラウンド・リターン完全性に依存します。UCC28019Aのピン配置は、パワー・グラウンド上の高 $di/dt$ 誘導ノイズを、十分なノイズ耐性のために必要な低電流の低ノイズ信号グラウンドから分離するために理想的です。デバイスのGNDピンにおけるスター・ポイント・グラウンド接続は、プリント基板上のグラウンド・プレーンの単純な切り離しによって実現できます。図27に示されるように、ISENSE、VINS、VCOMP、およびVSENSE上のコンデンサはすべて、コンバータの高電流リターン・パス(図中の“Power GND”)にはなく、グラウンド・プレーンの低ノイズ部分(図中の“Signal GND”)に直接戻される必要があります。図27の回路例では表面実装部品を使用しているため、ICOMPコンデンサC10にはGNDピンに対する独自の専用リターンがあります。

### レイアウト部品

レイアウト部品	
記号	機能
U1	UCC28019A
Q1	メイン・スイッチ
R1	R <sub>GATE</sub>
R5	GATE上のプルダウン抵抗
C13, C14	VCCバイパス・コンデンサ
C10	ICOMP補償、C <sub>ICOMP</sub>
R6	突入電流制限抵抗、R <sub>ISENSE</sub>
C11	ISENSEフィルタ、C <sub>ISENSE</sub>
R12, R13, R14	VSENSE上のR <sub>FB1</sub>
R18	VSENSE上のR <sub>FB2</sub>
C16	C <sub>VSENSE</sub>
R16, C17, C15	VCOMP補償部品、R <sub>VCOMP</sub> 、C <sub>VCOMP</sub> 、C <sub>VCOMP_P</sub>
C12, R17	VINS上のC <sub>VINS</sub> 、R <sub>VINS2</sub>
D2	ブースト・ダイオード

## 設計例

### 350W、ユニバーサル入力、390V<sub>DC</sub>出力、PFCコンバータ

この例では、UCC28019Aを使用した連続導通モード力率補正ブースト・コンバータの設計プロセスと部品選択を示します。目標設計は、ATX電源アプリケーション用のユニバーサル入力350W PFCです。この設計プロセスは、“UCC28019A Design Calculator” (TI文献番号SLUC117) スプレッドシートに直接対応しています。このスプレッドシートは、Texas Instruments WebサイトでUCC28019A製品フォルダのToolsセクションから入手できます。

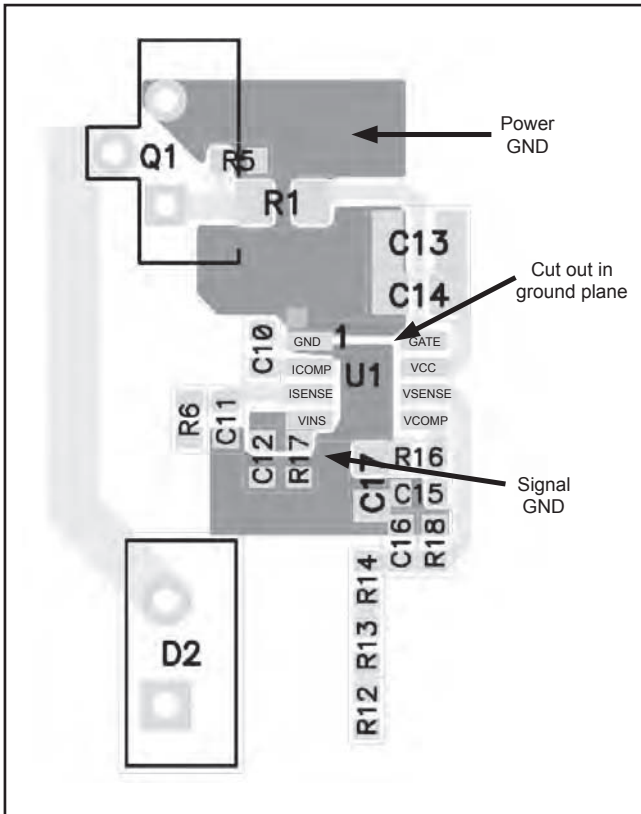


図 27. UCC28019Aの推奨レイアウト

パラメータ		測定条件	最小	標準	最大	単位
<b>入力特性</b>						
$V_{IN}$	入力電圧		85	115	265	VAC
$f_{LINE}$	入力周波数		47		63	Hz
	ブラウンアウト電圧	$V_{AC(on)}, I_{OUT} = 0.9 A$ $V_{AC(off)}, I_{OUT} = 0.9 A$		75 65		VAC
<b>出力特性</b>						
$V_{OUT}$	出力電圧	$85 VAC \leq V_{IN} \leq 265 VAC, 47 Hz \leq f_{LINE} \leq 63 Hz$ $0 A \leq I_{OUT} \leq 0.9 A$	380	390	402	VDC
$V_{RIPPLE(SW)}$	高周波出力電圧リップル	$V_{IN} = 115 VAC, f_{LINE} = 60 Hz, I_{OUT} = 0.9 A$ $V_{IN} = 230 VAC, f_{LINE} = 50 Hz, I_{OUT} = 0.9 A$			3.9 3.9	Vpp
$V_{RIPPLE(f_{LINE})}$	ライン周波数出力電圧リップル	$V_{IN} = 115 VAC, f_{LINE} = 60 Hz, I_{OUT} = 0.9 A$ $V_{IN} = 230 VAC, f_{LINE} = 50 Hz, I_{OUT} = 0.9 A$			19.5 19.5	
$I_{OUT}$	出力負荷電流	$85 VAC \leq V_{IN} \leq 265 VAC, 47 Hz \leq f_{LINE} \leq 63 Hz$			0.9	A
$P_{OUT}$	出力電力				350	W
$V_{OUT(OVP)}$	出力過電圧保護			410		V
$V_{OUT(UVP)}$	出力低電圧保護			370		
<b>制御ループ特性</b>						
$f_{SW}$	スイッチング周波数	$T_J = 25^\circ C$	61.7	65	68.3	kHz
$f_{(CO)}$	制御ループ帯域幅	$V_{IN} = 162 VDC, I_{OUT} = 0.45 A$		14		Hz
	位相マージン	$V_{IN} = 162 VDC, I_{OUT} = 0.45 A$		70		度
PF	力率	$V_{IN} = 115 VAC, I_{OUT} = 0.9 A$	0.98			
THD	全高調波歪	$V_{IN} = 115 VAC, f_{LINE} = 60 Hz, I_{OUT} = 0.9 A$		4.3%	10%	
		$V_{IN} = 230 VAC, f_{LINE} = 50 Hz, I_{OUT} = 0.9 A$		6.6%	10%	
$\eta$	全負荷効率	$V_{IN} = 115 VAC, f_{LINE} = 60 Hz, I_{OUT} = 0.9 A$	0.95			
$T_{AMB}$	周囲温度				50	$^\circ C$

表 1. 設計目標パラメータ



## 電流の計算

最初に、最大平均出力電流 $I_{OUT(max)}$ を決定します。

$$I_{OUT(max)} = \frac{P_{OUT(max)}}{V_{OUT}} \quad (8)$$

$$I_{OUT(max)} = \frac{350W}{390V} \cong 0.9A \quad (9)$$

最大入力RMSライン電流 $I_{IN\_RMS(max)}$ は、表1のパラメータと、効率および力率の初期假定値を使用して計算します。

$$I_{IN\_RMS(max)} = \frac{P_{OUT(max)}}{\eta V_{IN(min)} PF} \quad (10)$$

$$I_{IN\_RMS(max)} = \frac{350W}{0.92 \times 85V \times 0.99} = 4.52A \quad (11)$$

計算されたRMS値に基づいて、最大ピーク入力電流 $I_{IN\_PEAK(max)}$ および最大平均入力電流 $I_{IN\_AVG(max)}$  (波形を正弦波と假定) を計算できます。

$$I_{IN\_PEAK(max)} = \sqrt{2} I_{IN\_RMS(max)} \quad (12)$$

$$I_{IN\_PEAK(max)} = \sqrt{2} \times 4.52A = 6.39A \quad (13)$$

$$I_{IN\_AVG(max)} = \frac{2I_{IN\_PEAK(max)}}{\pi} \quad (14)$$

$$I_{IN\_AVG(max)} = \frac{2 \times 6.39A}{\pi} = 4.07A \quad (15)$$

## ブリッジ整流回路

整流ダイオードBR1での順方向電圧降下 $V_{F\_BRIDGE}$ を0.95Vと假定して、入力ブリッジ $P_{BRIDGE}$ での電力損失を計算できます。

$$P_{BRIDGE} = 2V_{F\_BRIDGE} I_{IN\_AVG(max)} \quad (16)$$

$$P_{BRIDGE} = 2 \times 0.95V \times 4.07A = 7.73W \quad (17)$$

## 入力コンデンサ

UCC28019Aは、連続導通モード・コントローラであり、インダクタのリップル電流はそれによって決定する必要があります。インダクタのリップル電流が大きいと、CCM/DCMの境界に影響を与え、軽負荷THDが高くなり、 $R_{SENSE}$ と $C_{ICOMP}$ の値の選択にも影響があります。インダクタ・リップル電流 $I_{RIPPLE}$ を20%とし、高周波リップル電圧係数 $\Delta V_{RIPPLE\_IN}$ を6%とすると、最小入力コンデンサ値 $C_{IN}$ は、最初に入力リップル電流 $I_{RIPPLE}$ および入力リップル電圧 $V_{IN\_RIPPLE(max)}$ を求めることで計算できます。

$$I_{RIPPLE} = \Delta I_{RIPPLE} I_{IN\_PEAK(max)} \quad (18)$$

$$\Delta I_{RIPPLE} = 0.2 \quad (19)$$

$$I_{RIPPLE} = 0.2 \times 6.39A = 1.28A \quad (20)$$

$$V_{IN\_RIPPLE(max)} = \Delta V_{RIPPLE\_IN} V_{IN\_RECTIFIED(min)} \quad (21)$$

$$\Delta V_{RIPPLE\_IN} = 0.06 \quad (22)$$

$$V_{IN\_RECTIFIED} = \sqrt{2} V_{IN} \quad (23)$$

$$V_{IN\_RECTIFIED(min)} = \sqrt{2} \times 85V = 120.2V \quad (24)$$

$$V_{IN\_RIPPLE(max)} = 0.06 \times 120.2V = 7.21V \quad (25)$$

これにより、入力Xコンデンサの値を計算できます。

$$C_{IN} = \frac{I_{RIPPLE}}{8f_{SW} V_{IN\_RIPPLE(max)}} \quad (26)$$

$$C_{IN} = \frac{1.28A}{8 \times 65kHz \times 7.21V} = 0.341 \mu F \quad (27)$$

0.33 $\mu$ F/275VACのX2フィルム・コンデンサを $C_{IN}$ に対して選択します。

## ブースト・インダクタ

ブースト・インダクタ $L_{BST}$ は、最大インダクタ・ピーク電流 $I_{L\_PEAK(max)}$ を決定した後に選択します。

$$I_{L\_PEAK(max)} = I_{IN\_PEAK(max)} + \frac{I_{RIPPLE}}{2} \quad (28)$$

$$I_{L\_PEAK(max)} = 6.39A + \frac{1.28A}{2} = 7.03A \quad (29)$$

ブースト・インダクタの最小値は、ワーストケースのデューティ・サイクル0.5に基づいて計算します。

$$L_{BST(min)} \geq \frac{V_{OUT} D(1-D)}{f_{SW(typ)} I_{RIPPLE}} \quad (30)$$

$$L_{BST(min)} \geq \frac{390V \times 0.5(1-0.5)}{65kHz \times 1.28A} \geq 1.17mH \quad (31)$$

実際に使用するブースト・インダクタの値は、1.25mHです。

最大デューティ・サイクル $DUTY_{(max)}$ を計算でき、これは最小入力電圧のときの値です。

$$DUTY_{(max)} = \frac{V_{OUT} - V_{IN\_RECTIFIED(min)}}{V_{OUT}} \quad (32)$$

$$V_{IN\_RECTIFIED(min)} = \sqrt{2} \times 85V = 120V \quad (33)$$

$$DUTY_{(max)} = \frac{390V - 120V}{390V} = 0.692 \quad (34)$$

## ブースト・ダイオード

ダイオードの損失は、125°Cでの順方向電圧降下 $V_F$ と、ダイオードの逆方向回復電荷 $Q_{RR}$ に基づいて見積もられます。この設計では、SiC(炭化ケイ素)ダイオードを使用します。このダイオードは多少価格が高くなりますが、 $Q_{RR}$ が0nCに等しいため、逆方向回復損失が実質的になくなります。

$$P_{DIODE} = V_{F\_125C} I_{OUT(max)} + 0.5 f_{SW(typ)} V_{OUT} Q_{RR} \quad (35)$$

$$V_{F\_125C} = 1.5V \quad (36)$$

$$Q_{RR} = 0nC \quad (37)$$

$$P_{DIODE} = 1.5V \times 0.897A + 0.5 \times 65kHz \times 390V \times 0nC = 1.35W \quad (38)$$

## スイッチング素子

スイッチの導通損失は、125°CでのFETの $R_{DS(on)}$ (FETのデータシートに記載)、およびドレイン - ソース間RMS電流 $I_{DS\_RMS}$ の計算値から見積もられます。

$$P_{COND} = I_{DS\_RMS}^2 R_{DSon(125C)} \quad (39)$$

$$R_{DSon(125C)} = 0.35\Omega \quad (40)$$

$$I_{DS\_RMS} = \frac{P_{OUT(max)}}{V_{IN\_RECTIFIED(min)}} \sqrt{2 - \frac{16V_{IN\_RECTIFIED(min)}}{3\pi V_{OUT}}} \quad (41)$$

$$I_{DS\_RMS} = \frac{350W}{120V} \sqrt{2 - \frac{16 \times 120V}{3\pi \times 390V}} = 3.54A \quad (42)$$

$$P_{COND} = 3.54A^2 \times 0.35\Omega = 4.38W \quad (43)$$

スイッチング損失は、ゲートの立ち上がり時間( $t_r$ )と立ち下がり時間( $t_f$ )、および出力コンデンサ損失を使用して見積もられます。

選択したデバイスに対しては、次のようになります。

$$t_r = 5.0ns, t_f = 4.5ns \quad (44)$$

$$C_{OSS} = 780pF \quad (45)$$

$$P_{SW} = f_{SW(typ)} (0.5V_{OUT} I_{IN-PEAK(max)} (t_r + t_f) + 0.5C_{OSS} V_{OUT}^2) \quad (46)$$

$$P_{SW} = 65kHz (0.5 \times 390V \times 6.39A (5n + 4.5ns) + 0.5 \times 780pF \times 390V^2) = 4.626W \quad (47)$$

合計FET損失は次のようになります。

$$P_{COND} + P_{SW} = 4.38W + 4.626W = 9.007W \quad (48)$$

## センス抵抗

内部の非線形電力制限のゲインに対応するため、 $R_{SENSE}$ の値は、ISENSEの最小SOCスレッショルド $V_{SOC}$ を使用して、最大ピーク・インダクタ電流より25%高いときにソフト過電流がトリガされるよう選択します。

$$R_{SENSE} = \frac{V_{SOC}}{I_{L\_PEAK(max)} \times 1.25} \quad (49)$$

$$R_{SENSE} = \frac{0.66V}{7.03A \times 1.25} = 0.075\Omega \quad (50)$$

使用可能な標準値抵抗の並列接続を使用して、センス抵抗を選択します。

$$R_{SENSE} = 0.067\Omega \quad (51)$$

センス抵抗で消費される電力 $P_{Rsense}$ を計算する必要があります。

$$P_{Rsense} = I_{IN\_RMS(max)}^2 R_{SENSE} \quad (52)$$

$$P_{Rsense} = (4.52A)^2 \times 0.067\Omega = 1.37W \quad (53)$$

ピーク電流制限PCLによる保護機能は、センス抵抗を流れる電流によって $R_{SENSE}$ にかかる電圧が $V_{PCL}$ スレッショルドに等しくなったときに、トリガされます。ワーストケース分析のために、最大 $V_{PCL}$ スレッショルドを使用します。

$$I_{PCL} = \frac{V_{PCL}}{R_{SENSE}} \quad (54)$$

$$I_{PCL} = \frac{1.15V}{0.067\Omega} = 17.16A \quad (55)$$

デバイスを突入電流から保護するために、ISENSEピンと直列に220 $\Omega$ の標準抵抗 $R_{ISENSE}$ を配置します。ISENSEピンのノイズ耐性を向上させるため、1000pFのコンデンサ $C_{ISENSE}$ をデバイスに近づけて配置します。

## 出力コンデンサ

出力コンデンサ $C_{OUT}$ の値は、コンバータのホールドアップ要件を満たすように選択されます。ダウンストリームのコンバータで、1ライン・サイクル( $t_{HOLDUP} = 1/f_{LINE(min)}$ )中にPFC段の出力が300Vの $V_{OUT\_HOLDUP(min)}$ を下回らないことが要求されると仮定した場合、コンデンサの最小計算値は次のようになります。

$$C_{OUT(min)} \geq \frac{2P_{OUT} t_{HOLDUP}}{V_{OUT}^2 - V_{OUT\_HOLDUP(min)}^2} \quad (56)$$

$$C_{OUT(min)} \geq \frac{2 \times 350W \times 21.28ms}{390V^2 - 300V^2} \geq 240\mu F \quad (57)$$

このコンデンサ値には20%のデレーティングが推奨されるため、実際に使用するコンデンサは270 $\mu F$ です。

最大ピーク・ツー・ピーク出力リップル電圧を出力電圧の5%未満に設定すると、コントローラの出力過電圧または出力低電圧保護機能がリップル電圧でトリガされないようになります。ライン周波数の2倍で発生する最大ピーク・ツー・ピーク・リップル電圧と、出力コンデンサのリップル電流を計算します。

$$V_{OUT\_RIPPLE(pp)} < 0.05V_{OUT} \quad (58)$$

$$V_{OUT\_RIPPLE(pp)} < 0.05 \times 390V < 19.5V_{pp} \quad (59)$$

$$V_{OUT\_RIPPLE(pp)} = \frac{I_{OUT}}{\pi(2f_{LINE(min)})C_{OUT}} \quad (60)$$

$$V_{OUT\_RIPPLE(pp)} = \frac{0.9A}{\pi(2 \times 47Hz) \times 270\mu F} = 11.26V \quad (61)$$

ライン周波数の2倍でのリップル電流定格要件は、次のようになります。

$$I_{Cout\_2fline} = \frac{I_{OUT(max)}}{\sqrt{2}} \quad (62)$$

$$I_{Cout\_2fline} = \frac{0.9A}{\sqrt{2}} = 0.635A \quad (63)$$

出力コンデンサを流れる高周波リップル電流も存在します。

$$I_{Cout\_HF} = I_{OUT(max)} \sqrt{\frac{16V_{OUT}}{3\pi V_{IN\_RECTIFIED(min)}} - 1.5} \quad (64)$$

$$I_{Cout\_HF} = 0.9A \sqrt{\frac{16 \times 390V}{3\pi \times 120V} - 1.5} = 1.8A \quad (65)$$

出力コンデンサでの合計リップル電流は、その両者の組み合わせであり、出力コンデンサはそれによって選択する必要があります。

$$I_{Cout\_RMS(total)} = \sqrt{I_{Cout\_2fline}^2 + I_{Cout\_HF}^2} \quad (66)$$

$$I_{Cout\_RMS(total)} = \sqrt{0.635A^2 + 1.8A^2} = 1.9A \quad (67)$$

## 出力電圧設定点

消費電力を低減し、電圧設定点誤差への寄与を最小限に抑えるために、電圧帰還分圧回路の上側抵抗 $R_{FB1}$ には $1M\Omega$ の使用を推奨します。各抵抗の最大許容電圧を超えないよう、複数の抵抗を直列で使用します。内部の5Vリファレンス $V_{REF}$ を使用して、出力電圧設計目標を満足するように、分圧回路の下側抵抗 $R_{FB2}$ を選択します。

$$R_{FB2} = \frac{V_{REF} R_{FB1}}{V_{OUT} - V_{REF}} \quad (68)$$

$$R_{FB2} = \frac{5V \times 1M\Omega}{390V - 5V} = 13.04k\Omega \quad (69)$$

$R_{FB2}$ に $13k\Omega$ を使用すると、公称出力電圧設定点が $391V$ となります。

過電圧保護OVDは、出力電圧が公称設定点の5%を超えたときにトリガされます。

$$V_{OUT(OVP)} = V_{SENSE_{OVP}} \left( \frac{R_{FB1} + R_{FB2}}{R_{FB2}} \right) \quad (70)$$

$$V_{OUT(OVP)} = 5.25V \times \left( \frac{1M\Omega + 13k\Omega}{13k\Omega} \right) = 410.7V \quad (71)$$

低電圧保護UVDは、出力電圧が公称設定点の5%を下回ったときにトリガされます。

$$V_{OUT(UVD)} = V_{SENSE_{UVD}} \left( \frac{R_{FB1} + R_{FB2}}{R_{FB2}} \right) \quad (72)$$

$$V_{OUT(UVD)} = 4.75V \times \left( \frac{1M\Omega + 13k\Omega}{13k\Omega} \right) = 371.6V \quad (73)$$

ノイズをフィルタリングするために、 $V_{SENSE}$ には小さなコンデンサを追加する必要があります。出力電圧の変動に対する制御応答時間が大きく低下するのを防ぐため、フィルタ・コンデンサの値は、RC時定数が $0.1ms$ 未満となるように制限します。注意深いレイアウトによって、この設計でのノイズは最小限に抑えられているため、必要なRC時定数はわずか $0.01ms$ です。

$$C_{VSENSE} = \frac{0.01ms}{R_{FB2}} \quad (74)$$

$$C_{VSENSE} = \frac{0.01ms}{13k\Omega} = 769pF \quad (75)$$



## ループ補償

電流ループと電圧ループの両方に対する補償部品の選択は、“UCC28019A Design Calculator” スプレッドシートによって簡単になります。これは、Texas Instruments WebサイトでUCC28019A製品フォルダのToolsセクションから入手できます。電流ループは、最初に内部コントローラ定数 $K_1$ および $K_{FQ}$ を使用して内部ループ変数の積 $M_1M_2$ を求めることで補償されます。

$$M_1M_2 = \frac{I_{OUT(max)}V_{OUT}^2R_{SENSE}K_1}{\eta^2V_{IN\_RMS}^2K_{FQ}} \quad (76)$$

$$K_{FQ} = \frac{1}{f_{SW(typ)}} \quad (77)$$

$$K_{FQ} = \frac{1}{65kHz} = 15.385\mu s \quad (78)$$

$$K_1 = 7 \quad (79)$$

$$\begin{aligned} M_1M_2 &= \frac{0.9A \times 391V^2 \times 0.067\Omega \times 7}{0.92^2 \times 115V^2 \times 15.385\mu s} \\ &= 0.374 \frac{V}{\mu s} \end{aligned} \quad (80)$$

VCOMPの動作点は図29に示されています。“Design Calculator” スプレッドシートを使用して、適切なVCOMP値を反復的に選択できます。

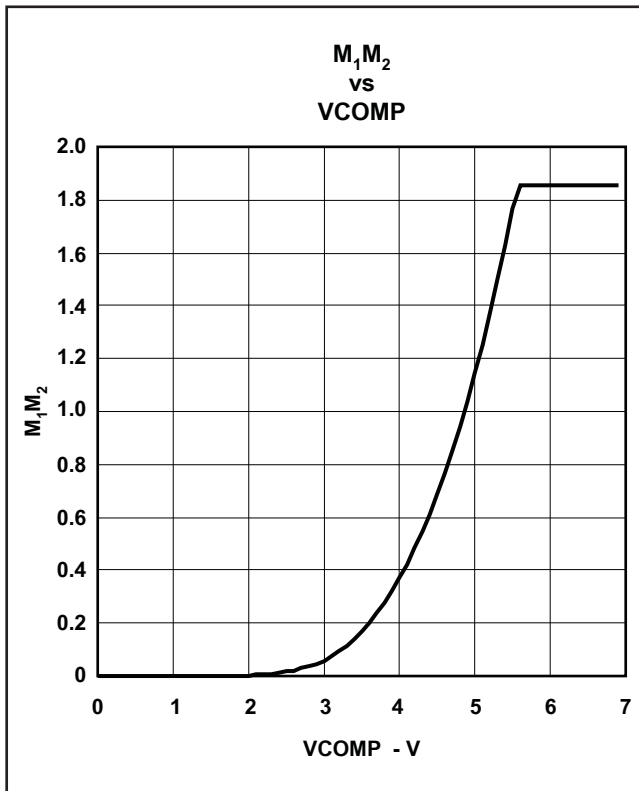


図 29.  $M_1M_2$  対 VCOMP

得られた $0.374V/\mu s$ の $M_1M_2$ 値では、図29からVCOMPが4にほぼ等しくなります。

個別のループ係数 $M_1$ (電流ループ・ゲイン係数)および $M_2$ (電圧ループPWMランプの傾き)は、以下の条件を用いて計算します。

電流ループ・ゲイン係数 $M_1$ :

- $0 < VCOMP < 2$ の場合

$$M_1 = 0.064 \quad (81)$$

- $2 \leq VCOMP < 3$ の場合

$$M_1 = 0.139 \times VCOMP - 0.214 \quad (82)$$

- $3 \leq VCOMP < 5.5$ の場合

$$M_1 = 0.279 \times VCOMP - 0.632 \quad (83)$$

- $5.5 \leq VCOMP < 7$ の場合

$$M_1 = 0.903 \quad (84)$$

この例では、次のようになります。

$$VCOMP = 4$$

$$M_1 = 0.279 \times 4 - 0.632 = 0.484 \quad (85)$$

PWMランプの傾き $M_2$ :

- $0 < VCOMP < 1.5$ の場合

$$M_2 = 0 \frac{V}{\mu s} \quad (86)$$

- $1.5 \leq VCOMP < 5.6$ の場合

$$M_2 = 0.1223 \times (VCOMP - 1.5)^2 \frac{V}{\mu s} \quad (87)$$

- $5.6 \leq VCOMP < 7$ の場合

$$M_2 = 2.056 \frac{V}{\mu s} \quad (88)$$

この例では、次のようになります。

$$VCOMP = 4$$

$$M_2 = 0.1223 \times (4 - 1.5)^2 \frac{V}{\mu s} = 0.764 \frac{V}{\mu s} \quad (89)$$

各ゲイン係数の積が、前に求めた $M_1M_2$ の値とほぼ等しいことを確認します。等しくない場合は、 $V_{COMP}$ を選択し直して、 $M_1M_2$ を再計算します。

$$M_1 \times M_2 = 0.484 \times 0.764 \frac{V}{\mu s} = 0.37 \frac{V}{\mu s} \quad (90)$$

$$0.37 \frac{V}{\mu s} \cong M_1 M_2 = 0.372 \frac{V}{\mu s} \quad (91)$$

次に、非線形ゲイン変数 $M_3$ を計算できます。

- $0 < V_{COMP} < 3$ の場合

$$M_3 = 0.0510 \times V_{COMP}^2 - 0.1543 \times V_{COMP} - 0.1167 \quad (92)$$

- $3 \leq V_{COMP} < 7$ の場合

$$M_3 = 0.1026 \times V_{COMP}^2 - 0.3596 \times V_{COMP} - 0.3085 \quad (93)$$

この例では、次のようになります。

$$\begin{aligned} V_{COMP} &= 4 \\ M_3 &= 0.1026 \times 4^2 - 0.3596 \\ &\quad \times 4 + 0.3085 = 0.512 \end{aligned} \quad (94)$$

電流平均化極の周波数 $f_{I_{AVG}}$ は、9.5kHzとなるよう選択します。そのために必要な $I_{COMP}$ 上のコンデンサ $C_{I_{COMP}}$ は、内部電流アンプのトランスコンダクタンス・ゲイン $g_{mi}$ を使用して決定されます。

$$C_{I_{COMP}} = \frac{g_{mi} M_1}{K_1 2\pi f_{I_{AVG}}} \quad (95)$$

$$C_{I_{COMP}} = \frac{0.95mS \times 0.484}{7 \times 2 \times \pi \times 9.5kHz} = 1100pF \quad (96)$$

$C_{I_{COMP}}$ に1200pFのコンデンサを使用すると、電流平均化極周波数が8.7kHzとなります。

$$f_{I_{AVG}} = \frac{g_{mi} M_1}{K_1 2\pi C_{I_{COMP}}} \quad (97)$$

$$f_{I_{AVG}} = \frac{0.95mS \times 0.484}{7 \times 2 \times \pi \times 1200pF} = 8.7kHz \quad (98)$$

電流ループの伝達関数をプロットできます。

$$\begin{aligned} G_{CL}(f) &= \frac{K_1 R_{SENSE} V_{OUT}}{K_{FQ} M_1 M_2 L_{BST}} \\ &\quad \times \frac{1}{s(f) + \frac{s(f)^2 K_1 C_{I_{COMP}}}{g_{mi} M_1}} \end{aligned} \quad (99)$$

$$G_{CLdB}(f) = 20 \log(|G_{CL}(f)|) \quad (100)$$

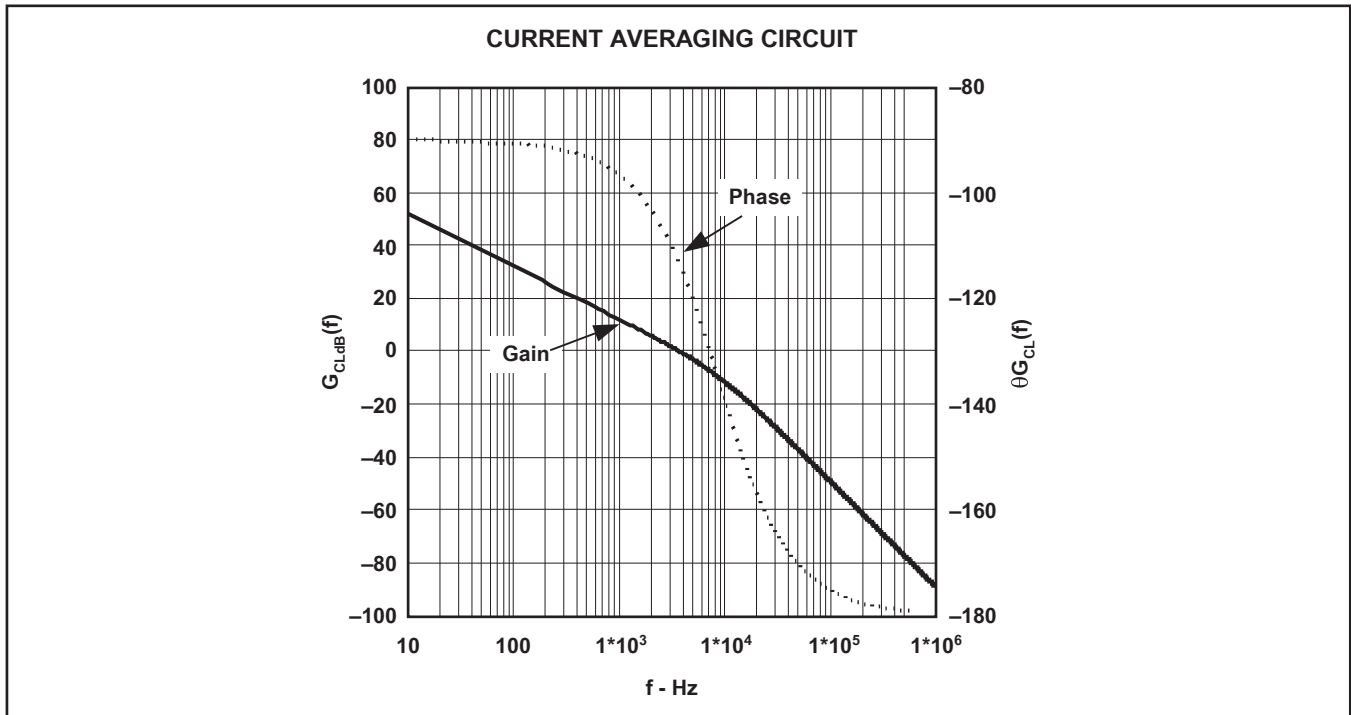


図 30. 電流平均化回路のボード線図



開ループ電圧伝達関数 $G_{VL}(f)$ には、電圧帰還ゲイン $G_{FB}$ と、パルス幅変調回路から電源段までのゲイン $G_{PWM\_PS}$ との積が含まれ、 $G_{PWM\_PS}$ にはパルス幅変調回路-電源段間の極 $f_{PWM\_PS}$ が含まれます。図31にプロット結果を示します。

$$G_{FB} = \frac{R_{FB2}}{R_{FB1} + R_{FB2}} \quad (101)$$

$$G_{FB} = \frac{13k\Omega}{1M\Omega + 13k\Omega} = 0.013 \quad (102)$$

$$f_{PWM\_PS} = \frac{1}{2\pi \frac{K_1 R_{SENSE} V_{OUT}^3 C_{OUT}}{K_{FO} M_1 M_2 V_{IN}^2 (typ)}} \quad (103)$$

$$f_{PWM\_PS} = \frac{1}{2\pi \frac{7 \times 0.067\Omega \times 391V^3 \times 270\mu F}{15.385\mu s \times 0.484 \times 0.764 \frac{V}{\mu s} \times 115V^2}} = 1.581Hz \quad (104)$$

$$G_{PWM\_PS}(f) = \frac{\frac{M_3 V_{OUT}}{M_1 M_2 \times 1\mu s}}{1 + \frac{s(f)}{2\pi f_{PWM\_PS}}} \quad (105)$$

$$G_{VL}(f) = G_{FB} G_{PWM\_PS}(f) \quad (106)$$

$$G_{VLdB}(f) = 20 \log(|G_{VL}(f)|) \quad (107)$$

電圧誤差アンプは、高周波ノイズを除去し、ゲイン振幅をロールオフするために、 $f_{PWM\_PS}$ 極に配置されるゼロ $f_{ZERO}$ と、20Hzに配置される極 $f_{POLE}$ によって補償されます。全体の電圧ループ・クロスオーバー $f_V$ は、10Hzが望ましい値です。これらに従って、電圧誤差アンプの補償部品を選択します。

$$f_{ZERO} = \frac{1}{2\pi R_{VCOMP} C_{VCOMP}} \quad (108)$$

$$f_{POLE} = \frac{1}{2\pi \frac{R_{VCOMP} C_{VCOMP} C_{VCOMP\_P}}{C_{VCOMP} + C_{VCOMP\_P}}} \quad (109)$$

$$G_{EA}(f) = gm_v \left[ \frac{1 + s(f) R_{VCOMP} C_{VCOMP}}{(C_{VCOMP} + C_{VCOMP\_P}) s(f) \left[ 1 + s(f) \left( \frac{R_{VCOMP} C_{VCOMP} C_{VCOMP\_P}}{C_{VCOMP} + C_{VCOMP\_P}} \right) \right]} \right] \quad (110)$$

$$f_V = 10Hz \quad (111)$$

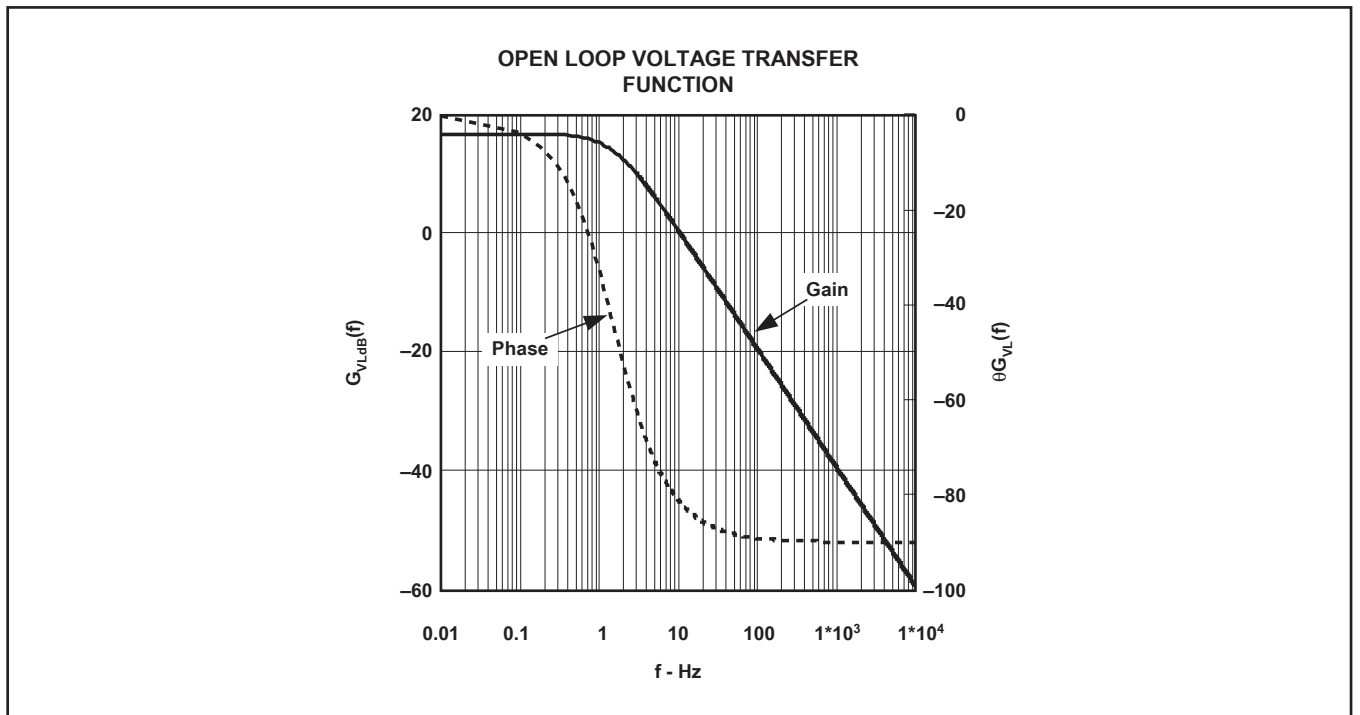


図 31. 開ループ電圧伝達関数のボード線図

図31および“Design Calculator”スプレッドシートから、10Hzでの電圧伝達関数の開ループ・ゲインは、約0.667dBとなります。並列コンデンサ $C_{VCOMP\_P}$ が直列コンデンサ $C_{VCOMP}$ よりもずっと小さく、ユニティ・ゲインが $f_V$ で得られ、ゼロが $f_{PWM\_PS}$ に配置されると見積もって、直列補償コンデンサを決定します。

$$C_{VCOMP} = \frac{gm_V \frac{f_V}{f_{PWM\_PS}}}{10^{\frac{G_{VL\_dB}(f)}{20}} \times 2\pi f_V} \quad (112)$$

$$C_{VCOMP} = \frac{42\mu S \times \frac{10Hz}{1.581Hz}}{10^{\frac{0.667dB}{20}} \times 2\pi \times 10Hz} = 3.92\mu F \quad (113)$$

$R_{VCOMP}$ には33.2kΩの抵抗を使用します。

$$R_{VCOMP} = \frac{1}{2\pi f_{ZERO} C_{VCOMP}} \quad (114)$$

$$R_{VCOMP} = \frac{1}{2\pi \times 1.581Hz \times 3.3\mu F} = 30.51k\Omega \quad (115)$$

$C_{VCOMP\_P}$ には0.22μFのコンデンサを使用します。

$$C_{VCOMP\_P} = \frac{C_{VCOMP}}{2\pi f_{POLE} R_{VCOMP} C_{VCOMP} - 1} \quad (116)$$

$$C_{VCOMP\_P} = \frac{3.3\mu F}{2\pi \times 20Hz \times 33.2k\Omega \times 3.3\mu F - 1} = 0.258\mu F \quad (117)$$

$C_{VCOMP}$ には3.3μFのコンデンサを使用します。

合計の開ループ伝達関数 $G_{VL\_total}$ には、各段の組み合わせが含まれ、図32のようにプロットされます。

$$G_{VL\_total}(f) = G_{FB}(f)G_{PWM\_PS}(f)G_{EA}(f) \quad (118)$$

$$G_{VL\_totaldB}(f) = 20 \log(|G_{VL\_total}(f)|) \quad (119)$$

## ブラウンアウト保護

VINSピンへの上側分圧抵抗は、過度の電力損失を生じないように選択します。VINSへの極めて低いバイアス電流は、 $R_{VINS1}$ の値を数百MΩにできることを意味します。実用的な目的には、通常、10MΩ未満の値を選択します。分圧抵抗回路に流れる入力バイアス電流の約150倍を仮定すると、 $R_{VINS1}$ は10MΩ未満になり、過度のノイズ寄与が生じずに、電力損失は最小限に保持されます。ブラウンアウト保護により、入力がユーザ・プログラミング可能な最小電圧 $V_{AC(off)}$ を下回るとゲート駆動がオフになり、入力が上昇して $V_{AC(on)}$ を上回るとオンになります。

$$I_{VINS} = 150 \times I_{VINS\_0V} \quad (120)$$

$$I_{VINS} = 150 \times 0.1\mu A = 15\mu A \quad (121)$$

$$V_{AC(on)} = 75V \quad (122)$$

$$V_{AC(off)} = 65V \quad (123)$$

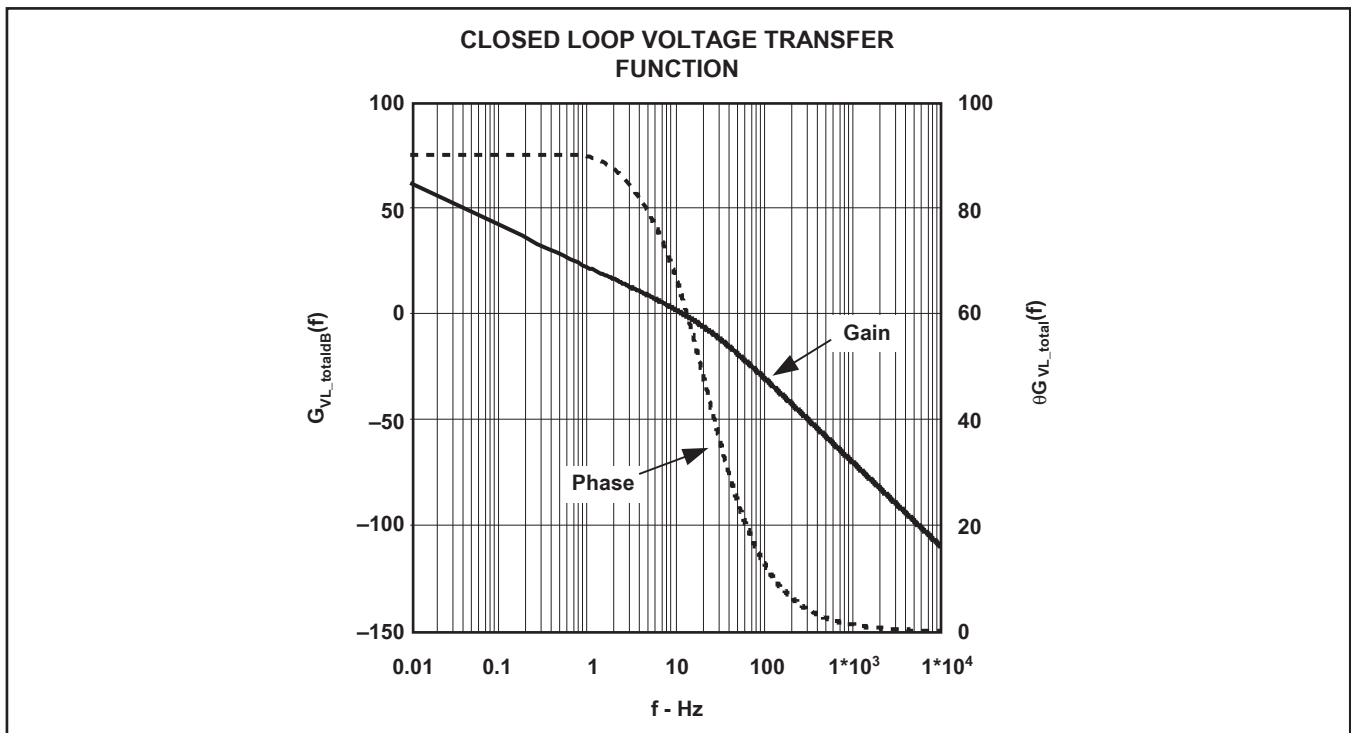


図 32. 閉ループ電圧ボード線図

$$R_{VINS1} = \frac{\sqrt{2} \times V_{AC(on)} - V_{F\_BRIDGE} - VINS_{ENABLE\_th(max)}}{I_{VINS}} \quad (124)$$

$$R_{VINS1} = \frac{\sqrt{2} \times 75V - 0.95V - 1.6V}{15\mu A} = 6.9M\Omega \quad (125)$$

6.5MΩの抵抗を選択します。

$$R_{VINS2} = \frac{VINS_{ENABLE\_th(max)} \times R_{VINS1}}{\sqrt{2} \times V_{AC(on)} - VINS_{ENABLE\_th(max)} - V_{F\_BRIDGE}} \quad (126)$$

$$R_{VINS2} = \frac{1.6V \times 6.5M\Omega}{\sqrt{2} \times 75V - 1.6V - 0.95V} = 100k\Omega \quad (127)$$

VINSのコンデンサC<sub>VINS</sub>は、放電時間が出力コンデンサのホールドアップ時間よりも長くなるように選択します。C<sub>OUT</sub>は1サイクルのホールドアップ時間を満足するよう選択されるため、C<sub>VINS</sub>は2.5ハーフライン・サイクルを満たすよう選択します。

$$t_{CVINS\_dischrg} = \frac{N_{HALF\_CYCLES}}{2 \times f_{LINE(min)}} \quad (128)$$

$$t_{CVINS\_dischrg} = \frac{2.5}{2 \times 47Hz} = 25.6ms \quad (129)$$

$$C_{VINS} = \frac{-t_{CVINS\_dischrg}}{R_{VINS2} \times \ln \left[ \frac{VINS_{BROWNOUT\_th(min)}}{0.9 \times V_{IN\_RMS(min)} \times \left( \frac{R_{VINS2}}{R_{VINS1} + R_{VINS2}} \right)} \right]} \quad (130)$$

$$C_{VINS} = \frac{-25.6ms}{100k\Omega \times \ln \left[ \frac{0.76V}{0.9 \times 85V \times \left( \frac{100k\Omega}{6.5M\Omega + 100k\Omega} \right)} \right]} = 0.63\mu F \quad (131)$$

## 参考資料

以下の参考文献、追加設計ツール、および設計ソフトウェアやモデルを含む他の参考資料へのリンクが、www.power.ti.comの“Technical Documents”で提供されています。

設計用スプレッドシート“UCC28019A Design Calculator” (Texas Instruments文献番号SLUC117)

## 関連製品

以下のデバイスは、UCC28019Aと同様な特性を持っています。

### 関連製品

デバイス	説明
UCC28019	8ピンCCM PFCコントローラ
UCC3817/18	フル機能PFCコントローラ
UC2853A	8ピンCCM PFCコントローラ

# パッケージ情報

## 製品情報

Orderable Device	Status <sup>(1)</sup>	Package Type	Package Drawing	Pins	Package Qty	Eco Plan <sup>(2)</sup>	Lead/Ball Finish	MSL Peak Temp <sup>(3)</sup>
UCC28019AD	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
UCC28019ADR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
UCC28019AP	ACTIVE	PDIP	P	8	50	Pb-Free (RoHS)	CU NIPDAU	N / A for Pkg Type

<sup>(1)</sup> マーケティング・ステータスは次のように定義されています。

**ACTIVE**: 製品デバイスが新規設計用に推奨されています。

**LIFEBUY**: TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

**NRND**: 新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

**PREVIEW**: デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

**OBSOLETE**: TIによりデバイスの生産が中止されました。

<sup>(2)</sup> エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) および Green (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

**TBD**: Pb-Free/Green変換プランが策定されていません。

**Pb-Free (RoHS)**: TIにおける“Lead-Free”または“Pb-Free” (鉛フリー) は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリープロセスでの使用に適しています。

**Pb-Free (RoHS Exempt)**: この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

**Green (RoHS & no Sb/Br)**: TIにおける“Green”は、“Pb-Free” (RoHS互換) に加えて、臭素 (Br) およびアンチモン (Sb) をベースとした難燃材を含まない (均質な材質中のBrまたはSb重量が0.1%を超えない) ことを意味しています。

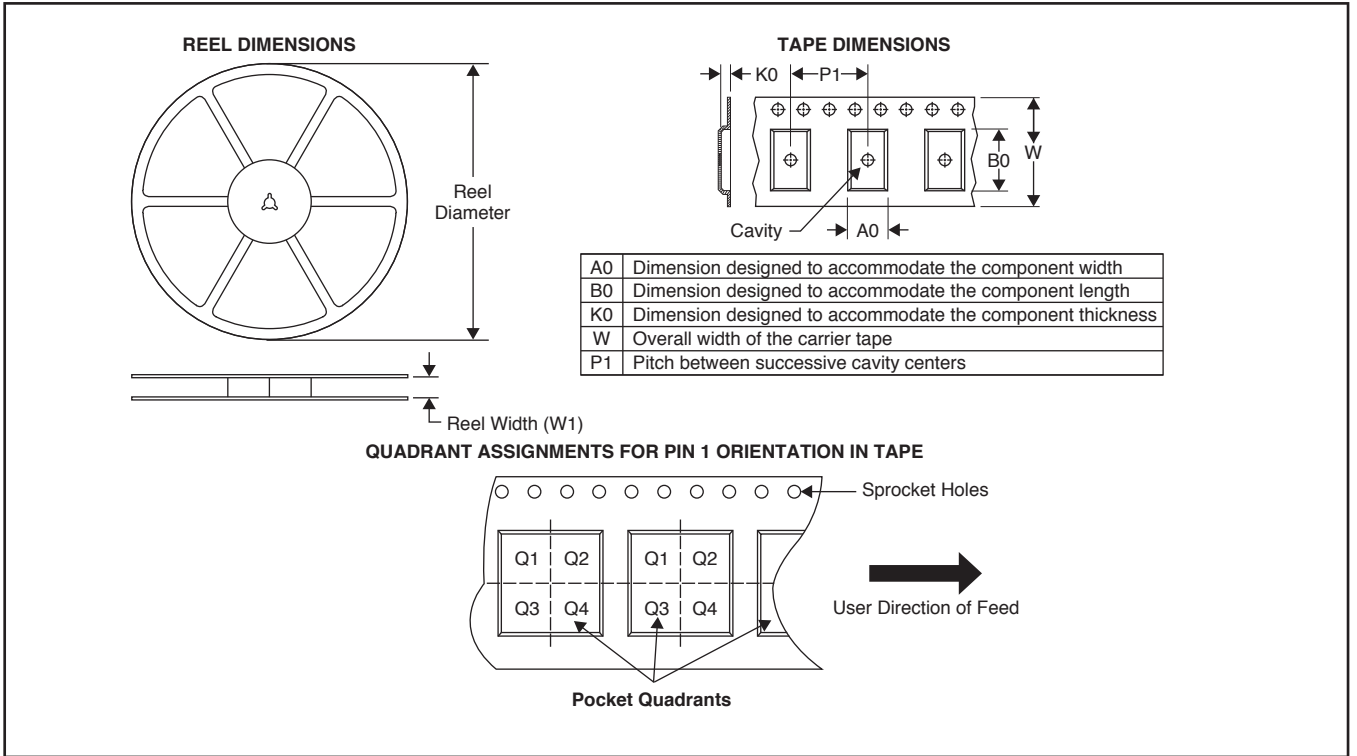
<sup>(3)</sup> MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

**重要な情報および免責事項**: このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行わないものではありません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任を負いかねます。

# パッケージ・材料情報

## テープおよびリール・ボックス情報

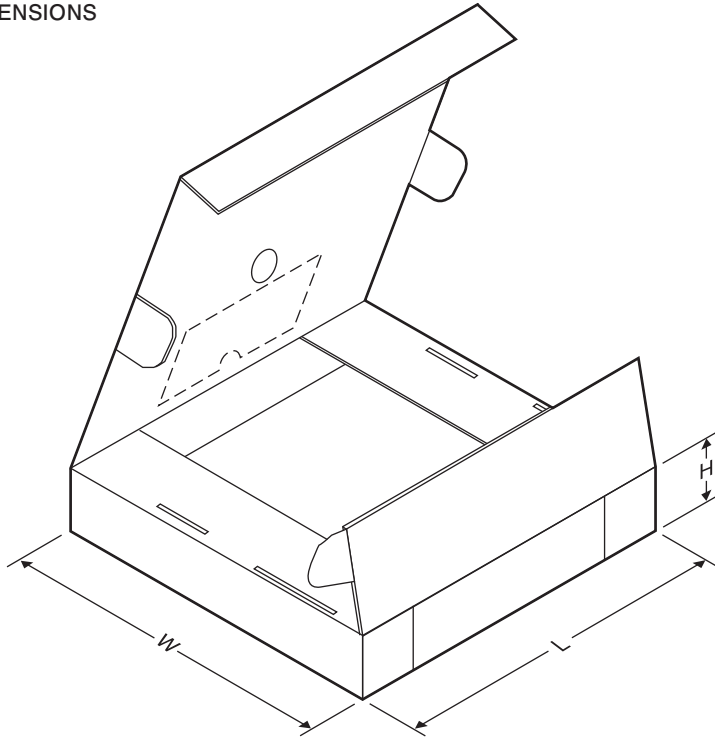


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
UCC28019ADR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

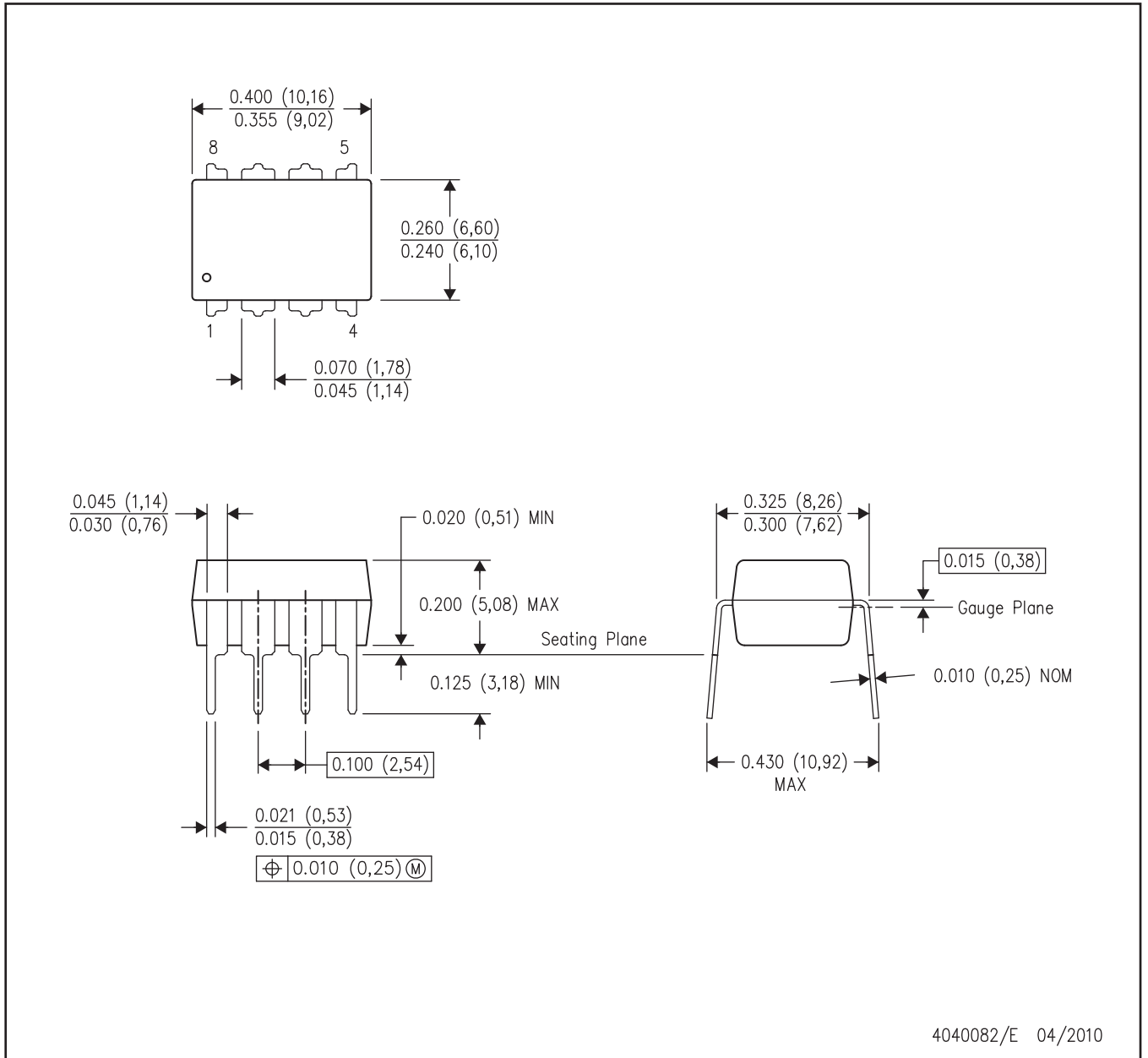
## パッケージ・マテリアル情報

### TAPE AND REEL BOX DIMENSIONS

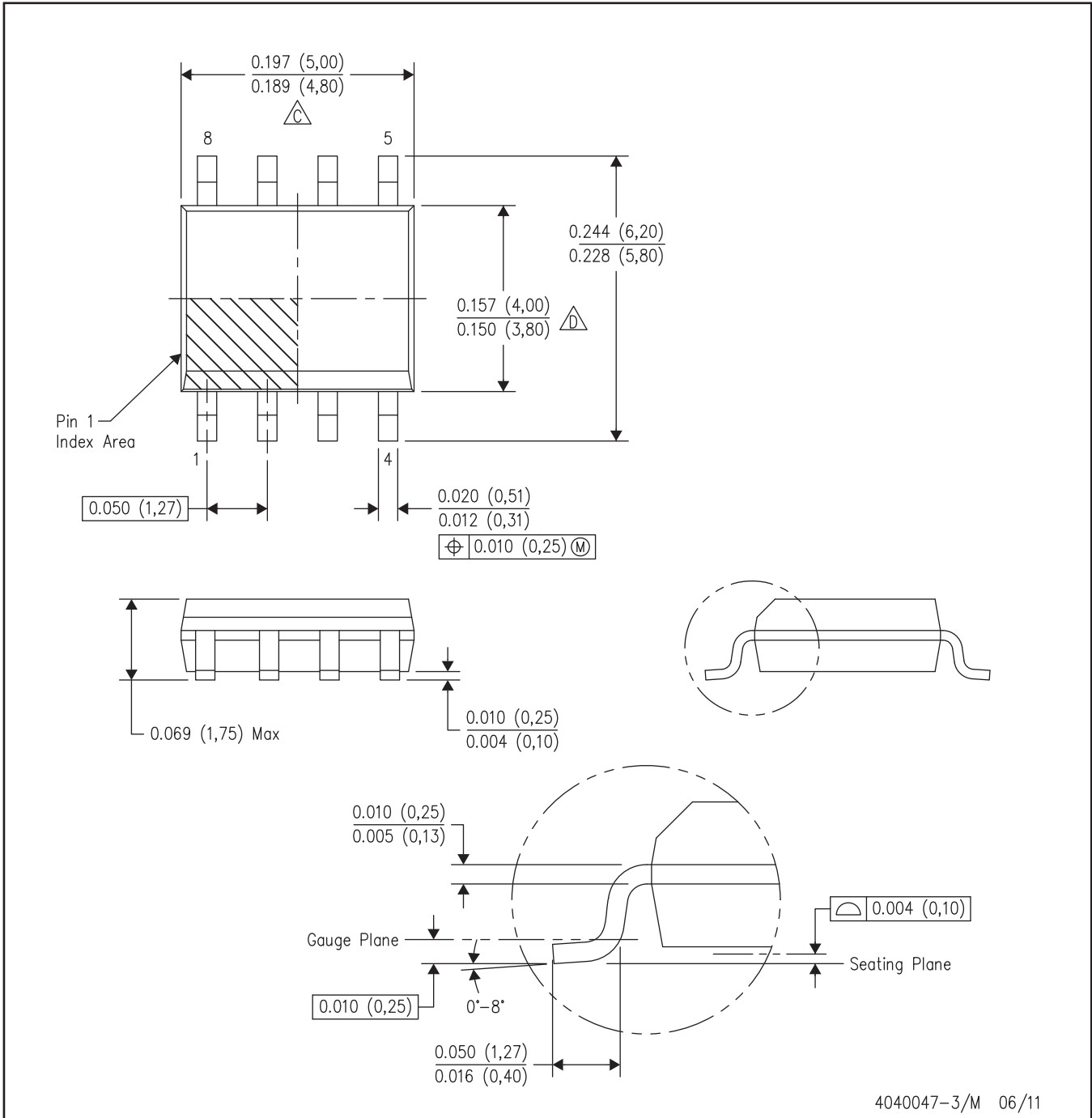


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
UCC28019ADR	SOIC	D	8	2500	340.5	338.1	20.6

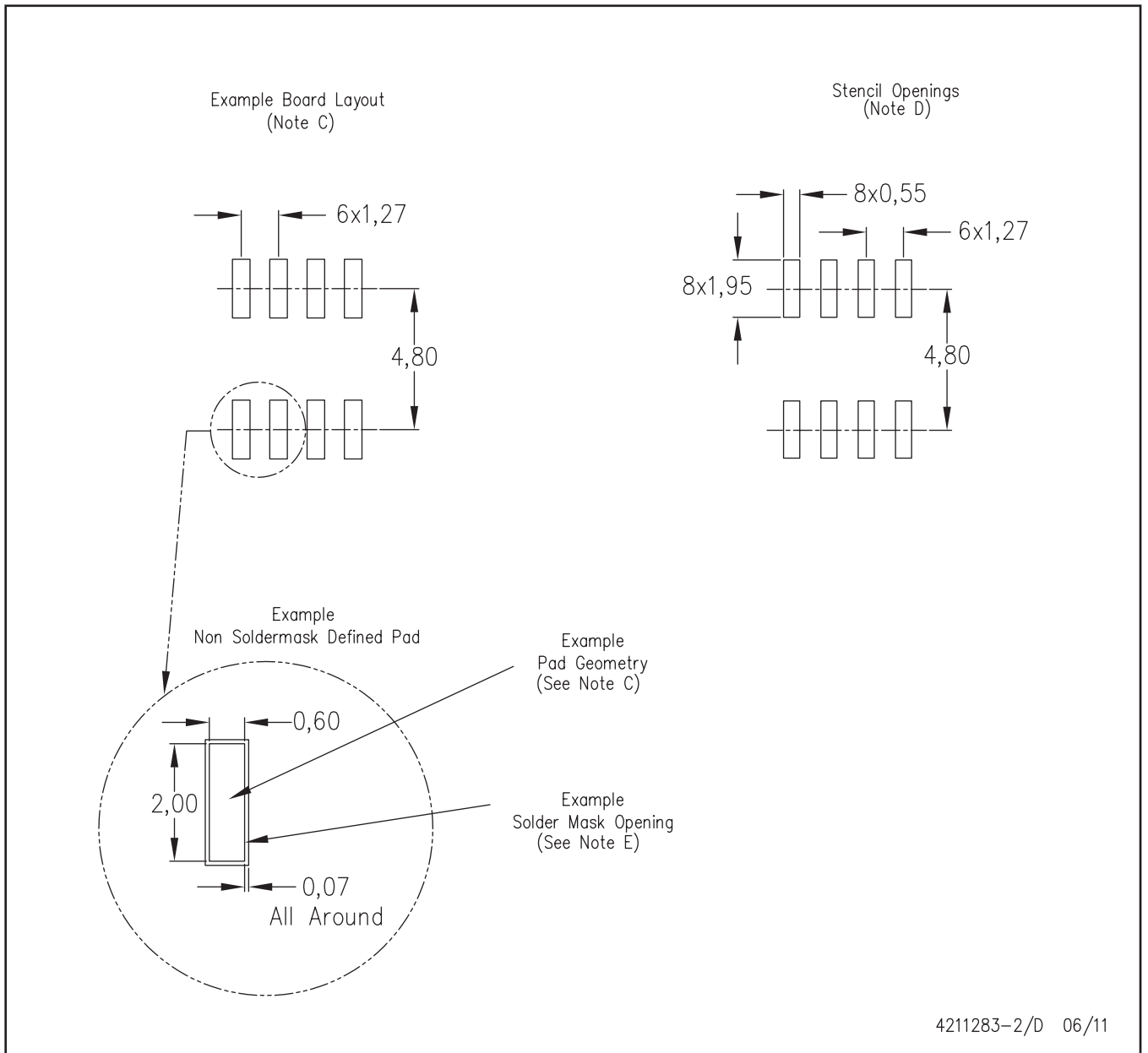


注: A. 全ての線寸法の単位はミリメートルです。  
 B. 図は予告なく変更することがあります。  
 C. JEDEC MS-001 variation BAに適合しています。



- 注: A. 全ての線寸法の単位はミリメートルです。  
 B. 図は予告なく変更することがあります。  
 C. ボディ寸法には、0.15mmを超えるモールド・フラッシュや突起は含まれません。  
 D. ボディ幅には、インターリード・フラッシュは含まれません。インターリード・フラッシュは、片側で0.017(0.43mm)を超えることはありません。  
 E. JEDEC MS-012 variation AAに適合しています。





- 注： A. 全ての線寸法の単位はミリメートルです。  
 B. 図は予告なく変更することがあります。  
 C. 代替設計については、資料IPC-7351を推奨します。  
 D. レーザ切断開口部の壁面を台形にし、角に丸みを付けることで、ペーストの離れがよくなります。ステンシル設計要件については、基板組み立て拠点にお問い合わせください。例に示したステンシル設計は、50%容積のメタルロード半田ペーストに基づいています。ステンシルに関する他の推奨事項については、IPC-7525を参照してください。  
 E. 半田マスクの許容差については、基板組み立て拠点にお問い合わせください。

# ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated (TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということの意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータブックもしくはデータシートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2012, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
    - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
  4. 機械的衝撃
    - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
  5. 熱衝撃
    - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
  6. 汚染
    - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
    - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上