

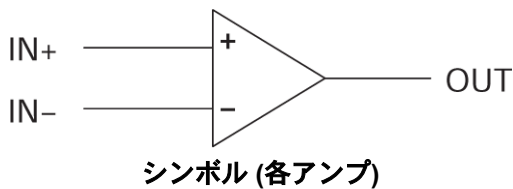
RC4559 デュアル 高性能オペアンプ

1 特長

- アンプ間のゲインとオフセットのマッチング
- ユニティゲイン帯域幅: 3MHz (標準値)
- スルーレート: 標準値 1.5V/μs
- 低い等価入力ノイズ電圧: 最大値 2μV/Hz (20Hz~20kHz)
- 周波数補償が不要
- ラッチアップなし
- 広い同相電圧範囲
- 低消費電力

2 アプリケーション

- AV レシーバ
- プロフェッショナル オーディオ ミキサ
- サウンドバー
- ワイヤレス スピーカ



3 概要

RC4559 はデュアル高性能オペアンプです。同相入力電圧が高く、ラッチアップがないため、オーディオ プリアンプやシグナル コンディショナなどの低ノイズ信号アプリケーションに適しています。このアンプは、設計で規定される動的性能と、汎用アンプをはるかに上回る出力駆動能力があります。

RC4559 は、0°C~70°Cで動作特性が規定されています。

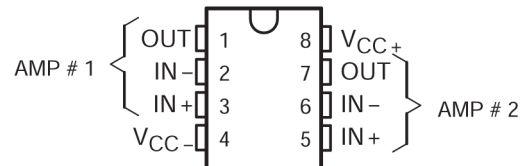
パッケージ情報

| 部品番号 | パッケージ (1) | 本体サイズ (公称) |
|--------|-------------|-----------------|
| RC4559 | D (SOIC, 8) | 4.90mm × 3.90mm |
| | P (PDIP, 8) | 9.81mm × 6.30mm |

製品情報 (2)

| 記号 | | OPERATING TEMPERATURE RANGE | 25°Cでの V _{IO} の最大 値 |
|--------|--------------|-----------------------------------|------------------------------------|
| デバイス | パッケージ サフィックス | | |
| RC4559 | D, P | -0°C~70°C | 6 mV |

- (1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。
- (2) D パッケージは、テープまたはリールで供給されています。注文時には、デバイスタイプに R という接尾辞を付けてください (RC4559DR など)。



D または P パッケージ、8 ピンの SOIC または PDIP (上面図)



Table of Contents

| | | | |
|-------------------------------------|----------|--|----------|
| 1 特長 | 1 | 5 Device and Documentation Support | 5 |
| 2 アプリケーション | 1 | 5.1 ドキュメントの更新通知を受け取る方法..... | 5 |
| 3 概要 | 1 | 5.2 サポート・リソース..... | 5 |
| 4 Specifications | 3 | 5.3 Trademarks..... | 5 |
| 4.1 Absolute Maximum Ratings..... | 3 | 5.4 静電気放電に関する注意事項..... | 5 |
| 4.2 Electrical Characteristics..... | 3 | 5.5 用語集..... | 5 |
| 4.3 Matching Characteristics..... | 4 | 6 Revision History | 5 |
| 4.4 Operating Characteristics..... | 4 | 7 Mechanical, Packaging, and Orderable Information | 5 |

4 Specifications

4.1 Absolute Maximum Ratings

over operating free-air temperature range (unless otherwise noted)

| | MIN | MAX | UNIT |
|--|-----|-----|------|
| Supply voltage V_{CC+} (see (1)) | | 18 | V |
| Supply voltage V_{CC-} (see (1)) | | -18 | V |
| Differential input voltage (see (2)) | | ±30 | V |
| Input voltage (any input, see (1) and (3)) | | ±15 | V |
| Short-circuit output current (see (4)) | | 125 | mA |
| Continuous total dissipation | | 500 | mW |
| Operating free-air temperature range | 0 | 70 | °C |
| Storage temperature range | -65 | 125 | °C |
| Lead temperature 1.6 mm (1/16 inch) from case for 10 seconds | | 260 | °C |

- (1) All voltage values, unless otherwise noted, are with respect to the zero reference level (ground) of the supply voltages where the zero reference level is the midpoint between V_{CC+} and V_{CC-} .
- (2) Differential voltages are at the noninverting input terminal with respect to the inverting input terminal.
- (3) The magnitude of the input voltage must never exceed the magnitude of the supply voltage or 15 volts, whichever is less.
- (4) Temperature or supply voltages must be limited to ensure that the dissipation rating is not exceeded.

4.2 Electrical Characteristics

at specified free-air temperature, $V_{CC+} = 15\text{ V}$, $V_{CC-} = -15\text{ V}$

| PARAMETER | | TEST CONDITIONS (1) | T_A (2) | MIN | TYP | MAX | UNIT |
|-----------------|--|---|------------|-------|------|-----|------|
| V_{IO} | Input offset voltage | $V_O = 0$ | 25°C | 2 | 6 | | mV |
| | | | Full Range | | 7.5 | | |
| I_{IO} | Input offset current | $V_O = 0$ | 25°C | 5 | 100 | | nA |
| | | | Full range | | 200 | | |
| I_{IB} | Input bias current | $V_O = 0$ | 25°C | 40 | 250 | | nA |
| | | | Full range | | 500 | | |
| V_I | Input voltage range | | 25°C | ± 12 | ± 13 | | V |
| V_{OM} | Maximum peak output voltage swing | $R_L \geq 3\text{ k}\Omega$ | 25°C | ± 12 | ± 13 | | V |
| | | $R_L = 600\ \Omega$ | 25°C | ± 9.5 | ± 10 | | |
| | | $R_L \geq 2\text{ k}\Omega$ | Full range | | ± 10 | | |
| V_I | Input voltage range | $V_O = \pm 10\text{ V}$, $R_L = 2\text{ k}\Omega$ | 25°C | 20 | 300 | | V/mV |
| | | | Full range | | 15 | | |
| B_{OM} | Maximum output-swing bandwidth | $V_{OPP} = 20\text{ V}$, $R_L = 2\text{ k}\Omega$ | 25°C | 24 | 32 | | kHz |
| B_1 | Unity-gain bandwidth | | 25°C | | 4 | | MHz |
| r_i | Input resistance | | 25°C | 0.3 | 1 | | MΩ |
| CMRR | Common-mode rejection ratio | $V_O = 0$ | 25°C | 80 | 100 | | dB |
| k_{SVS} | Supply voltage sensitivity ($\Delta V_{IO}/\Delta V_{CC}$) | $V_O = 0$ | 25°C | | 10 | 75 | μV/V |
| V_n | Equivalent input noise voltage (closed loop) | $A_{VD} = 100$, $R_S = 1\text{ k}\Omega$, $f = 20\text{ Hz}$ to 20 kHz | 25°C | | 1.4 | 2 | μV |
| I_n | Equivalent input noise current | $f = 20\text{ Hz}$ to 20 kHz | 25°C | | 25 | | pA |
| I_{CC} | Supply current (both amplifiers) | No load, No signal | 25°C | | 3.3 | 5.6 | mA |
| | | | 0°C | | 4 | 6.6 | |
| | | | 70°C | | 3 | 5 | |
| V_{O1}/V_{O2} | Crosstalk attenuation | $A_{VD} = 100$, $R_S = 1\text{ k}\Omega$, $f = 10\text{ kHz}$ | 25°C | | 90 | | dB |

- (1) All characteristics are specified under open-loop operation, unless otherwise noted.

(2) Full range operating free-air temperature range is 0°C to 70°C.

4.3 Matching Characteristics

at $V_{CC+} = 15\text{ V}$, $V_{CC-} = -15\text{ V}$, $T_A = 25^\circ\text{C}$

| PARAMETER | | TEST CONDITIONS | MIN | TYP | MAX | UNIT |
|-----------|---|--|-----|-----------|-----|------|
| V_{IO} | Input offset voltage | $V_O = 0$ | | ± 0.2 | | mV |
| I_{IO} | Input offset current | $V_O = 0$ | | ± 7.5 | | nA |
| I_{IB} | Input bias current | $V_O = 0$ | | ± 15 | | nA |
| A_{VD} | Large-signal differential voltage amplification | $V_O = \pm 10\text{ V}$, $R_L = 2\text{ k}\Omega$ | | ± 1 | | dB |

4.4 Operating Characteristics

$V_{CC+} = 15\text{ V}$, $V_{CC-} = -15\text{ V}$, $T_A = 25^\circ\text{C}$

| PARAMETER | | TEST CONDITIONS | MIN | TYP | MAX | UNIT |
|-----------|-------------------------|---|-----|-----|-----|------------------|
| t_r | Rise time | $V_I = 20\text{ mV}$, $R_L = 2\text{ k}\Omega$, $C_L = 100\text{ pF}$ | | 80 | | μs |
| | Overshoot | | | 18% | | |
| SR | Slew rate at unity gain | $V_I = 10\text{ mV}$, $R_L = 2\text{ k}\Omega$, $C_L = 100\text{ pF}$ | 1.5 | 2 | | V/ μs |

5 Device and Documentation Support

TI offers an extensive line of development tools. Tools and software to evaluate the performance of the device, generate code, and develop solutions are listed below.

5.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、[ti.com](https://www.ti.com) のデバイス製品フォルダを開いてください。「更新の通知を受け取る」をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取れます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

5.2 サポート・リソース

TI E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらは TI の仕様を構成するものではなく、必ずしも TI の見解を反映したものではありません。TI の[使用条件](#)を参照してください。

5.3 Trademarks

TI E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

5.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

5.5 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

6 Revision History

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

| Changes from Revision * (June 1988) to Revision A (December 2024) | Page |
|---|------|
| ドキュメント全体にわたって表、図、相互参照の採番方法を更新..... | 1 |
| 「特長」から削除: Raytheon RC4559 と交換可能な設計..... | 1 |
| Removed duration of output short-circuit to ground specification in <i>Absolute Maximum Ratings</i> table..... | 3 |
| Added maximum output short-circuit value of 125mA to <i>Absolute Maximum Ratings</i> table..... | 3 |
| Removed the minimum limit for the <i>unity-gain bandwidth</i> parameter in the <i>Electrical Characteristics</i> table..... | 3 |
| Removed the minimum limit for the <i>Maximum output-swing bandwidth</i> parameter in the <i>Electrical Characteristics</i> table..... | 3 |

7 Mechanical, Packaging, and Orderable Information

The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.

PACKAGING INFORMATION

| Orderable Device | Status (1) | Package Type | Package Drawing | Pins | Package Qty | Eco Plan (2) | Lead finish/ Ball material (6) | MSL Peak Temp (3) | Op Temp (°C) | Device Marking (4/5) | Samples |
|------------------|---------------|--------------|-----------------|------|-------------|-----------------|--------------------------------------|----------------------|--------------|-------------------------|---------|
| RC4559D | OBSOLETE | SOIC | D | 8 | | TBD | Call TI | Call TI | 0 to 70 | RC4559 | |
| RC4559DR | ACTIVE | SOIC | D | 8 | 2500 | RoHS & Green | NIPDAU | Level-1-260C-UNLIM | 0 to 70 | RC4559 | Samples |
| RC4559P | ACTIVE | PDIP | P | 8 | 50 | RoHS & Green | NIPDAU | N / A for Pkg Type | 0 to 70 | RC4559P | Samples |

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

| Device | Package Type | Package Drawing | Pins | SPQ | Reel Diameter (mm) | Reel Width W1 (mm) | A0 (mm) | B0 (mm) | K0 (mm) | P1 (mm) | W (mm) | Pin1 Quadrant |
|----------|--------------|-----------------|------|------|--------------------|--------------------|---------|---------|---------|---------|--------|---------------|
| RC4559DR | SOIC | D | 8 | 2500 | 330.0 | 12.4 | 6.4 | 5.2 | 2.1 | 8.0 | 12.0 | Q1 |

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

| Device | Package Type | Package Drawing | Pins | SPQ | Length (mm) | Width (mm) | Height (mm) |
|----------|--------------|-----------------|------|------|-------------|------------|-------------|
| RC4559DR | SOIC | D | 8 | 2500 | 353.0 | 353.0 | 32.0 |

TUBE


*All dimensions are nominal

| Device | Package Name | Package Type | Pins | SPQ | L (mm) | W (mm) | T (μm) | B (mm) |
|---------|--------------|--------------|------|-----|--------|--------|--------|--------|
| RC4559P | P | PDIP | 8 | 50 | 506 | 13.97 | 11230 | 4.32 |
| RC4559P | P | PDIP | 8 | 50 | 506 | 13.97 | 11230 | 4.32 |

P (R-PDIP-T8)

PLASTIC DUAL-IN-LINE PACKAGE



- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. Falls within JEDEC MS-001 variation BA.



D0008A

PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed $.006$ [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated