

# **LMV331,LMV339,LMV393**

*LMV331 Single / LMV393 Dual / LMV339 Quad General Purpose, Low Voltage,  
Tiny Pack Comparators*



Literature Number: JAJ577

## LMV331 (シングル)/LMV393 (デュアル)/LMV339 (クワッド)、 低電圧、汎用タイニー・コンパレータ

### 概要

LMV331 (シングル)/LMV393 (デュアル)/LMV339 (クワッド) は、汎用品として知られている LM393/339 (動作電圧: 5V ~ 30V) の低電圧 (動作電圧: 2.7V ~ 5V) バージョンです。LMV331 は省スペースタイプの 5 ピン SC70 と 5 ピン SOT23、LMV393 は 8 ピン SOIC と 8 ピン MSOP、LMV339 は 14 ピン SOIC と 14 ピン TSSOP のパッケージで供給します。5 ピン SC70 は、5 ピン SOT23 の約半分のサイズです。

LMV331/393/339 は、省スペース、低電圧、低消費電力の特性を持つため、ポータブル製品の回路設計で経済的に使用できます。これらのコンパレータは、よく知られている LM393/339 を超える仕様を提供します。

このデバイスは、ナショナル セミコンダクターの先進のサブミクロン・シリコン・ゲート BiCMOS プロセスで製造されています。LMV331/393/339 は、ノイズ特性を改善するため、入出力段がバイポーラタイプで構成されています。

### 特長

(特記のない限り、5V 電源、標準値です。)

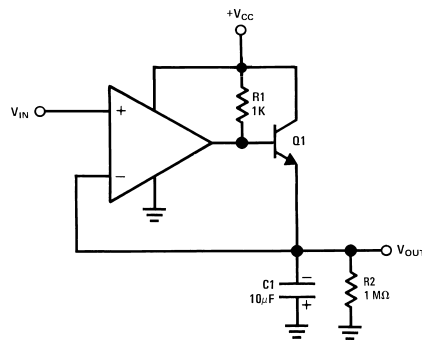
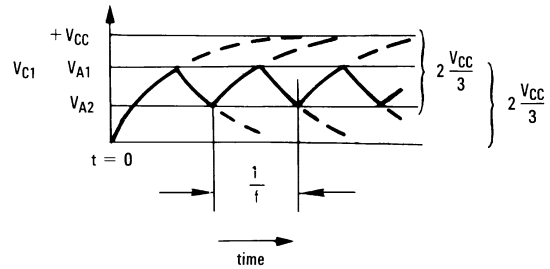
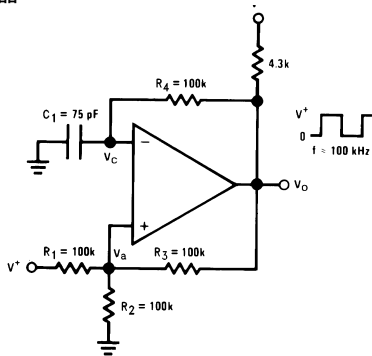
2.7V、5V で特性を規定	
動作温度範囲	- 40 ~ + 85
低消費電流	60 μA/ チャンネル
グラウンドを含む同相入力電圧範囲	
低出力飽和電圧	200 mV
伝搬遅延	200 ns
省スペース 5 ピン SC70、5 ピン SOT23 パッケージ	

### アプリケーション

- モバイル・コミュニケーション
- ノート型 PC、PDA
- バッテリー駆動システム
- 汎用携帯機器
- 汎用低電圧アプリケーション

### 代表的なアプリケーション

#### 方形波発振器



Positive Peak Detector

**絶対最大定格 (Note 1)**

本データシートには軍用・航空宇宙用の規格は記載されていません。関連する電気的信頼性試験方法の規格を参照ください。

ESD 耐圧 (Note 2)	
人体モデル LMV331/ 393/ 339	800V
マシン・モデル LMV331/339/393	120V
差動入力電圧	±電源電圧
電源電圧 ( $V^+ - V^-$ )	5.5V
ハンダ付け条件	
赤外線または対流方式 (20 秒)	235
保存温度範囲	- 65 ~ + 150
最大接合部温度 (Note 3)	150

**動作定格 (Note 1)**

電源電圧	2.7V ~ 5V
温度範囲	LMV393、LMV339、LMV331 - 40 ~ + 85
熱抵抗 ( $\theta_{JA}$ )	
5 $\hookrightarrow$ SC70	478 /W
5 $\hookrightarrow$ SOT23	265 /W
8 $\hookrightarrow$ SOIC	190 /W
8 $\hookrightarrow$ MSOP	235 /W
14 $\hookrightarrow$ SOIC	145 /W
14 $\hookrightarrow$ TSSOP	155 /W

**2.7V DC 電気的特性**

特記のない限り、すべてのリミット値は  $T_J = 25^\circ\text{C}$ 、 $V^+ = 2.7\text{V}$ 、 $V^- = 0\text{V}$  に対して保証されます。太字表記のリミット値は全動作温度範囲に対して適用されます。

Symbol	Parameter	Conditions	Min (Note 5)	Typ (Note 4)	Max (Note 5)	Units
$V_{OS}$	Input Offset Voltage			1.7	7	mV
$TCV_{OS}$	Input Offset Voltage Average Drift			5		$\mu\text{V}/^\circ\text{C}$
$I_B$	Input Bias Current			10	250 <b>400</b>	nA
$I_{OS}$	Input Offset Current			5	50 <b>150</b>	nA
$V_{CM}$	Input Voltage Range			-0.1		V
				2.0		V
$V_{SAT}$	Saturation Voltage	$I_{SINK} \leq 1\text{ mA}$		120		mV
$I_O$	Output Sink Current	$V_O \leq 1.5\text{V}$	5	23		mA
$I_S$	Supply Current	LMV331		40	100	$\mu\text{A}$
		LMV393		70	140	$\mu\text{A}$
		Both Comparators				
		LMV339		140	200	$\mu\text{A}$
	Output Leakage Current			.003	1	$\mu\text{A}$

**2.7V AC 電気的特性**

$T_J = 25^\circ\text{C}$ 、 $V^+ = 2.7\text{V}$ 、 $R_L = 5.1\text{k}\Omega$ 、 $V^- = 0\text{V}$

Symbol	Parameter	Conditions	Min (Note 5)	Typ (Note 4)	Max (Note 5)	Units
$t_{PHL}$	Propagation Delay (High to Low)	Input Overdrive = 10 mV		1000		ns
		Input Overdrive = 100 mV		350		ns
$t_{PLH}$	Propagation Delay (Low to High)	Input Overdrive = 10 mV		500		ns
		Input Overdrive = 100 mV		400		ns

## 5V DC 電気的特性

特記のない限り、すべてのリミット値は  $T_J = 25$ 、 $V^+ = 5V$ 、 $V^- = 0V$  に対して保証されます。太字表記のリミット値は全動作温度範囲に対して適用されます。

Symbol	Parameter	Conditions	Min (Note 5)	Typ (Note 4)	max (Note 5)	Units
$V_{OS}$	Input Offset Voltage			1.7	7 <b>9</b>	mV
$TCV_{OS}$	Input Offset Voltage Average Drift			5		$\mu V/^{\circ}C$
$I_B$	Input Bias Current			25	250 <b>400</b>	nA
$I_{OS}$	Input Offset Current			2	50 <b>150</b>	nA
$V_{CM}$	Input Voltage Range			-0.1		V
				4.2		V
$A_V$	Voltage Gain		20	50		V/mV
$V_{sat}$	Saturation Voltage	$I_{SINK} \leq 4 \text{ mA}$		200	400 <b>700</b>	mV
$I_O$	Output Sink Current	$V_O \leq 1.5V$		84	10	mA
$I_S$	Supply Current	LMV331		60	120 <b>150</b>	$\mu A$
		LMV393 Both Comparators		100	200 <b>250</b>	$\mu A$
		LMV339 All four Comparators		170	300 <b>350</b>	$\mu A$
	Output Leakage Current			.003	<b>1</b>	$\mu A$

## 5V AC 電気的特性

$T_J = 25$ 、 $V^+ = 5V$ 、 $R_L = 5.1k$ 、 $V^- = 0V$ 。

Symbol	Parameter	Conditions	Min (Note 5)	Typ (Note 4)	Max (Note 5)	Units
$t_{PHL}$	Propagation Delay (High to Low)	Input Overdrive = 10 mV		600		ns
		Input Overdrive = 100 mV		200		ns
$t_{PLH}$	Propagation Delay (Low to High)	Input Overdrive = 10 mV		450		ns
		Input Overdrive = 100 mV		300		ns

**Note 1:** 「絶対最大定格」とは、デバイスに破壊が発生する可能性のあるリミット値をいいます。「動作定格」とは、デバイスが正常に機能する条件をいいますが、特定の性能限界値を保証するものではありません。保証されている仕様、試験条件については、「電気的特性」を参照してください。

**Note 2:** 人体モデル適用規格: MIL-STD-883, Method 3015.7  
マシン・モデル適用規格: JESD22-A115-A (ESD MM std. of JEDEC)  
電場 (界) 誘導帯電モデル適用規格: JESD22-C101-C (ESD FICDM std. of JEDEC)

**Note 3:** 最大消費電力は、 $T_{J(max)}$ 、 $J_A$  の関数になります。任意の周囲温度における最大許容消費電力は、 $P_D = (T_{J(max)} - T_A) / J_A$  で表されます。すべての値は、パッケージを PC ボード上へ直接ハンダ付けする場合に対して適用されます。

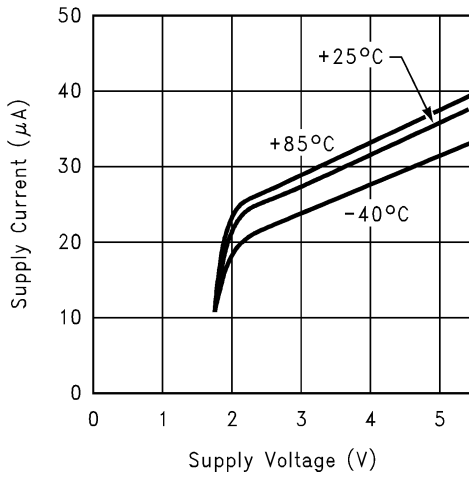
**Note 4:** 代表値 (typ) は、特性解析時に確定された最も標準的なパラメータ値を示します。実測値は、経時的に変化するとともに、アプリケーションや構成にも依存します。この代表値はテストされた値ではなく、出荷済みの製品材料に対する保証値ではありません。

**Note 5:** すべてのリミット値は、テストまたは統計解析によって保証されています。

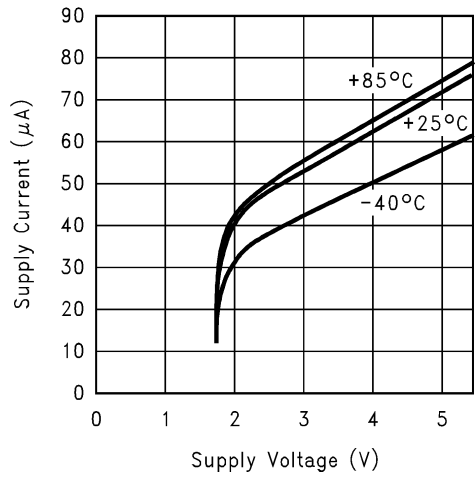
代表的な性能特性

特記のない限り、 $V_S = +5V$ 、単一電源、 $T_A = 25^\circ C$

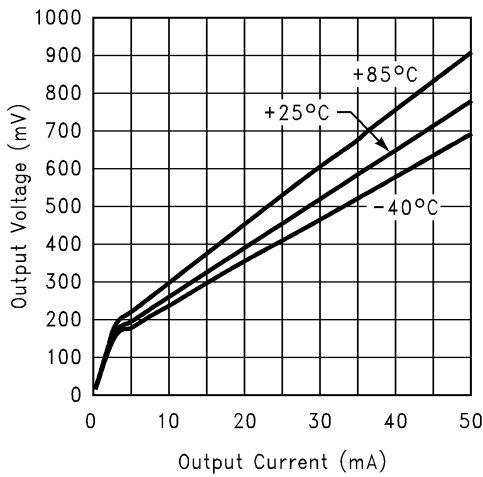
Supply Current vs. Supply Voltage Output High (LMV331)



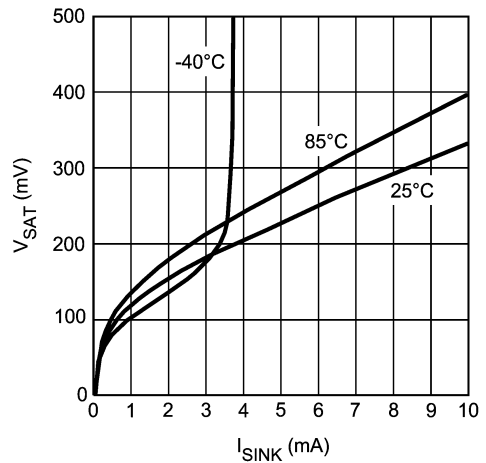
Supply Current vs. Supply Voltage Output Low (LMV331)



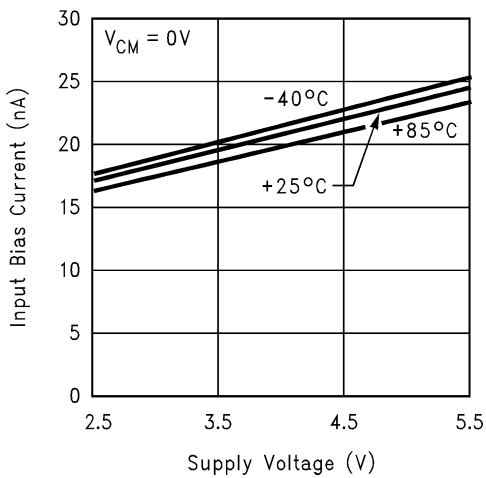
Output Voltage vs. Output Current at 5V Supply



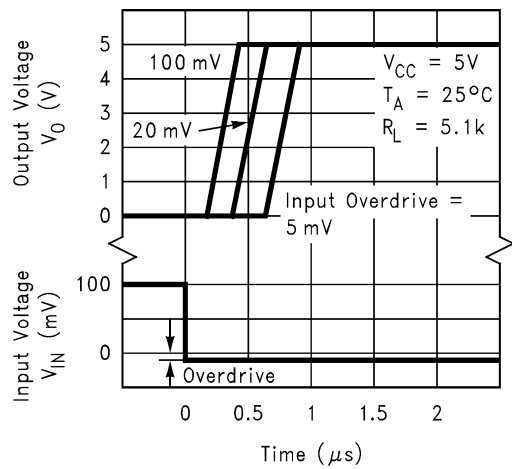
Output Voltage vs. Output Current at 2.7 Supply



Input Bias Current vs. Supply Voltage



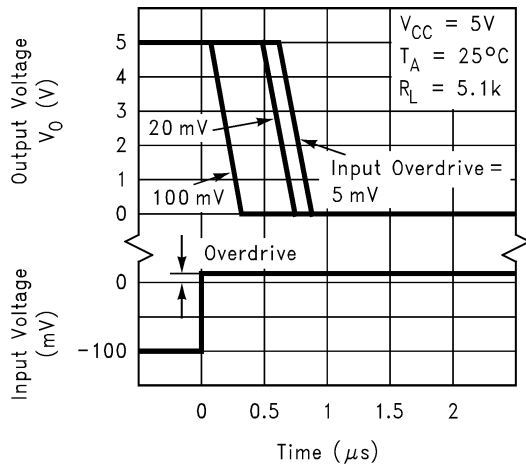
Response Time vs. Input Overdrives Negative Transition



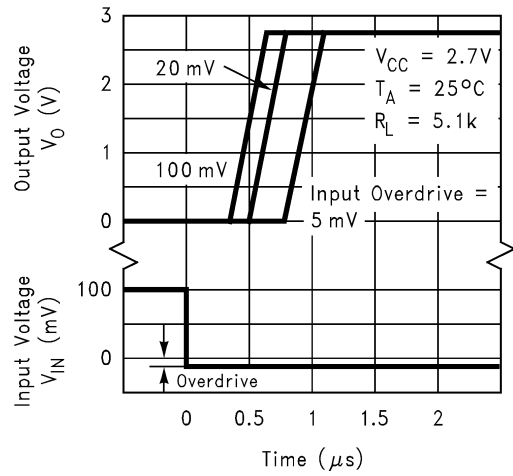
代表的な性能特性 (つづき)

特記のない限り、 $V_S = +5V$ 、単一電源、 $T_A = 25$

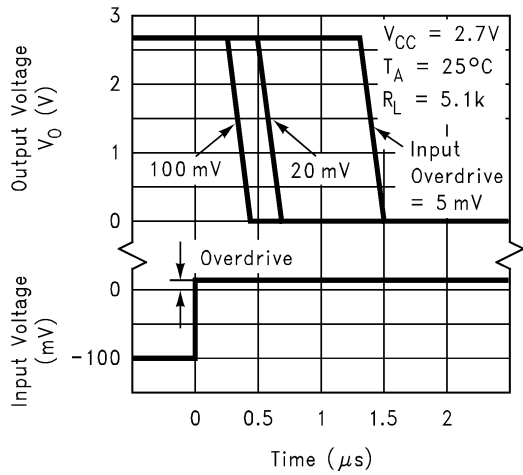
Response Time for Input Overdrive Positive Transition



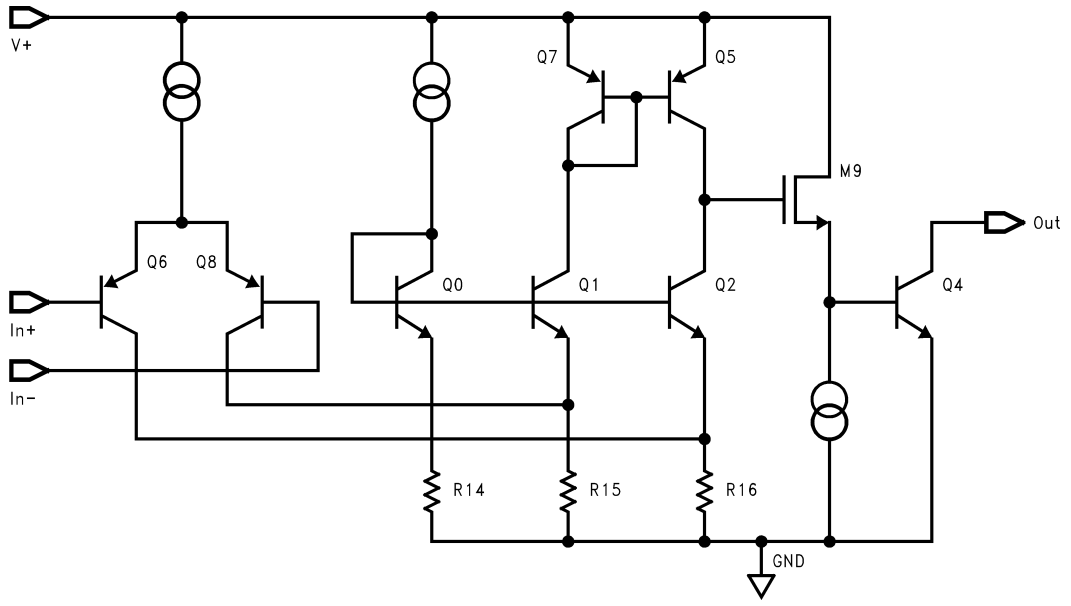
Response Time vs. Input Overdrives Negative Transition



Response Time for Input Overdrive Positive Transition



等価回路



## アプリケーション回路

### 基本コンパレータ

基本コンパレータの回路は、アナログ信号を変換して1つのデジタル出力を得る目的に使用します。LMV331/393/339は、オープン・コレクタの出力段を備えているため、出力を確実にスイッチングさせるためにプルアップ抵抗を正側の電源電圧に接続する必要があります。内蔵の出力段のトランジスタがOFF状態のときは、出力電圧は外部の正電圧までプルアップされます。

出力用のプルアップ抵抗は、大きな値にして消費電力が過大にならないようにすることと、小さな値にしてコンパレータの出力にどのような負荷回路が使われても確実にドライブできるようにすることが両立するような値に選ぶ必要があります。LMV331/393/339の場合、このプルアップ抵抗値は1k ~ 10k になります。

コンパレータは非反転ピンの入力電圧 ( $V_{IN}$ ) と、反転ピンの基準電圧 ( $V_{REF}$ ) を比較します。 $V_{IN}$  が  $V_{REF}$  より小さい場合は出力電圧 ( $V_O$ ) は飽和電圧になります。これに反して  $V_{IN}$  が  $V_{REF}$  より大きい場合は出力電圧 ( $V_O$ ) は  $V_{CC}$  になります。

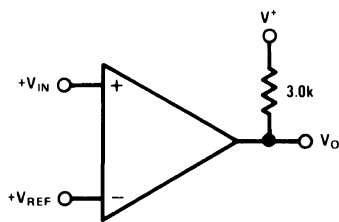
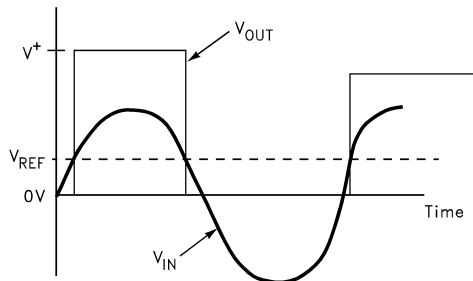


FIGURE 1. Basic Comparator

### ヒステリシス特性を持ったコンパレータ

基本コンパレータの回路では、加えられた差動入力電圧がコンパレータのオフセット電圧に近いと発振したり、ノイズを発生することがあります。これは、入力信号がコンパレータのスイッチングするスレッシュホールド・レベル付近をゆっくり移動するときに起きます。この問題は、ヒステリシス特性の付加、すなわち正帰還によって防止できます。

### ヒステリシス特性を持った反転コンパレータ

ヒステリシス特性を持った反転コンパレータでは、コンパレータの電源電圧  $V_{CC}$  を基準にした3本の抵抗ネットワークを必要とします。反転入力  $V_{IN}$  が  $V_A$  (コンパレータの非反転ノードの電圧) より小さいときは ( $V_{IN} < V_A$ )、出力電圧はHIGHになります (簡単にするために、 $V_O$  は  $V_{CC}$  の値でスイッチングするとします)。3本の抵抗ネットワークは、 $R_1 // R_3$  に  $R_2$  を直列に接続した回路として表されます。下側の入力スレッシュホールド電圧  $V_{a1}$  は、次の式で定義されます。

$$V_{a1} = \frac{V_{CC} R_2}{(R_1 // R_3) + R_2}$$

$V_{IN}$  が  $V_A$  より大きいときは ( $V_{IN} > V_A$ )、出力電圧はほぼグラウンド・レベルになります。この場合、3本の抵抗ネットワークは  $R_2 // R_3$  に  $R_1$  を直列に接続した回路として表されます。上側の入力スレッシュホールド電圧  $V_{a2}$  は、次の式で定義されます。

$$V_{a2} = \frac{V_{CC} (R_2 // R_3)}{R_1 + (R_2 // R_3)}$$

この抵抗ネットワークによって与えられる総ヒステリシス量は、次の式で定義されます。

$$V_a = V_{a1} - V_{a2}$$

コンパレータがいつも  $V_{CC}$  まで完全にスイッチングし、負荷によってプルダウンされないようにするために、各抵抗値は次のように選ぶ必要があります。

$$R_{PULL-UP} \ll R_{LOAD} \\ \text{and } R_1 > R_{PULL-UP}$$



アプリケーション回路(つぎ)

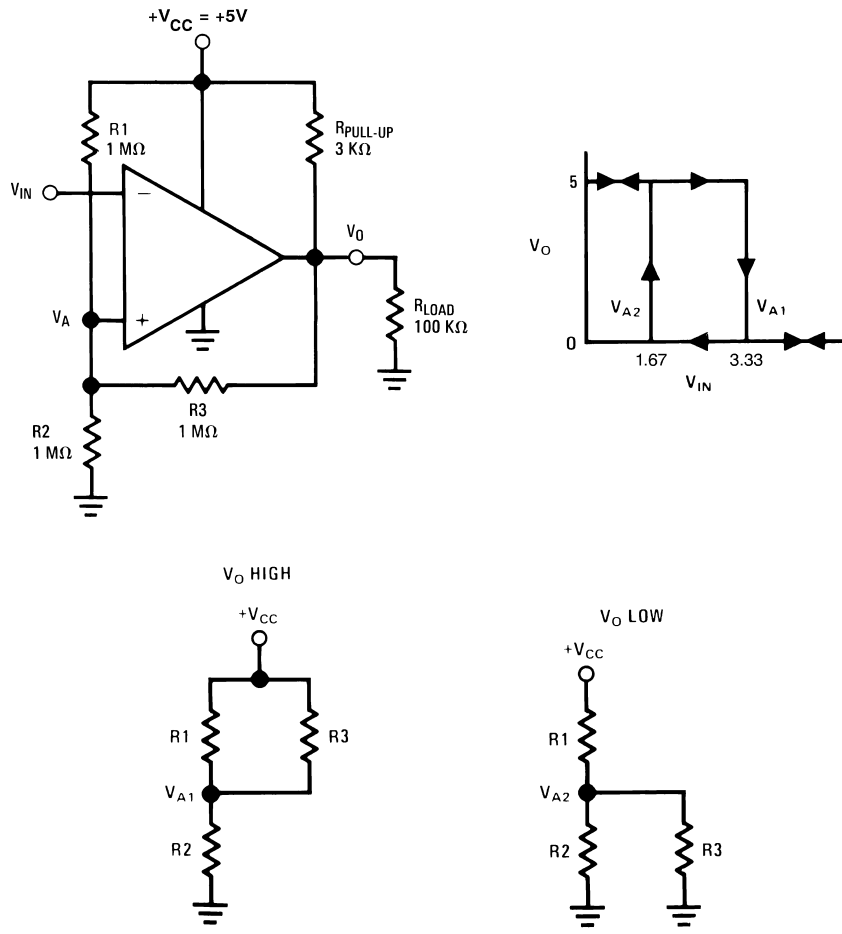


FIGURE 2. Inverting Comparator with Hysteresis

ヒステリシス特性を持った非反転コンパレータ

ヒステリシス特性を持った非反転コンパレータでは、2本の抵抗ネットワークと反転入力ピンでの基準電圧( $V_{REF}$ )を必要とします。 $V_{IN}$ が低いと、出力もLOWになります。出力をLOWからHIGHにスイッチングするには、 $V_{IN}$ が $V_{in1}$ まで上昇しなければなりません。ただし、 $V_{in1}$ は次の式で求めた値です。

$$V_{in1} = \frac{V_{ref}(R_1 + R_2)}{R_2}$$

$V_{IN}$ が高く、出力もHIGHであるときに、コンパレータをLOW状態に戻すには、 $V_{IN}$ を $V_{REF}$ にします。すると、 $V_A$ が再び $V_{REF}$ になります。 $V_{in2}$ は、次の式で求められます。

$$V_{in2} = \frac{V_{ref}(R_1 + R_2) - V_{CC}R_1}{R_2}$$

この回路でのヒステリシス量は、 $V_{in1}$ と $V_{in2}$ の差になります。

$$V_{in} = V_{CC}R_1/R_2$$

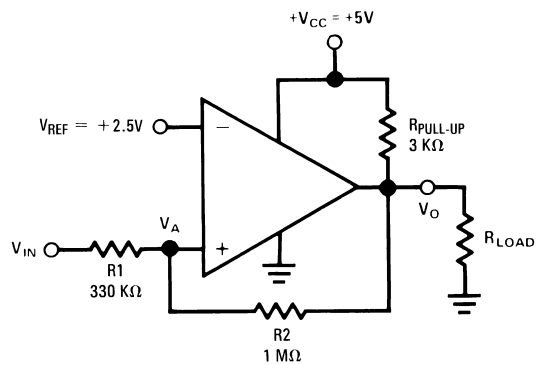


FIGURE 3.

アプリケーション回路 (つづき)

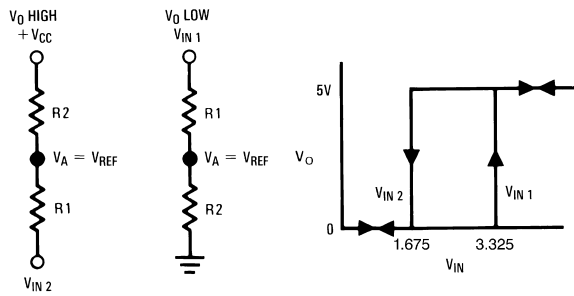


FIGURE 4.

方形波発振器

コンパレータは、発振器に最適です。この方形波発生器が使用する部品数は最小限に抑えられています。出力周波数は、コンデンサ  $C_1$  と負帰還の抵抗  $R_4$  とによる RC 時定数によって設定します。最大周波数は、出力での容量性負荷とコンパレータの大きな信号伝播遅延によって制限され、これによって出力のスレートを劣化します。

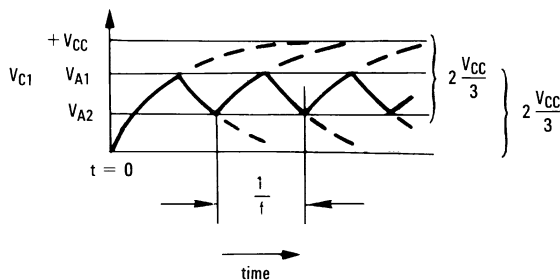
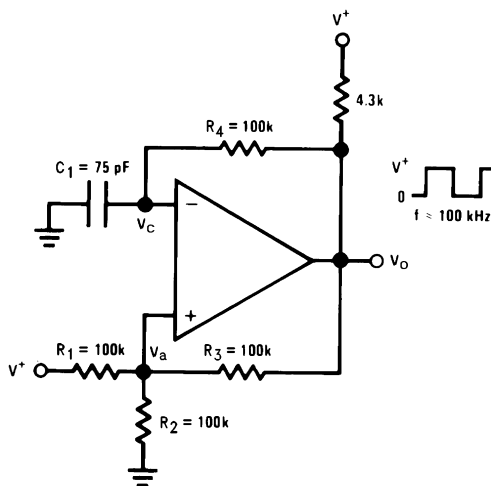


FIGURE 5. Squarewave Oscillator

この回路を解析するために、初期出力は HIGH であるとします。この条件が成立するためには、反転入力  $V_C$  の電圧が非反転入力  $V_A$  の電圧より低くなければなりません。  $V_C$  を低くするには、コンデンサ  $C_1$  を放電させなければなりません。放電すると、  $C_1$  は負帰還抵抗  $R_4$  により充電されます。  $C_1$  は正入力  $V_{a1}$  の電圧まで充電されると、コンパレータの出力はスイッチングします。

$V_{a1}$  は、次の式で与えられます。

$$V_{a1} = \frac{V_{CC} R_2}{R_2 + (R_1 // R_2)}$$

$R_1 = R_2 = R_3$  のとき、

$$V_{a1} = 2V_{CC}/3$$

出力がグラウンドにスイッチングされると、  $V_A$  の値はヒステリシス・ネットワークによって次の式で与えられる値まで低下します。

$$V_{a2} = V_{CC}/3$$

コンデンサ  $C_1$  は、今度は  $R_4$  を経由してグラウンドに放電されなければなりません。放電してコンデンサ両端の電位差が  $V_{a2}$  の値になると、出力は HIGH 状態に戻ります。

図に示す回路の場合、発振の 1 サイクルの周期は、単一の RC 回路がその最終値の半分に達するまでに要する時間の 2 倍になります。コンデンサの充電時間は、次の式で求められます。

$$V_C = V_{max} e^{-t/RC}$$

ただし、

$V_{max}$  はコンデンサに印加される電圧の最大値 =  $(2V_{CC}/3)$ 、

$$V_C = V_{max}/2 = V_{CC}/3$$

1 周期は次の式か、

$$1/freq = 2t$$

または指数項を計算して求めます。

$$1/freq = 2(0.694) R_4 C_1$$

$V_O$  が HIGH 状態のときに常時  $V_{CC}$  になるようにするために、抵抗  $R_3$  と  $R_4$  を、  $R_5$  の 2 倍以上の値にしなければなりません。この回路の周波数安定度は、厳密に言えば、外付け部品に依存します。

フリー・ランニング・マルチバイブレータ

簡単かつ非常に安定した発振器で、比較的低速のデジタル・システム用クロックの生成に適したものは、帰還素子として振動子を使うと実現できます。正帰還に水晶振動子を使う以外は、フリー・ランニング・マルチバイブレータに似ています。この回路は、水晶振動子による伝達最大の状態になる (いわゆる水晶振動子が直列共振モードにある) と発振します。

$R_1$  と  $R_2$  の値は等しくし、コンパレータが  $+V_{CC}/2$  について対称的にスイッチングするようにします。  $R_3$  と  $C_1$  による RC 時定数は、発振周波数の数倍に設定し、反転入力の DC 電圧を出力波形の絶対平均値に等しく保持すると 50% デューティ・サイクルを確保します。

水晶振動子を選択するときは、所定の温度係数を持つ直列共振モードの素子を必ず指定します。

アプリケーション回路 (つづき)

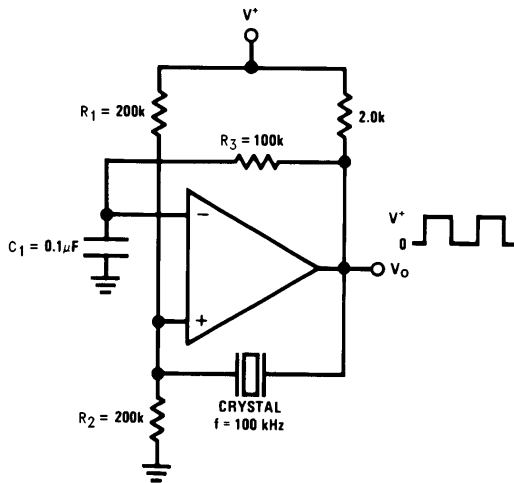


FIGURE 6. Crystal controlled Oscillator

デューティ・サイクルが可変のパルス・ジェネレータ

デューティ・サイクルが可変のパルス・ジェネレータは、基本の方形波発振器を少し変形したものです。コンデンサ C<sub>1</sub> の充電経路と放電経路を分離すると、デューティ・サイクルを可変にできます。R<sub>2</sub> と D<sub>2</sub> を通る経路によってコンデンサは充電され、パルス幅 (t<sub>1</sub>) が決まります。もう 1 つの R<sub>1</sub> と D<sub>1</sub> を通る経路によってコンデンサは放電され、パルス間の間隔 (t<sub>2</sub>) が決まります。

抵抗 R<sub>1</sub> を変えることで、発振器のパルス間の間隔を、パルス幅を変えないで変更できます。同様に、R<sub>2</sub> を変更すると、パルス幅は、パルス間の間隔に影響を与えないで変わります。両方を調節すると、発振器の周波数を変更します。パルス幅とパルス間の間隔は、以下のように求めます。

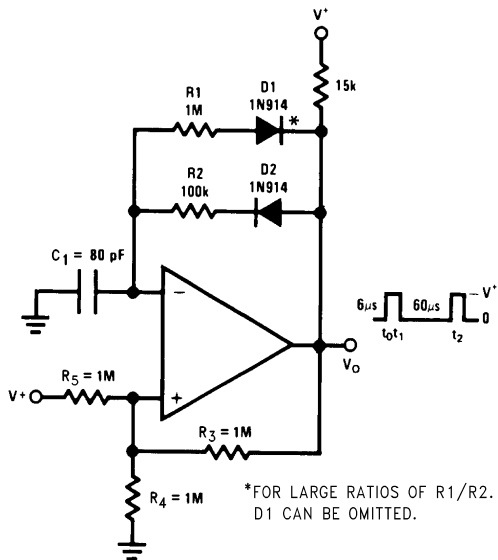


FIGURE 7. Pulse Generator

$$V_1 = V_{\max} (1 - e^{-t_1/R_4 C_1}) \quad \text{rise time}$$

$$V_1 = V_{\max} e^{-t_2/R_5 C_1} \quad \text{fall time}$$

ここで

$$V_{\max} = \frac{2 V_{CC}}{3}$$

$$V_1 = \frac{V_{\max}}{3} = \frac{V_{CC}}{3}$$

t<sub>1</sub>、t<sub>2</sub> は次式より求められます。

$$\frac{1}{2} = e^{-t_1/R_4 C_1}$$

$$\frac{1}{2} = e^{-t_2/R_5 C_1}$$

これらの式から t<sub>1</sub> と t<sub>2</sub> は、次のようになります。

$$t_1 = R_4 C_1 \ln 2$$

$$t_2 = R_5 C_1 \ln 2$$

これらの項には少し誤差が含まれています。その原因は、V<sub>max</sub> が厳密には 2/3 V<sub>CC</sub> ではなく、ダイオードによる電圧降下で実際には低減していることにあります。

$$V_{\max} = \frac{2}{3} (V_{CC} - V_{BE})$$

$$\frac{1}{2(1 - V_{BE})} = e^{-t_1/R_4 C_1}$$

$$\frac{1}{2(1 - V_{BE})} = e^{-t_2/R_5 C_1}$$

正電圧ピーク検出器

正電圧ピーク検出器は、基本的には、出力ピンとグラウンド間に大容量のホールド・コンデンサを備えたユニティ・ゲイン・フォロウとして動作するコンパレータです。出力回路にトランジスタを追加して、低インピーダンスの電流源を提供します。コンパレータの出力が HIGH になると、電流がトランジスタを通してコンデンサを充電します。放電経路は、C<sub>1</sub> に並列に入る 1M の抵抗と出力に接続される負荷だけになります。減衰時間は、1M の抵抗を変えると簡単に変更できます。出力は、高インピーダンスのフォロウを通して使用し、ピーク検出器の出力の負荷にならないようにします。

アプリケーション回路 (つぎ)

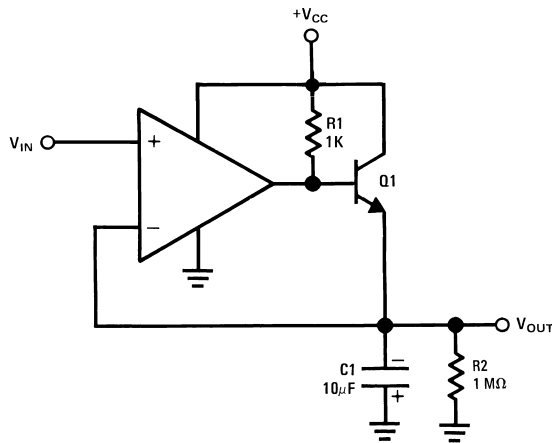


FIGURE 8. Positive Peak Detector

負電圧ピーク検出器

負電圧ピーク検出器の場合は、コンパレータの出力段トランジスタは低インピーダンスの電流シンクとして機能します。放電経路は、1M の抵抗と出力に接続される負荷インピーダンスだけになります。減衰時間は、1M の抵抗を変えて変更します。

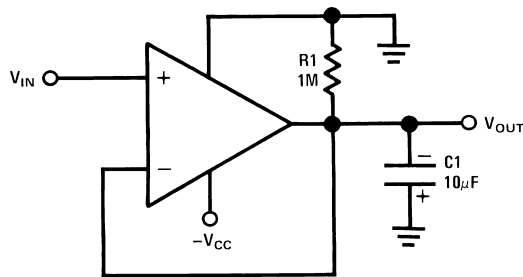


FIGURE 9. Negative Peak Detector

CMOS と TTL のドライブ

コンパレータの出力は、CMOS と TTL のロジック回路をドライブできます。

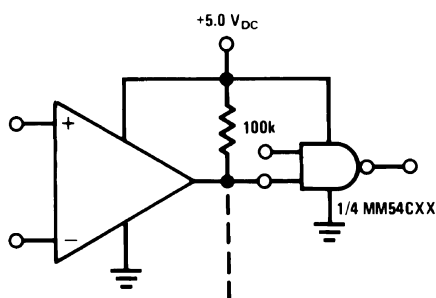


FIGURE 10. Driving CMOS

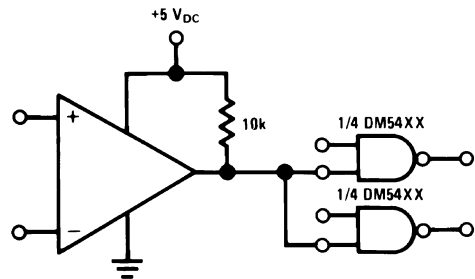


FIGURE 11. Driving TTL

AND ゲート

コンパレータは、3 入力 AND ゲートとして使用できます。ゲートは、次のように動作します。

反転入力側は、抵抗分圧回路によって、そのノードの基準電圧が設定されます。非反転入力側には、抵抗による分圧回路で分けられた各入力の電圧の合計が印加されます。出力が HIGH になるのは、3 入力のすべてが HIGH になり、その結果、非反転入力の電圧が反転入力の電圧を超える場合だけです。図の回路の値は、“0” がグラウンド、“1” が 5V に設定されています。

各抵抗値は、別のロジック・レベルを使用する場合は変更になります。入力の数を増やしたい場合は、1 つを除いて他のすべての入力が HIGH になるときの電圧マージンを確保するためにダイオードの使用を推奨します。

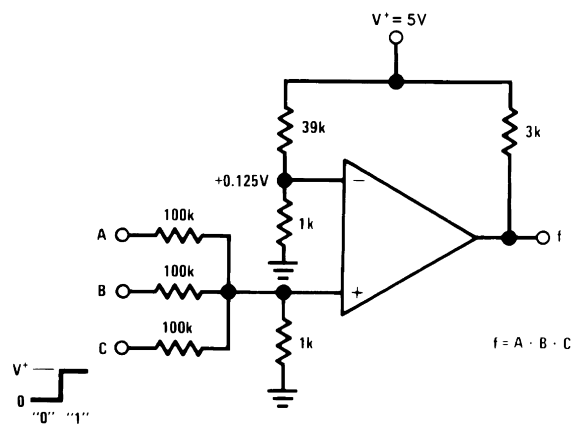


FIGURE 12. AND Gate

OR ゲート

3 入力 OR ゲートは、AND ゲート回路で、反転入力から  $V_{CC}$  に接続されている抵抗の値を増やして基準電圧を下げるだけで達成できます。

いずれかの入力のロジック・レベルが “1” になると、出力のロジック・レベルが “1” になります。

アプリケーション回路 (つぎ)

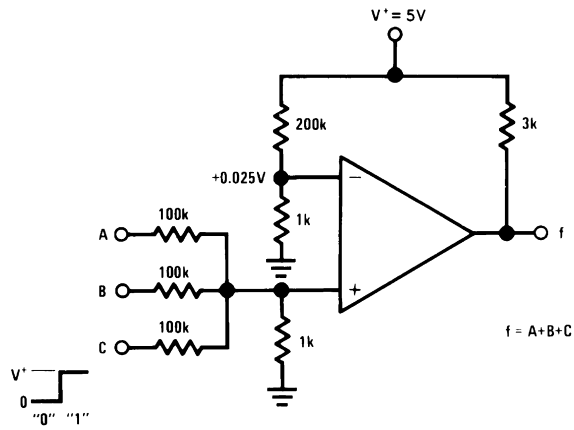


FIGURE 13. OR Gate

出力の OR 接続

オープン・コレクタ出力のコンパレータが備える性質により、複数のコンパレータの出力を 1 つに接続し、さらにプルアップ抵抗で  $V_{CC}$  に接続できます。コンパレータ出力の 1 つまたは複数が LOW になると、出力  $V_O$  が LOW になります。

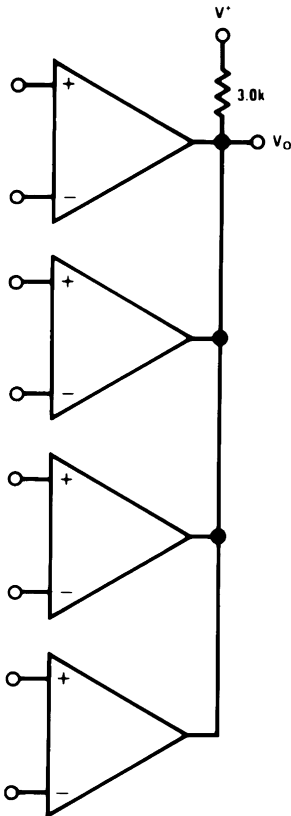


FIGURE 14. ORing the Outputs

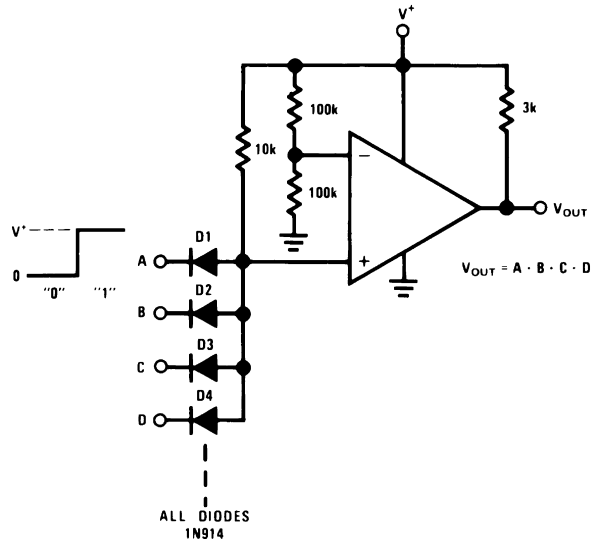
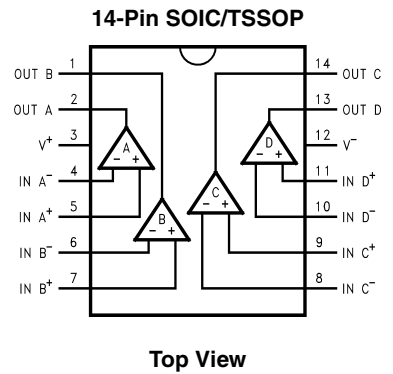
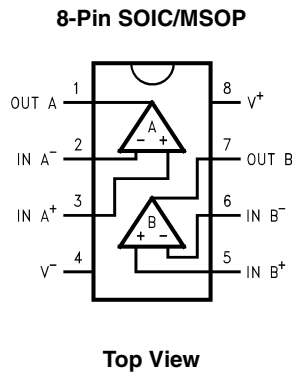
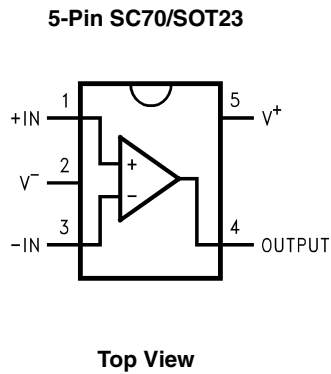


FIGURE 15. Large Fan-In AND Gate

ALL DIODES  
1N914

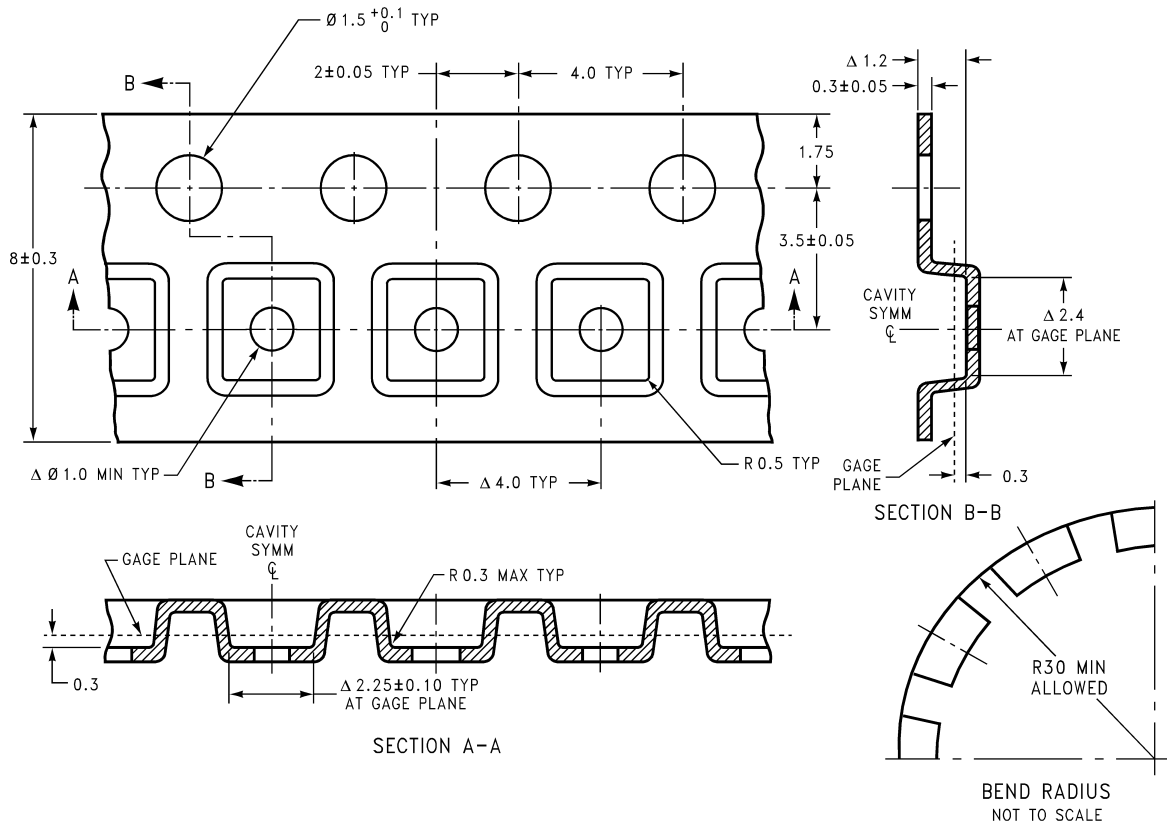
配置図



製品情報

Package	Temperature Range	Packaging Marking	Transport Media	NSC Drawing
	Industrial -40°C to +85°C			
5-Pin SC70	LMV331M7	C13	1k Units Tape and Reel	MAA05A
	LMV331M7X	C13	3k Units Tape and Reel	
5-Pin SOT23	LMV331M5	C12	1k Units Tape and Reel	MF05A
	LMV331M5X	C12	3k Units Tape and Reel	
8-Pin SOIC	LMV393M	LMV393M	Rails	M08A
	LMV393MX	LMV393M	2.5k Units Tape and Reel	
8-Pin MSOP	LMV393MM	V393	1k Units Tape and Reel	MUA08A
	LMV393MMX	V393	3.5k Units Tape and Reel	
14-Pin SOIC	LMV339M	LMV339M	Rails	M14A
	LMV339MX	LMV339M	2.5k Units Tape and Reel	
14-Pin TSSOP	LMV339MT	LMV339MT	Rails	MTC14
	LMV339MTX	LMV339MT	2.5k Units Tape and Reel	

**SC70-5 Tape and Reel Specification**



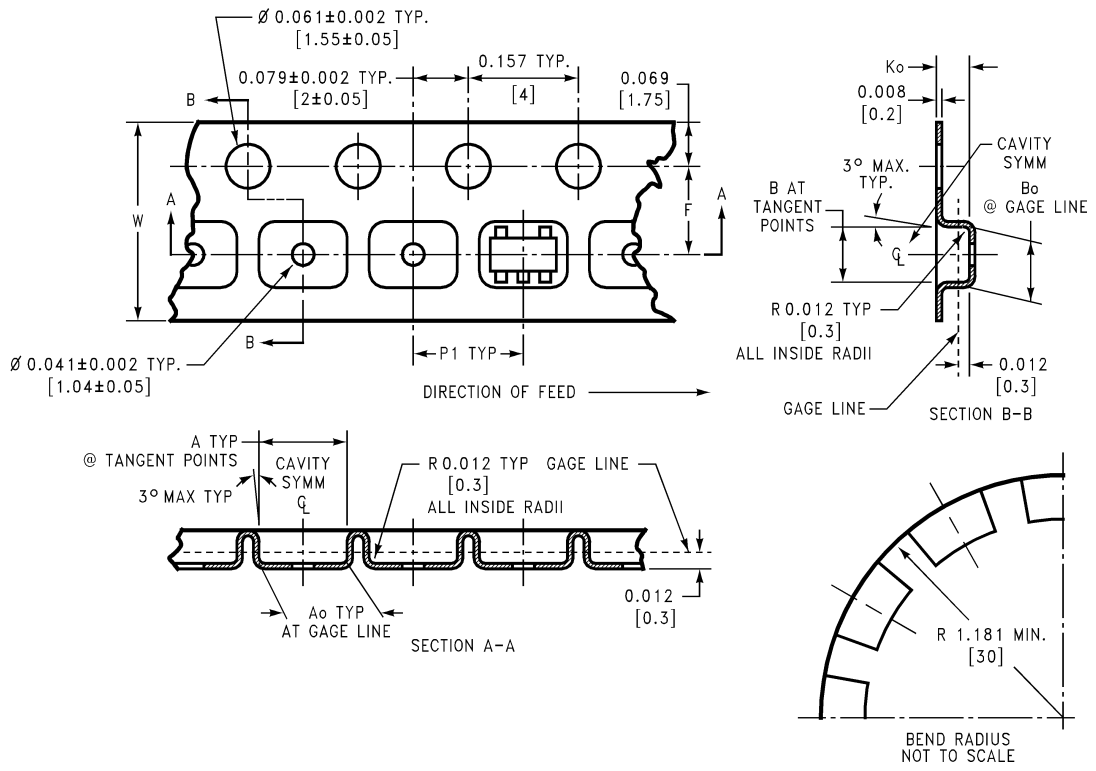
**SOT-23-5 Tape and Reel Specification**

**TAPE FORMAT**

Tape Section	# Cavities	Cavity Status	Cover Tape Status
Leader (Start End)	0 (min)	Empty	Sealed
	75 (min)	Empty	Sealed
Carrier	3000	Filled	Sealed
	250	Filled	Sealed
Trailer (Hub End)	125 (min)	Empty	Sealed
	0 (min)	Empty	Sealed

SOT-23-5 Tape and Reel Specification (つづき)

TAPE DIMENSIONS

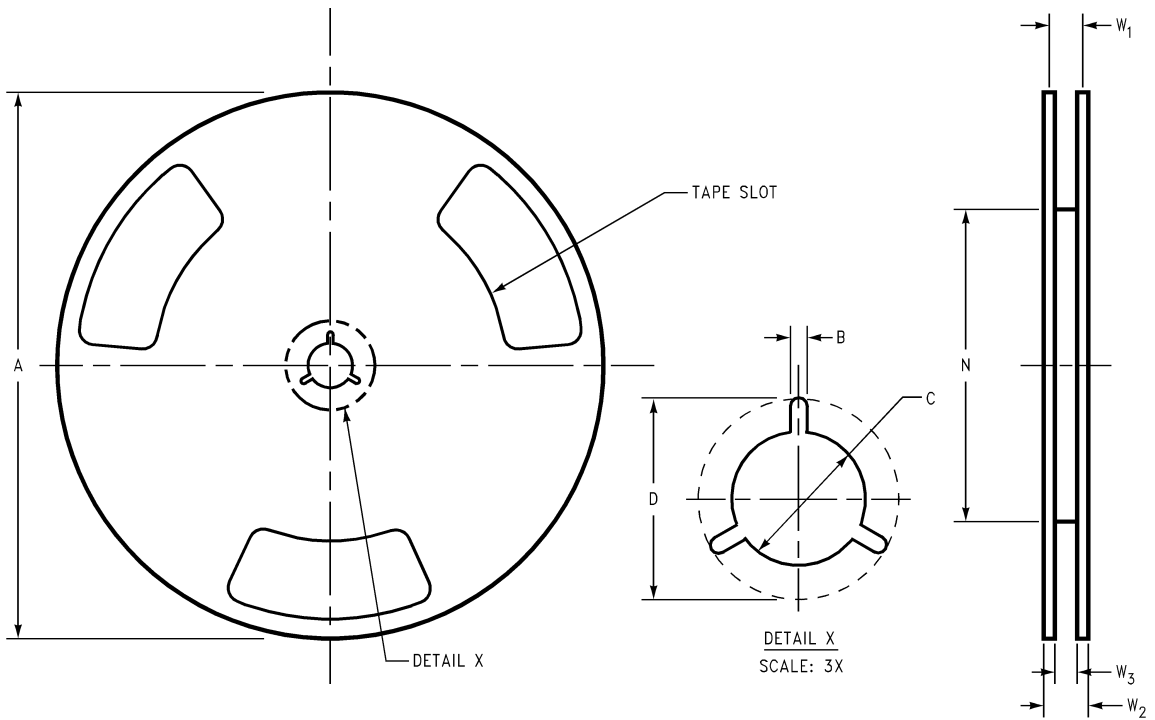


<b>8 mm</b>	<b>0.130</b> <b>(3.3)</b>	<b>0.124</b> <b>(3.15)</b>	<b>0.130</b> <b>(3.3)</b>	<b>0.126</b> <b>(3.2)</b>	<b>0.138 ± 0.002</b> <b>(3.5 ± 0.05)</b>	<b>0.055 ± 0.004</b> <b>(1.4 ± 0.11)</b>	<b>0.157</b> <b>(4)</b>	<b>0.315 ± 0.012</b> <b>(8 ± 0.3)</b>
Tape Size	DIM A	DIM A <sub>o</sub>	DIM B	DIM B <sub>o</sub>	DIM F	DIM K <sub>o</sub>	DIM P1	DIM W



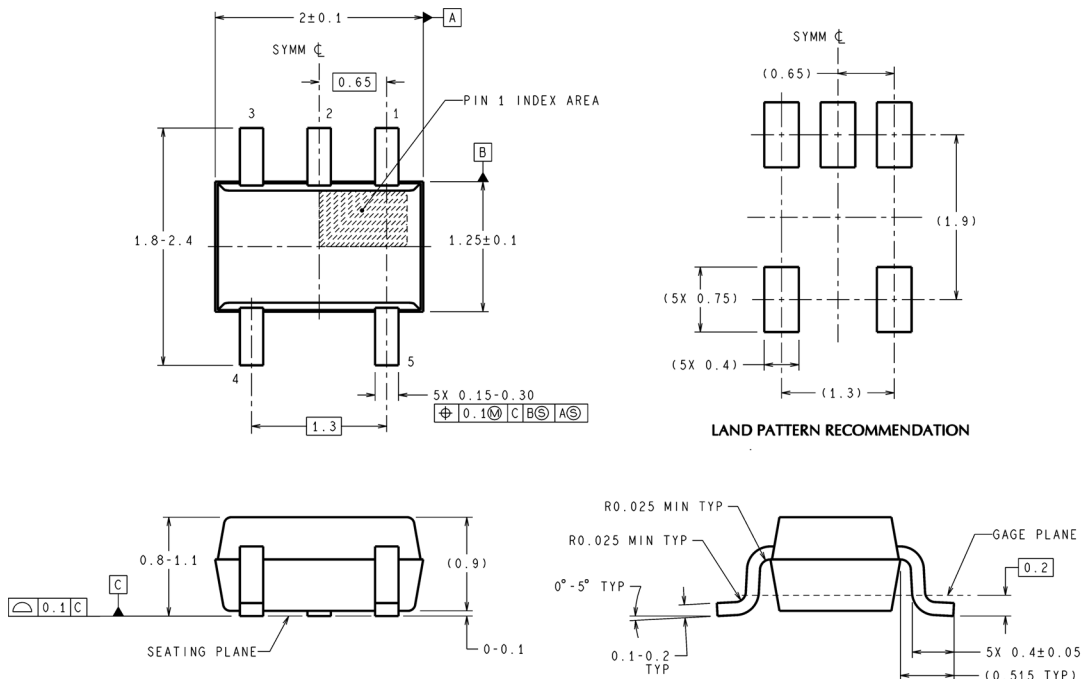
SOT-23-5 Tape and Reel Specification(つづき)

REEL DIMENSIONS



<b>8 mm</b>	<b>7.00</b>	<b>0.059</b>	<b>0.512</b>	<b>0.795</b>	<b>2.165</b>	<b>0.331 + 0.059/-0.000</b>	<b>0.567</b>	<b>W1 + 0.078/-0.039</b>
	<b>330.00</b>	<b>1.50</b>	<b>13.00</b>	<b>20.20</b>	<b>55.00</b>	<b>8.40 + 1.50/-0.00</b>	<b>14.40</b>	<b>W1 + 2.00/-1.00</b>
Tape Size	A	B	C	D	N	W1	W2	W3

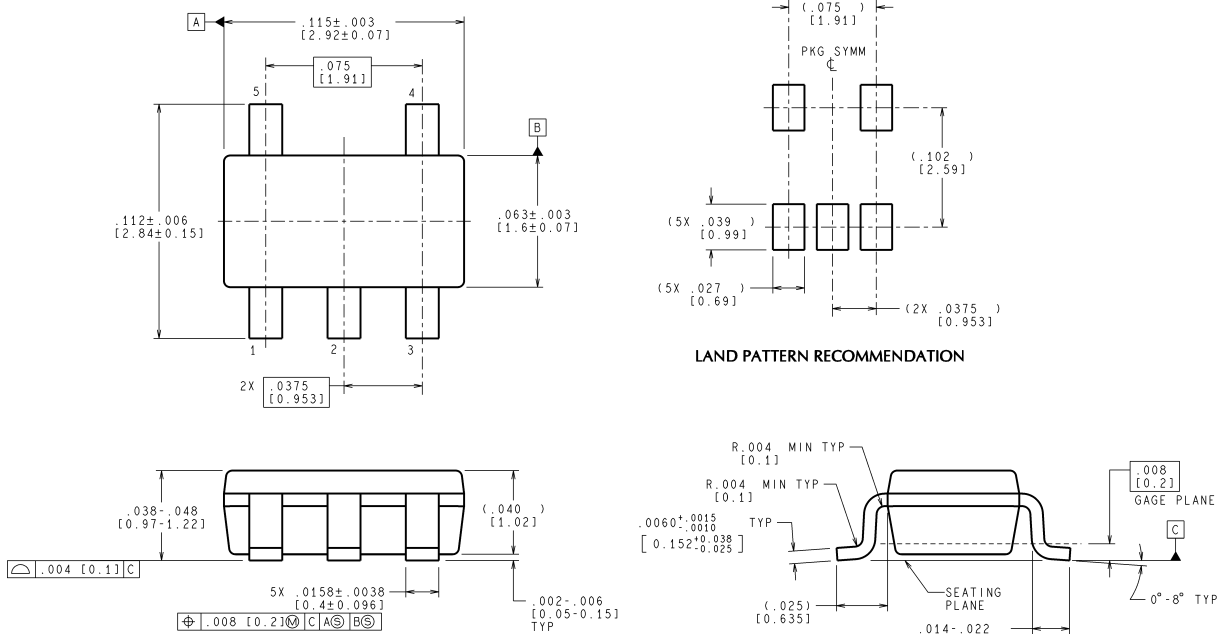
外形寸法図 特記のない限り inches (millimeters)



DIMENSIONS ARE IN MILLIMETERS  
DIMENSIONS IN ( ) FOR REFERENCE ONLY

MAA05A (Rev D)

**5-Pin SC70**  
**NS Package Number MAA05A**  
単位は millimeters

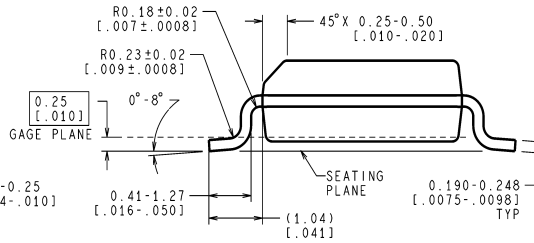
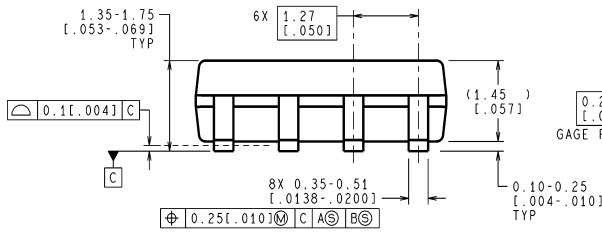
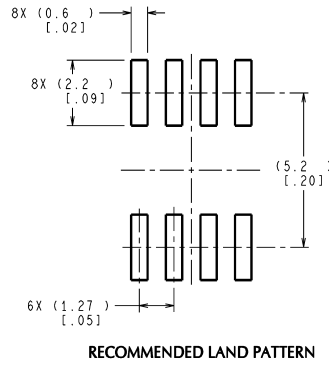
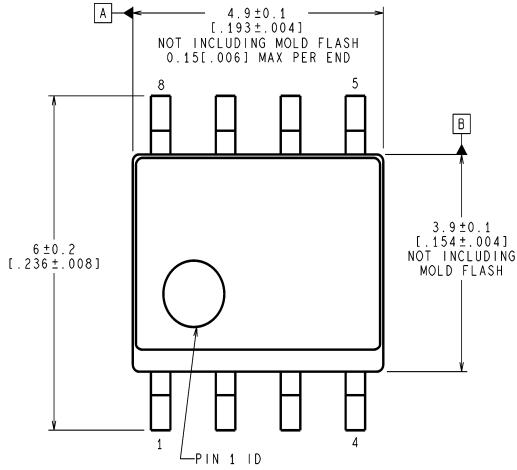


CONTROLLING DIMENSION IS INCH  
VALUES IN [ ] ARE MILLIMETERS  
DIMENSIONS IN ( ) FOR REFERENCE ONLY

MF05A (Rev C)

**5-Pin SOT23**  
**NS Package Number MF05A**

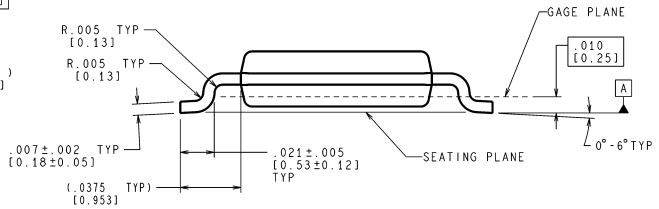
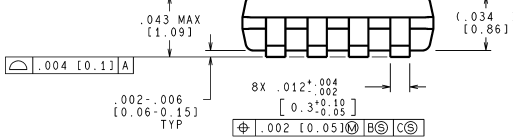
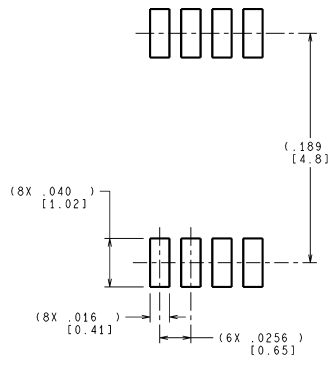
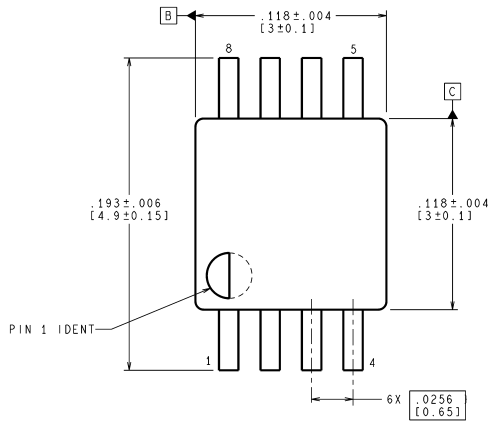
外形寸法図 特記のない限り inches (millimeters)( つづき)



CONTROLLING DIMENSION IS MILLIMETER  
 VALUES IN [ ] ARE INCHES  
 DIMENSIONS IN ( ) FOR REFERENCE ONLY

M08A (Rev K)

8-Pin SOIC  
 NS Package Number M08A

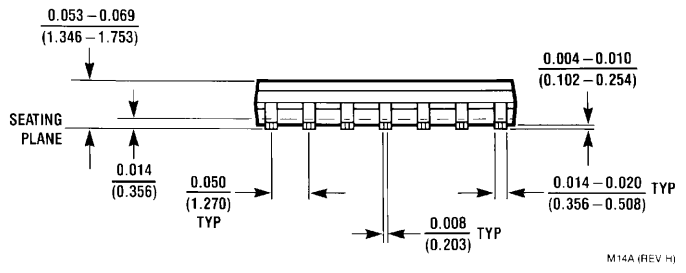
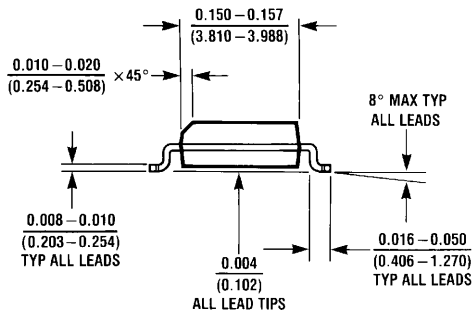
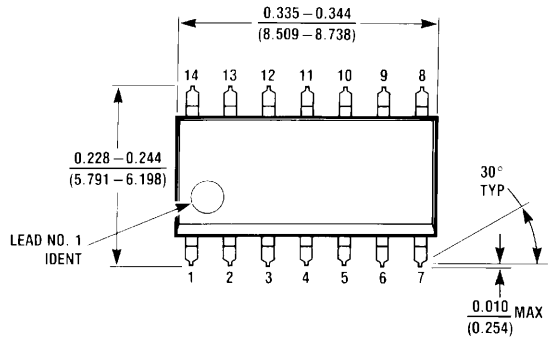


CONTROLLING DIMENSION IS INCH  
 VALUES IN [ ] ARE MILLIMETERS

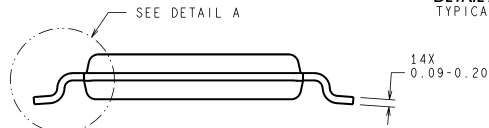
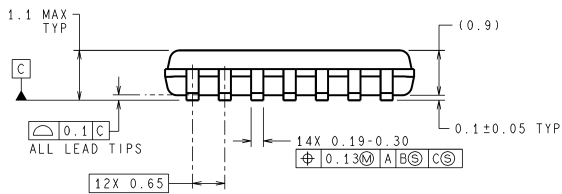
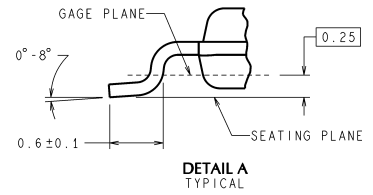
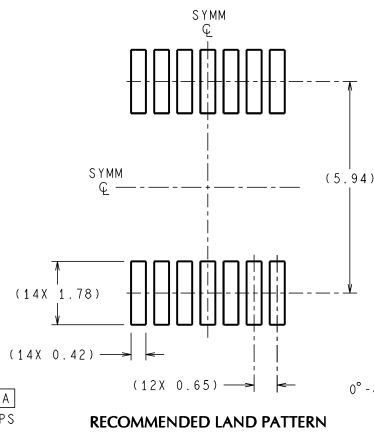
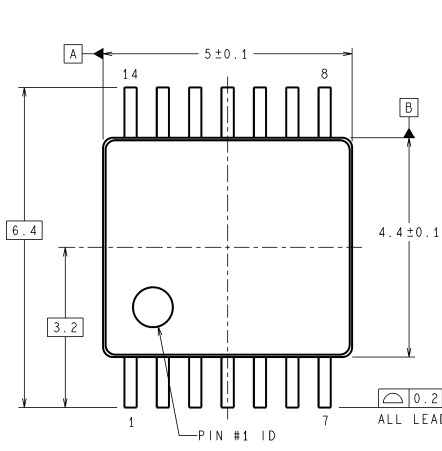
MUA08A (Rev E)

8-Pin MSOP  
 NS Package Number MUA08A

外形寸法図 特記のない限り inches (millimeters)( つづき)



14-Pin SOIC  
NS Package Number M14A



DIMENSIONS ARE IN MILLIMETERS  
DIMENSIONS IN ( ) FOR REFERENCE ONLY

MTC14 (Rev D)

14-Pin TSSOP  
NS Package Number MTC14  
単位は millimeters

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売が使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

#### 生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2007 National Semiconductor Corporation  
製品の最新情報については [www.national.com](http://www.national.com) をご覧ください。

## ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

[www.national.com/jpn/](http://www.national.com/jpn/)

# ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
    - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
  4. 機械的衝撃
    - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
  5. 熱衝撃
    - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
  6. 汚染
    - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
    - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上