

LMC6442

*LMC6442 Dual Micropower Rail-to-Rail Output Single Supply Operational
Amplifier*



Literature Number: JAJ569

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。



2005年3月

LMC6442

2回路入り超低消費電力フルスイング出力単一電源オペアンプ

概要

LMC6442は超低消費電流(1 μ A以下)や電源電圧までフルスイング出力を要求するバッテリー駆動のシステムに最適です。動作電源電圧範囲は2.2Vから10Vで規定され、特に2.2VはLi-ION電池1セルやNiCadまたはアルカリ電池2セルのシステムに理想的です。

LMC6442は煙、ガス検知器やページャ、PDAなどの低消費電流により電池の長寿命化を必要とするバッテリー駆動のアプリケーション用途として設計されました。

単一電源動作可能に加え、グラウンドレベル(または負電源)を含んだ広い同相入力電源範囲により、グラウンド付近の信号を検出するアプリケーションに適しています。

超低入力バイアス電流(5pA typ)および電源電圧範囲に渡り消費電流がほぼ一定なのでバッテリー終止電圧まで性能を発揮します。

+2倍または-1倍以上の閉ループ利得に対して設計されているので、9.5kHz(typ)のGBWを備えています。外部に位相補償回路を設ければ容易にユニティ・ゲインで使用できます。また、アプリケーションノートに記載されるように、300pFまでの容量性負荷を十分駆動することも可能です。

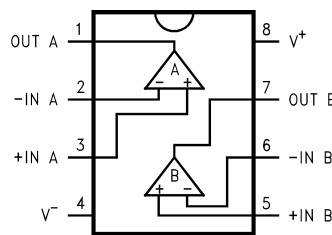
特長 (標準値、 $V_S = 2.2V$)

出力振幅電圧	0.022V から 2.18V
高電圧利得	103dB
GBW	9.5KHz
電源電圧	2.2V、5V、10V
低消費電流	0.95 μ A/Amp
入力同相電圧範囲	- 0.3V から V^+ - 0.9V
消費電力	2.1 μ W/Amp
ゲイン 2 倍上および - 1 倍以下で安定動作可能	

アプリケーション

- 携帯計測器
- 煙 / ガス / CO / 火検知機
- ページャ / セルラーフォン
- 計測機器
- サーモスタット

ピン配置図



Top View

LMC6442 2回路入り超低消費電力フルスイング出力単一電源オペアンプ

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照ください。

ESD 耐圧 (Note 2)	2 kV
差動入力電圧	± 電源電圧
入力 / 出力端子電圧	(V ⁺) + 0.3V、(V ⁻) - 0.3V
電源電圧 (V ⁺ ~ V ⁻)	16V
入力端子電流 (Note 10)	± 5mA
出力端子電流 (Note 3、7)	± 30mA
リード温度 (ハンダ付け 10 秒)	260
保存温度範囲	- 65 ~ + 150
接合部温度 (Note 4)	150

動作定格 (Note 1)

電源電圧	1.8V	V _S	11V
接合部温度範囲	- 40	< T _J	< + 85
熱抵抗 (J _A)			
M パッケージ、8 ピン表面実装	193	/W	
MSOP パッケージ	235	/W	
N パッケージ、8 ピンモールド DIP	115	/W	

2.2V DC 電気的特性

特記のない限り、すべてのリミット値は T_J = 25 °C、V⁺ = 2.2V、V⁻ = 0V、V_{CM} = V_O = V⁺ / 2、R_L = 1M Ω で V⁺ / 2 に適用されま
す。太字のリミット値は全温度範囲に適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6442AI Limit (Note 6)	LMC6442I Limit (Note 6)	Units
DC Electrical Characteristics						
V _{OS}	Input Offset Voltage		-0.75	±3 ±4	±7 ±8	mV max
TCV _{OS}	Temp. coefficient of input offset voltage		0.4			µV/°C
I _B	Input Bias Current	(Note 14)	0.005	4	4	pA max
I _{OS}	Input Offset Current	(Note 14)	0.0025	2	2	pA max
CMRR	Common Mode Rejection Ratio	-0.1V ≤ V _{CM} ≤ 0.5V	92	67 67	67 67	dB min
C _{IN}	Common Mode Input Capacitance		4.7			pF
PSRR	Power Supply Rejection Ratio	V _S = 2.5 V to 10V	95	75 75	75 75	dB min
V _{CM}	Input Common-Mode Voltage Range	CMRR ≥ 50 dB	1.3	1.05 0.95	1.05 0.95	V min
			-0.3	-0.2 0	-0.2 0	V max
A _V	Large Signal Voltage Gain	Sourcing (Note 11)	100			dB min
		Sinking (Note 11)	94			
		V _O = 0.22V to 2V	103	80	80	
V _O	Output Swing	V _{ID} = 100 mV (Note 13)	2.18	2.15 2.15	2.15 2.15	V min
		V _{ID} = -100 mV (Note 13)	22	60 60	60 60	mV max
I _{SC}	Output Short Circuit Current	Sourcing, V _{ID} = 100 mV (Notes 12, 13)	50	18 17	18 17	µA min
		Sinking, V _{ID} = -100 mV (Notes 12, 13)	50	20 19	20 19	
I _S	Supply Current (2 amplifiers)	R _L = open	1.90	2.4 3.0	2.6 3.2	µA max
		V ⁺ = 1.8V, R _L = open	2.10			

2.2V DC 電気的特性 (つぎ)

特記のない限り、すべてのリミット値は $T_J = 25$ 、 $V^+ = 2.2V$ 、 $V^- = 0V$ 、 $V_{CM} = V_O = V^+ / 2$ 、 $R_L = 1M$ で $V^+ / 2$ に適用されます。太字のリミット値は全温度範囲に適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6442AI Limit (Note 6)	LMC6442I Limit (Note 6)	Units
AC Electrical Characteristics						
SR	Slew Rate (Note 8)		2.2			V/ms
GBWP	Gain-Bandwidth Product		9.5			KHz
ϕ_m	Phase Margin	(Note 15)	63			deg

5V DC 電気的特性

特記のない限り、すべてのリミット値は $T_J = 25$ 、 $V^+ = 5V$ 、 $V^- = 0V$ 、 $V_{CM} = V_O = V^+ / 2$ 、 $R_L = 1M$ で $V^+ / 2$ に適用されます。太字のリミット値は全温度範囲に適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6442AI Limit (Note 6)	LMC6442I Limit (Note 6)	Units
DC Electrical Characteristics						
V_{OS}	Input Offset Voltage		-0.75	± 3 ± 4	± 7 ± 8	mV max
TCV_{OS}	Temp. coefficient of input offset voltage		0.4			$\mu V / ^\circ C$
I_B	Input Bias Current	(Note 14)	0.005	4	4	μA max
I_{OS}	Input Offset Current	(Note 14)	0.0025	2	2	μA max
CMRR	Common Mode Rejection Ratio	$-0.1V \leq V_{CM} \leq 3.5V$	102	70 70	70 70	dB min
C_{IN}	Common Mode Input Capacitance		4.1			pF
PSRR	Power Supply Rejection Ratio	$V_S = 2.5 V$ to 10V	95	75 75	75 75	dB min
V_{CM}	Input Common-Mode Voltage Range	CMRR ≥ 50 dB	4.1 -0.4	3.85 -0.2 0	3.85 -0.2 0	V min V max
A_V	Large Signal Voltage Gain	Sourcing (Note 11) Sinking (Note 11) $V_O = 0.5V$ to 4.5V	100 94 103			dB min
V_O	Output Swing	$V_{ID} = 100$ mV (Note 13) $V_{ID} = -100$ mV (Note 13)	4.99 20	4.95 4.95 50 50	4.95 4.95 50 50	V min mV max
I_{SC}	Output Short Circuit Current	Sourcing, $V_{ID} = 100$ mV (Notes 12, 13) Sinking, $V_{ID} = -100$ mV (Notes 12, 13)	500 350	300 200 200 150	300 200 200 150	μA min
I_S	Supply Current (2 amplifiers)	$R_L = open$	1.90	2.4 3.0	2.6 3.2	μA max

5V DC 電気的特性 (つづき)

特記のない限り、すべてのリミット値は $T_J = 25$ 、 $V^+ = 5V$ 、 $V^- = 0V$ 、 $V_{CM} = V_O = V^+ / 2$ 、 $R_L = 1M$ で $V^+ / 2$ に適用されます。太字のリミット値は全温度範囲に適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6442AI Limit (Note 6)	LMC6442I Limit (Note 6)	Units
AC Electrical Characteristics						
SR	Slew Rate (Note 8)		4.1	2.5	2.5	V/ms
GBWP	Gain-Bandwidth Product		10			KHz
ϕ_m	Phase Margin	(Note 15)	64			deg
THD	Total Harmonic Distortion	$A_V = +2$, $f = 100$ Hz, $R_L = 10$ M Ω , $V_{OUT} = 1$ V _{PP}	0.08			%

10V DC 電気的特性

特記のない限り、すべてのリミット値は $T_J = 25$ 、 $V^+ = 10V$ 、 $V^- = 0V$ 、 $V_{CM} = V_O = V^+ / 2$ 、 $R_L = 1M$ で $V^+ / 2$ に適用されます。太字のリミット値は全温度範囲に適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6442AI Limit (Note 6)	LMC6442I Limit (Note 6)	Units
DC Electrical Characteristics						
V_{OS}	Input Offset Voltage		-1.5	± 3 ± 4	± 7 ± 8	mV max
TCV_{OS}	Temp. coefficient of input offset voltage		0.4			$\mu V / ^\circ C$
I_B	Input Bias Current	(Note 14)	0.005	4	4	μA max
I_{OS}	Input Offset Current	(Note 14)	0.0025	2	2	μA max
CMRR	Common Mode Rejection Ratio	$-0.1V \leq V_{CM} \leq 8.5V$	105	70 70	70 70	dB min
C_{IN}	Common Mode Input Capacitance		3.5			pF
PSRR	Power Supply Rejection Ratio	$V_S = 2.5$ V to 10V	95	75 75	75 75	dB min
V_{CM}	Input Common-Mode Voltage Range	CMRR ≥ 50 dB	9.1	8.85 8.75	8.85 8.75	V min
			-0.4	-0.2 0	-0.2 0	V max
A_V	Large Signal Voltage Gain	Sourcing (Note 11)	120			dB min
		Sinking (Note 11)	100			
		$V_O = 0.5V$ to 9.5V	104	80	80	
V_O	Output Swing	$V_{ID} = 100$ mV (Note 13)	9.99	9.97 9.97	9.97 9.97	V min
		$V_{ID} = -100$ mV (Note 13)	22	50 50	50 50	mV max
I_{SC}	Output Short Circuit Current	Sourcing, $V_{ID} = 100$ mV (Notes 12, 13)	2100	1200 1000	1200 1000	μA min
		Sinking, $V_{ID} = -100$ mV (Notes 12, 13)	900	600 500	600 500	
I_S	Supply Current (2 amplifiers)	$R_L =$ open	1.90	2.4 3.0	2.6 3.2	μA max

10V DC 電気的特性 (つづき)

特記のない限り、すべてのリミット値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 10\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{CM} = V_O = V^+ / 2$ 、 $R_L = 1\text{M}\Omega$ で $V^+ / 2$ に適用されます。太字のリミット値は全温度範囲に適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6442AI Limit (Note 6)	LMC6442I Limit (Note 6)	Units
AC Electrical Characteristics						
SR	Slew Rate (Note 8)		4.1	2.5	2.5	V/ms
GBWP	Gain-Bandwidth Product		10.5			KHz
ϕ_m	Phase Margin	(Note 15)	68			deg
e_n	Input-Referred Voltage Noise	$R_L = \text{open}$ $f = 10\text{ Hz}$	170			nV/ $\sqrt{\text{Hz}}$
i_n	Input-Referred Current Noise	$R_L = \text{open}$ $f = 10\text{ Hz}$	0.0002			pA/ $\sqrt{\text{Hz}}$
	Crosstalk Rejection	(Note 9)	85			dB

電気的特性 (つづき)

Note 1: 絶対最大定格とは、デバイスが破壊する可能性のあるリミット値をいいます。動作条件とはデバイスが機能する条件を示しますが、特定のリミット値を保証するものではありません。保証される使用および試験状態については、電気的特性を参照ください。

Note 2: 人体モデルに基づき 1.5k Ω 、100pF を通して放電されます。

Note 3: 単電源と両電源の両方の動作に適用します。高い周囲温度での連続した短絡動作によって、許容されている 150 $^\circ\text{C}$ の接合部温度を越える場合があります。長時間 $\pm 30\text{mA}$ 以上の出力電流を流した場合、悪影響を及ぼす可能性があります。

Note 4: 最大消費電力には $T_{J(\text{max})}$ 、 J_A 、 T_A が作用します。ある周囲温度での最大許容消費電力 P_D は $P_D = (T_{J(\text{max})} - T_A) / J_A$ です。これらのすべての値は、プリント基板に直接ハンダ付けされたパッケージに対して適用されます。

Note 5: 代表値 (typical) は最も標準的な数値です。

Note 6: すべてのリミット値はテストまたは統計的な解析によって保証されます。

Note 7: V^+ が 13V を越える時、 V^+ に出力を短絡することは避けてください。信頼性が低下します。

Note 8: スレーレートは立ち上り、立ち下がりのうちいずれか遅いほうです。

Note 9: 入力についての記述です。 $V^+ = 10\text{V}$ であり $R_L = 10\text{M}\Omega$ は 5V に接続されています。各アンプは順番に 1kHz で励起され、 $V_O = 10\text{V}_{pp}$ を出力します。

Note 10: 絶対最大定格を越える入力電圧に対しては、入力端子電流を制限する必要があります。

Note 11: R_L は $V^+ / 2$ に接続します。ソーステスト時は $V_O > V^+ / 2$ 、シンクテスト時は $V_O < V^+ / 2$ とします。

Note 12: ソーステスト時、出力はグラウンドに短絡されます。シンクテスト時、出力は V^+ に接続されます。

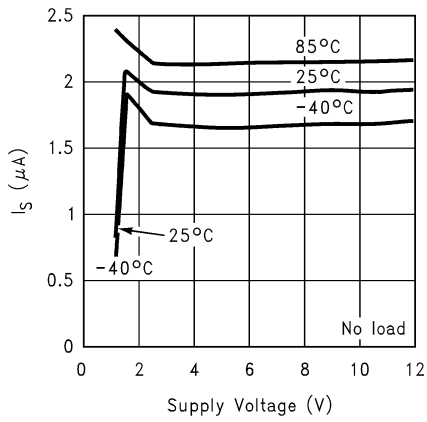
Note 13: V_{ID} は反転入力端子を基準とした差動入力電圧です。

Note 14: リミット値は設計保証値です。

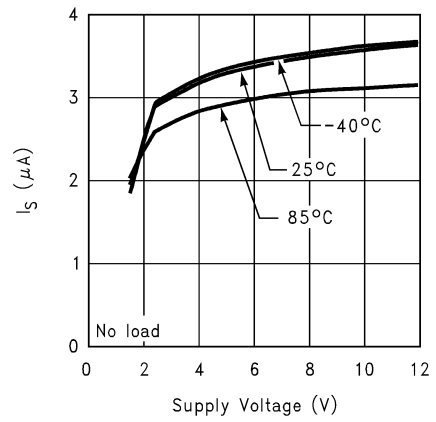
Note 15: 詳細については「代表的な性能特性」および「アプリケーション情報」を参照してください。

代表的な性能特性 特記のない限り、 $V_S = 5V$ 、単一電源、 $T_A = 25$

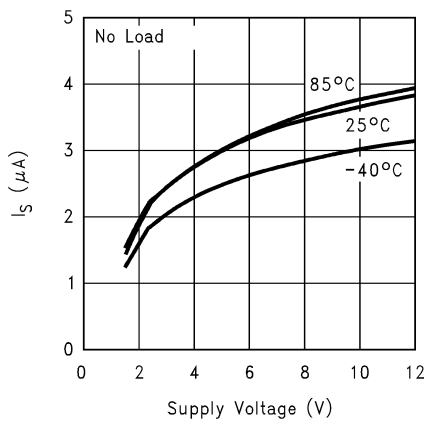
Total Supply Current vs Supply Voltage



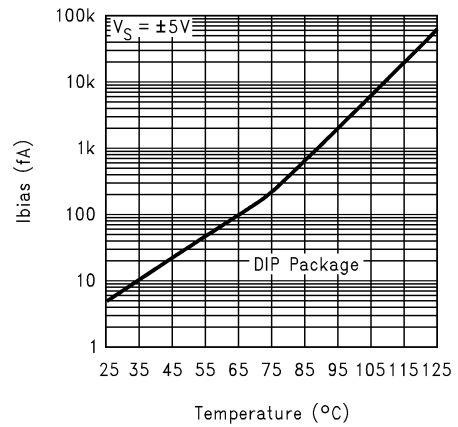
Total Supply Current vs Supply Voltage (Negative Input Overdrive)



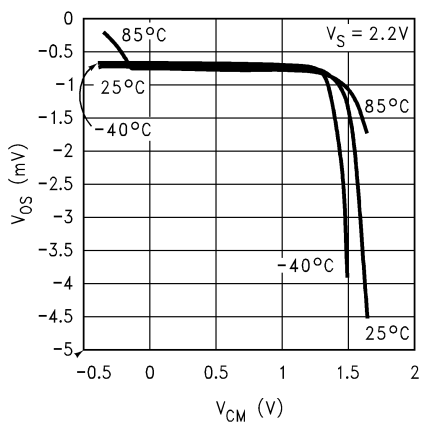
Total Supply Current vs Supply Voltage (Positive Input Overdrive)



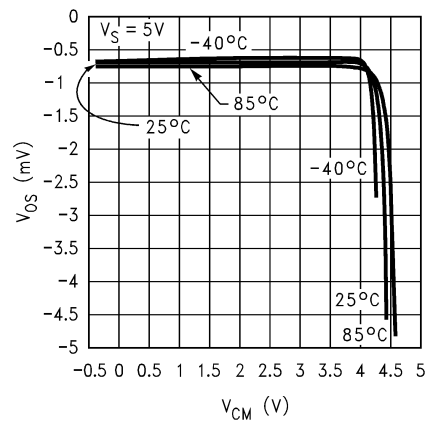
Input Bias Current vs Temperature



Offset Voltage vs Common Mode Voltage ($V_S = 2.2V$)

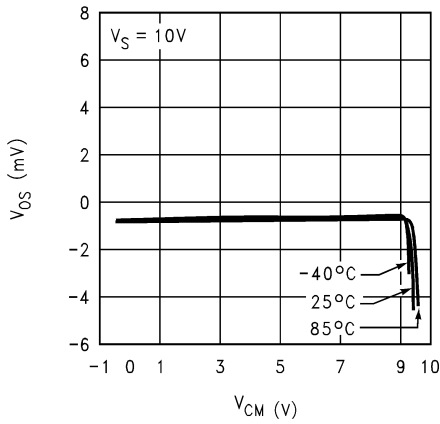


Offset Voltage vs Common Mode Voltage ($V_S = 5V$)

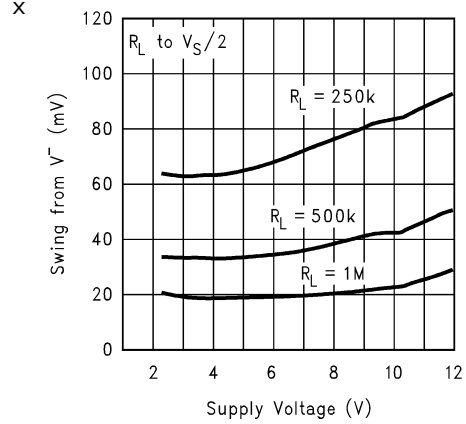


代表的な性能特性 特記のない限り $V_S = 5V$ 、単一電源、 $T_A = 25$ (つづき)

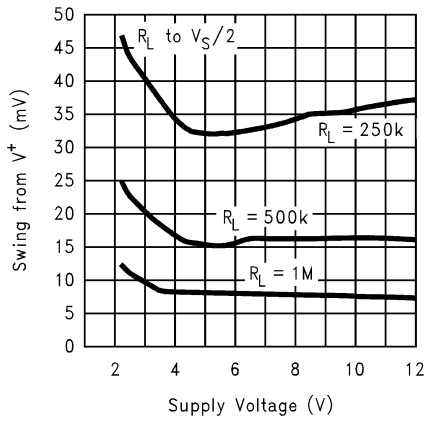
Offset Voltage vs Common Mode Voltage
($V_S = 10V$)



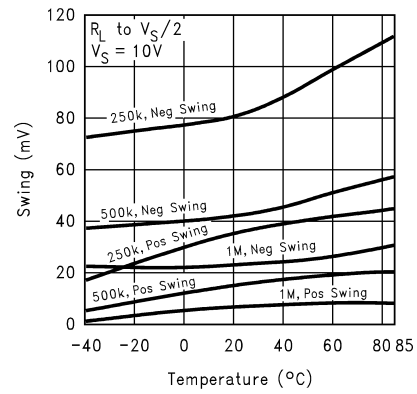
Swing Towards V^- vs Common Mode Voltage



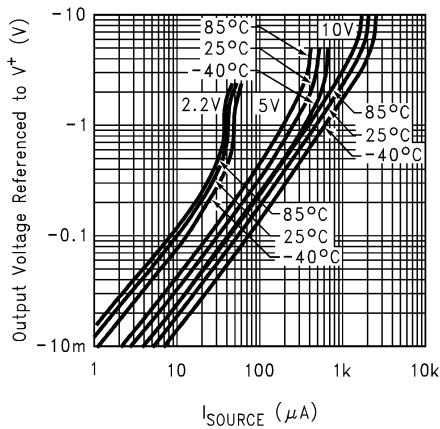
Swing Towards V^+ vs Supply Voltage



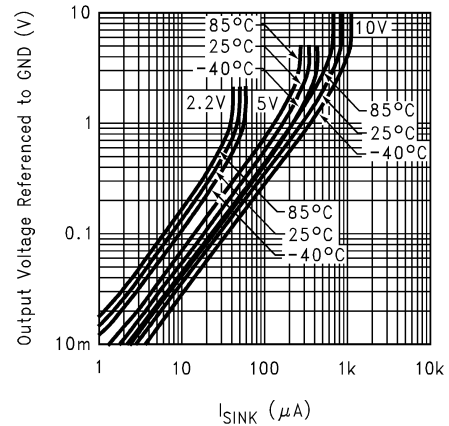
Swing From Rail (s) vs Temperature



Output Source Current vs Output Voltage

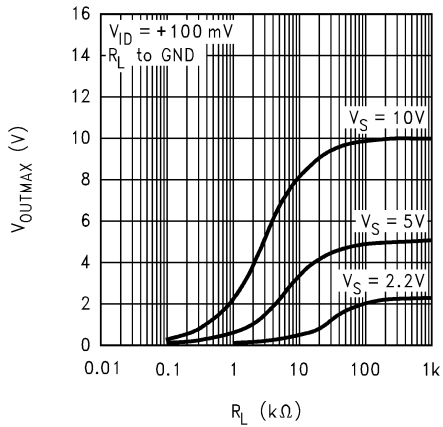


Output Sink Current vs Output Voltage

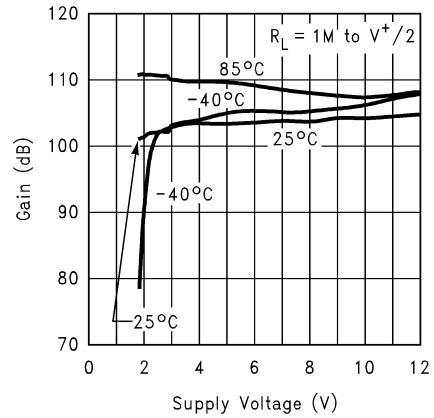


代表的な性能特性 特記のない限り $V_S = 5V$ 、単一電源、 $T_A = 25$ (つづき)

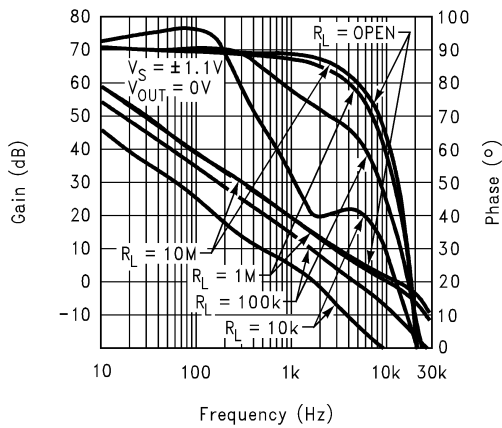
Maximum Output Voltage vs Load Resistance



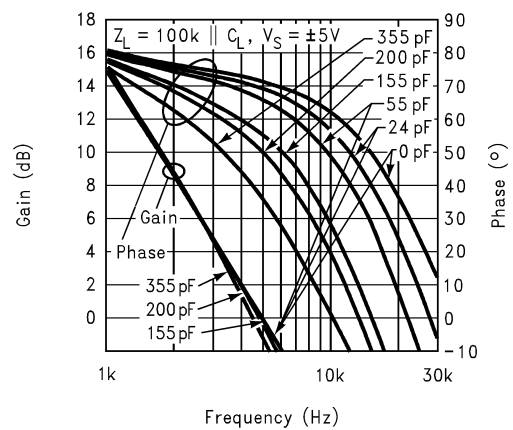
Large Signal Voltage Gain vs Supply Voltage



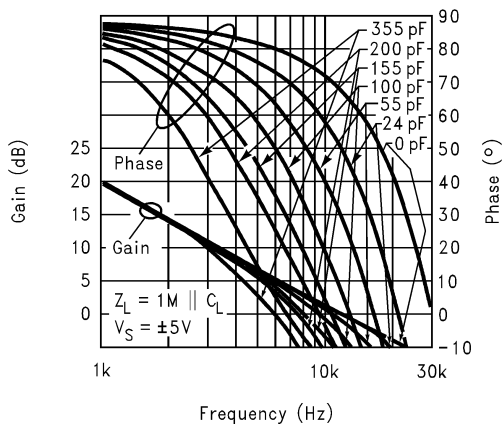
Open Loop Gain/Phase vs Frequency



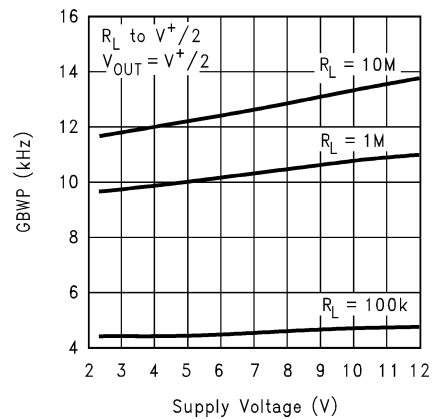
Open Loop Gain/Phase vs Frequency For Various C_L ($Z_L = 100 K \parallel C_L$)



Open Loop Gain/Phase vs Frequency For Various C_L ($Z_L = 1 M \parallel C_L$)

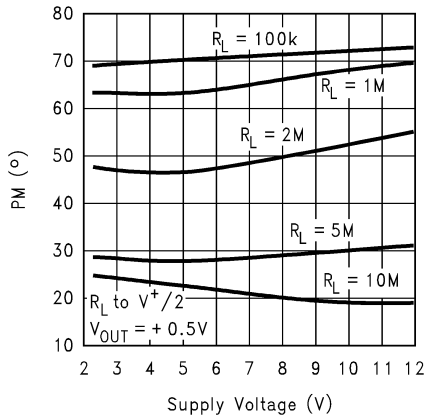


Gain Bandwidth Product vs Supply Voltage

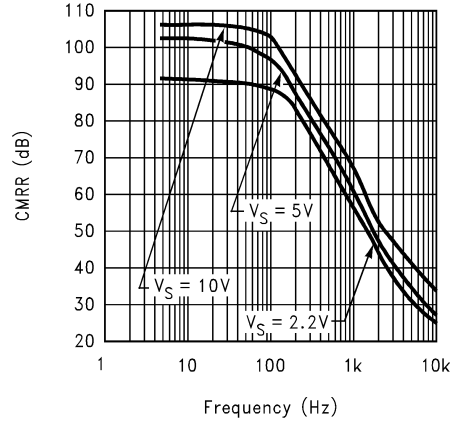


代表的な性能特性 特記のない限り、 $V_S = 5V$ 、単一電源、 $T_A = 25$ (つづき)

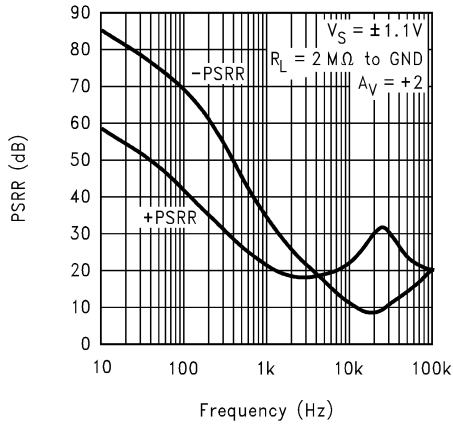
Phase Margin (Worst Case) vs Supply Voltage



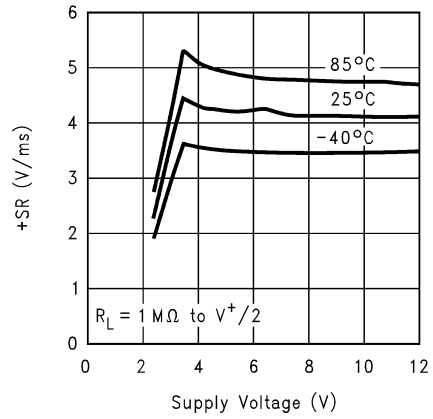
CMRR vs Frequency



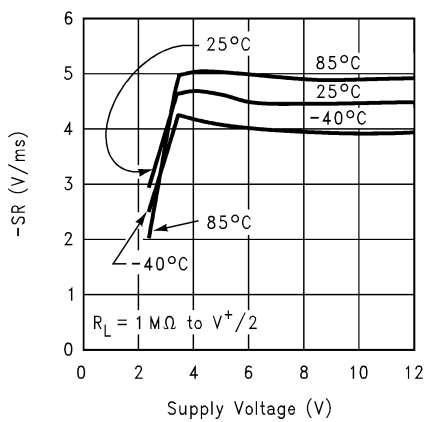
PSRR vs Frequency



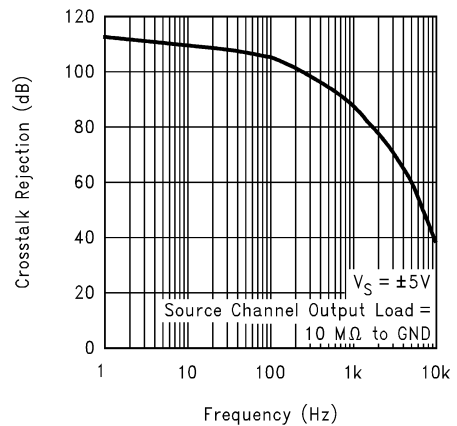
Positive Slew Rate v Supply Voltage



Negative Slew Rate v Supply Voltages

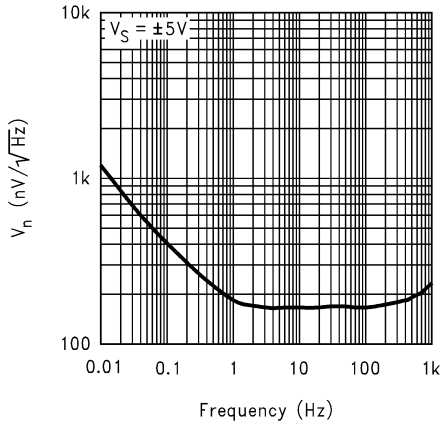


Cross-Talk Rejection vs Frequency

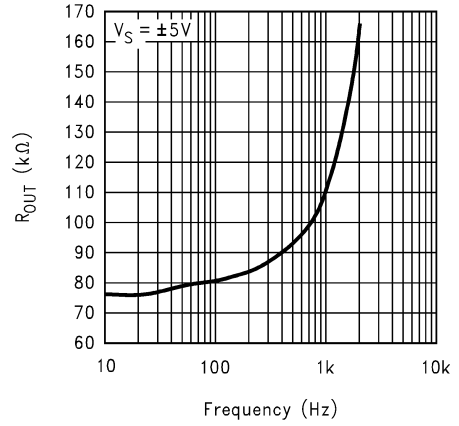


代表的な性能特性 特記のない限り、 $V_S = 5V$ 、単一電源、 $T_A = 25$ (つづき)

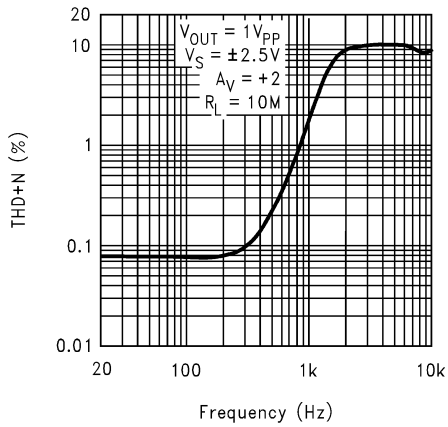
Input Voltage Noise vs Frequency



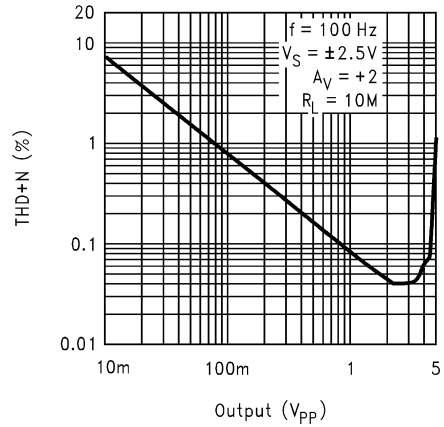
Output Impedance vs Frequency



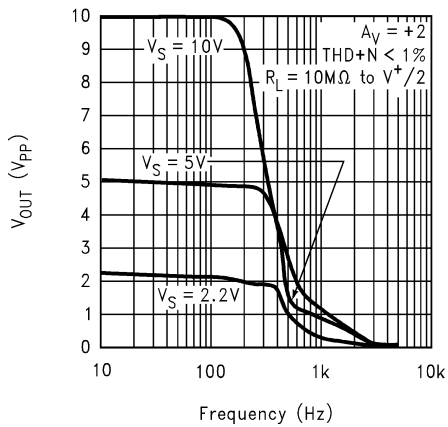
THD + N vs Frequency



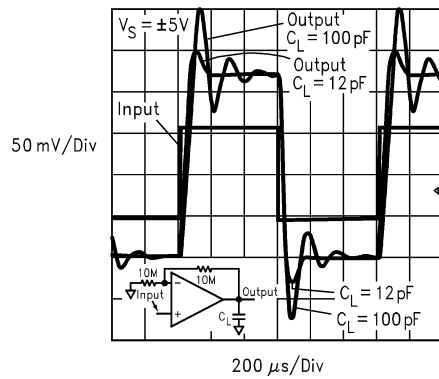
THD + N vs Amplitude



Maximum Output Swing vs Frequency

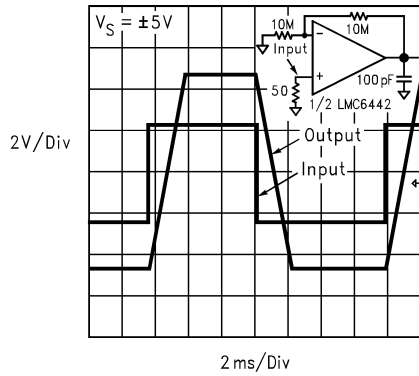


Small Signal Step Response
($A_V = +2$) ($C_L = 12\text{ pF}, 100\text{ pF}$)

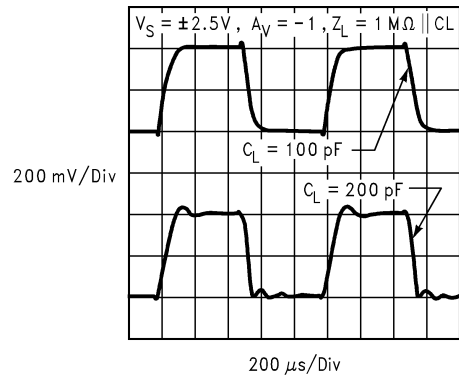


代表的な性能特性 特記のない限り $V_S = 5V$ 、単一電源、 $T_A = 25$ (つづき)

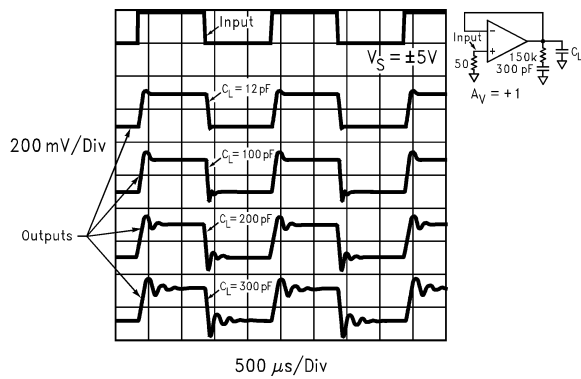
Large Signal Step Response
($A_V = + 2$) ($C_L = 100 \text{ pF}$)



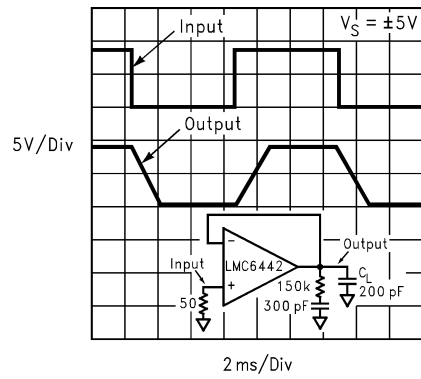
Small Signal Step Response
($A_V = - 1$) ($C_L = 1 \text{ M}\Omega \parallel 100 \text{ pF}, 200 \text{ pF}$)



Small Signal Step Response
($A_V = + 1$) For Various C_L



Large Signal Step Response
($A_V = + 1$) ($C_L = 200 \text{ pF}$)



アプリケーション情報

ユニティゲインでの使用について

LMC6442 は最小の閉ループ利得 (2 倍または -1 倍) で動作させた時、帯域幅を最大かつ外付け部品を最小に最適化できます。しかし、Figure 1 に示すように、外部に位相補償回路を設けるとユニティゲインで使用可能になります。

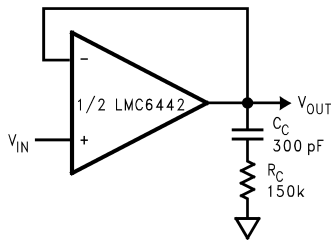


FIGURE 1. $A_V = +1$ Operation by adding C_C and R_C

この位相補償技術を用いると、発振せずに 300pF まで容量性負荷を駆動できます。(ステップ応答のプロットについては「代表的な性能特性」を参照してください)。この位相補償は他のゲイン設定でも安定性を改善でき、特に容量性負荷の駆動に適しています (最適化するためには、 R_C と C_C の調整が必要となります)。

T ネットワークの使用について

高利得の反転増幅器で高入力インピーダンスを要する場合、以下のトレード・オフが必要となります。これは高抵抗値を扱う低入力バイアスのアプリケーションで特に重要となります。従来の反転増幅器を使用すると、利得は入力抵抗値に反比例する一方、入力抵抗がこの抵抗値と等しくなります。例えば、10MΩ の入力抵抗で 100 倍の反転増幅器を構成するためには、高価な 1000MΩ 抵抗を選択しなければなりません。

他の方法は Figure 2 に示すように、フィードバック経路に T ネットワークを使用することで。

閉ループ利得は次式で表されます。

$$A_V = -\frac{R^2}{R_2} \cdot \left(\frac{2}{R} + \frac{1}{R_1} \right)$$

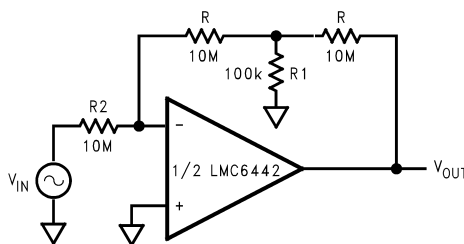


FIGURE 2. “T” Network Used to Replace High Value Resistor

しかし、注意する点はこの回路構成を使用する場合最適な帯域幅は理論値より小さくなります。帰還率 β は以下の式で定義されます。

$$\beta \approx \frac{R_2}{R_2 + R} \cdot \frac{R_1}{R_1 + R} \text{ for } R_2 \gg R_1$$

$$BW(-3 \text{ dB}) \approx GBWP \cdot \beta$$

この場合、GBWP を 10KHz と仮定すると、BW は 50Hz 前後と予想されます。(一方、従来の反転増幅器では 100Hz です)。

R_F が $A_V \cdot R_{in}$ で定義されることを考慮すると、T ネットワークでは R 値を選択して、 R_1 を以下の式で求めます。

$$R_1 = \frac{R^2}{R_F - 2R}$$

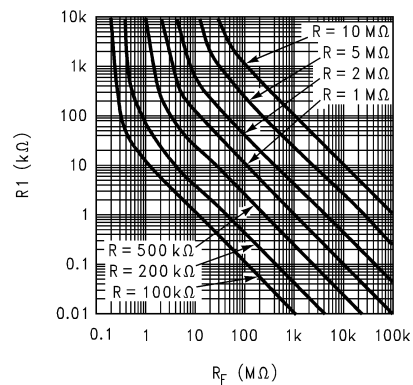


FIGURE 3. “T” Network Values for Various Values of R

Figure 3 は異なる R 値での R_1 対 R_F のグラフです。

容量性負荷に対する留意点について

他の多くのオペアンプより、LMC6442 は容量性負荷駆動時、より高い閉ループ利得で安定性が得られます。Figure 4 は容量性負荷対最小閉ループ利得のグラフです。小信号応答の出力でオーバーシュートが 10% 以下の範囲です。さらに、LMC6442 は負荷への出力電流が大きいほど、また出力振幅が V^- に近づかないほど、安定性が保たれます。

LMC6442 は等価出力負荷抵抗がより小さいとき、また出力振幅が 1V または V^- より大きな出力電圧の時、より容量性負荷を許容できます。容量性負荷駆動能力は負荷と出力端子に直列絶縁抵抗を挿入することで改善されます。Figure 5 は利得 -1 倍で容量性負荷を変えた時の絶縁抵抗の値を示します。但し出力は 10% 以下のオーバーシュートに制限されます。

“代表的な性能特性”にある位相余裕 (最悪時) 対電源電圧のプロットを参照すると、等価出力抵抗が小さくなるに連れて位相余裕が増加します。このプロットからデバイスの出力振幅が V^- に近づいたときの (動作上、最悪条件)、位相余裕が推測できます。先に触れた Open Loop Gain/Phase vs Frequency のプロットとこの位相余裕値を比較すると、出力が V^- 近くまで振幅しないならば、位相余裕が改善されることが予測できます。出力振幅電圧の位相余裕依存性は負荷抵抗が大きい限り、1MΩ またはそれ以下であれば最小限に抑えられます。

アプリケーション情報 (つづき)

出力の位相反転について

LMC6442 は同相入力電圧範囲を超える入力電圧が加えられても、出力が反転することはありません。

出力への伝搬遅延時間

超低消費電流のために、電源を加えてから出力が最終値に到達するまで、2.5ms の遅延時間が生じる場合があります。

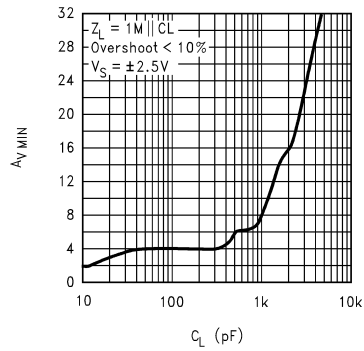


FIGURE 4. Minimum Operating Gain vs Capacitive Load

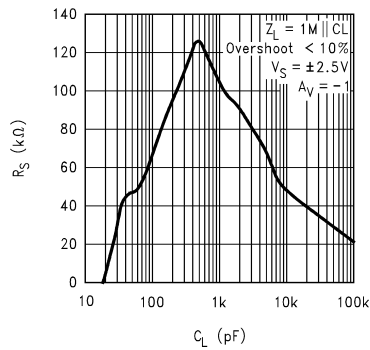
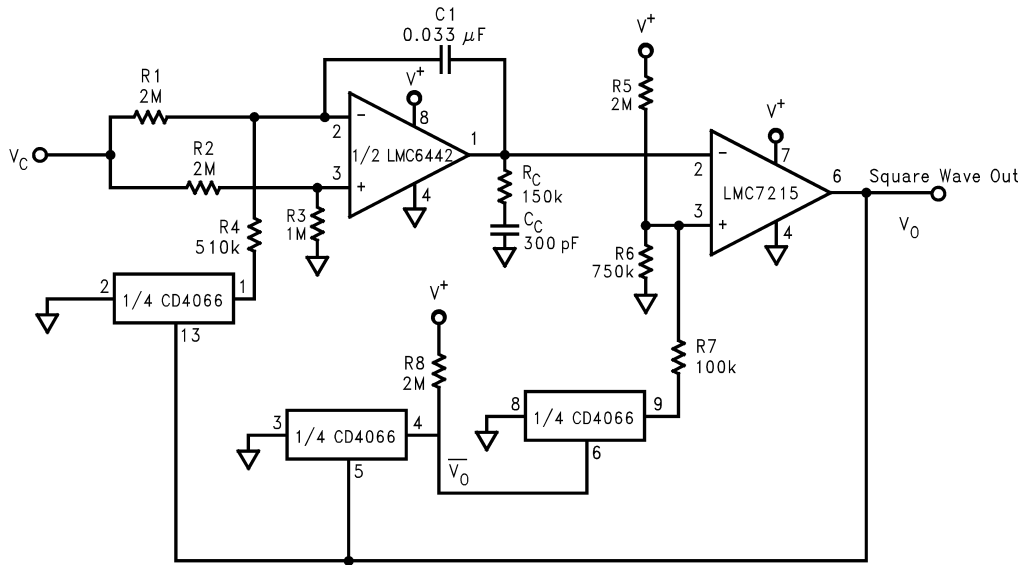


FIGURE 5. Isolating Resistor Value vs Capacitive Load

アプリケーション回路例

Micropower Single Supply Voltage to Frequency Converter



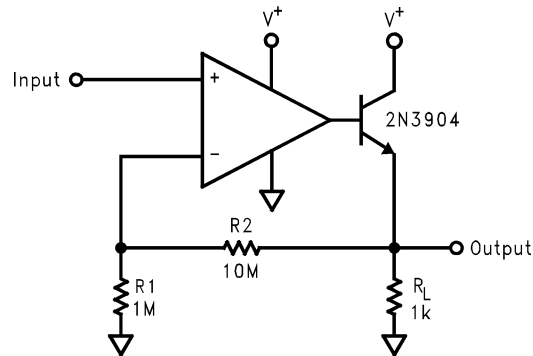
$V^+ = 5V: I_S < 10\mu A, f/V_C = 4.3 (Hz/V)$

$R1 \cong 4R4$

$R2 = 2R3$

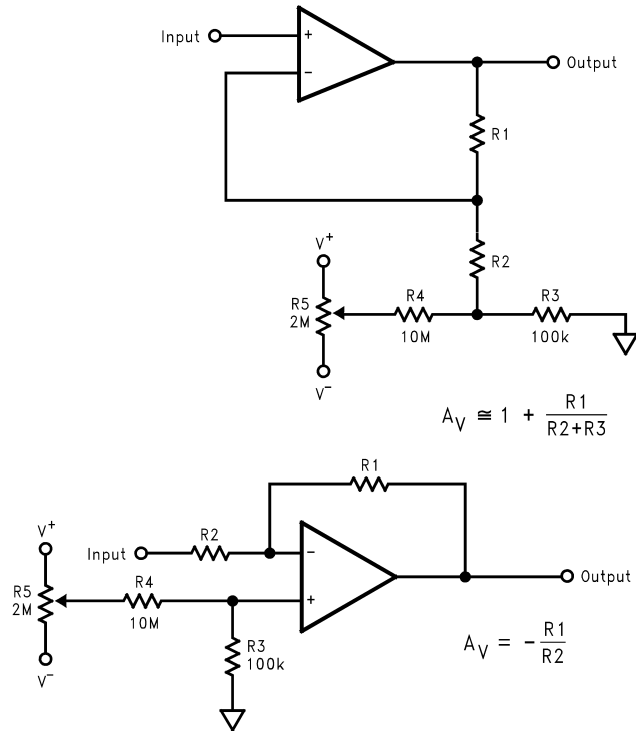
$$f(Hz) = \frac{V_C}{3R_1C_1V^+ \left[\frac{R_6}{R_5+R_6} - \frac{(R_6 \parallel R_7)}{(R_6 \parallel R_7)+R_5} \right]} \cong \frac{V_C(R_5+R_6)}{3R_1C_1V^+(R_6-R_7)} \text{ for } R_5 \gg R_6 \text{ and } R_6 \gg R_7$$

Gain Stage with Current Boosting



アプリケーション回路例 (つぎ)

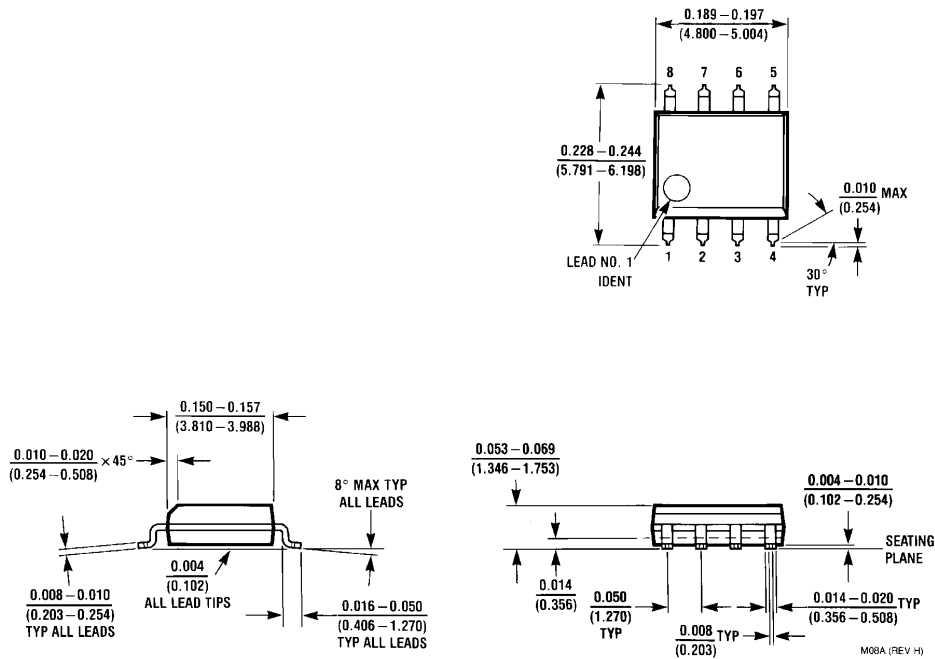
Offset Nulling Schemes



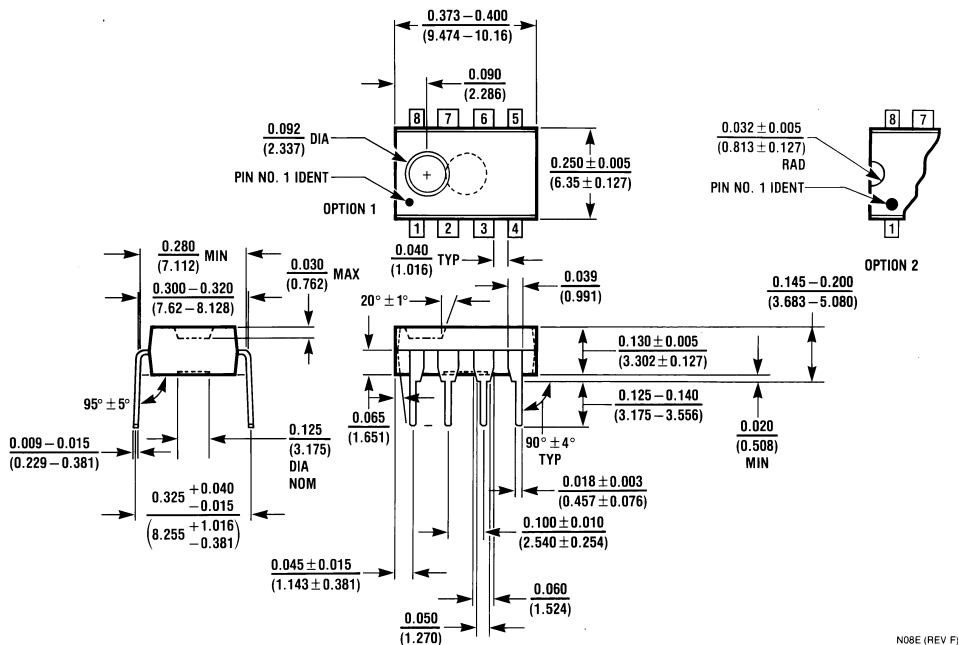
製品情報

Package	Temperature Range		Package Marking	Transport Media	NSC Drawing
	Industrial -40°C to +85°C	Military -55°C to +125°C			
8-Pin SOIC	LMC6442AIM	—	LMC6442AIM	Rails	M08A
	LMC6442AIMX			2.5k Tape and Reel	
	LMC6442IM	—	LMC6442IM	Rails	
	LMC6442IMX			2.5k Tape and Reel	
8-Pin DIP	LMC6442IN	—	LMC6442IN	Rails	N08E
8-Pin CDIP	—	5962-9761301QPA	LMC6442AMJ-QML 5962-9761301QPA	Rails	J08A
10-Pin SOIC	—	5962-9761301QXA	LMC6442AMWG-Q 9761301QXA	Trays	WG10A

外形寸法図 特記のない限り inches (millimeters)



8-Lead (0.150" Wide) Molded Small Outline Package, JEDEC
Order Number LMC6442AIM or LMC6442IM or LMC6442AIMX or LMC6442IMX
NS Package Number M08A



8-Lead (0.300" Wide) Molded Dual-In-Line Package
Order Number LMC6442AIN or LMC6442IN or LMC6442INX
NS Package Number N08E

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料（日本語 / 英語）はホームページより入手可能です。

www.national.com/jpn/

その他のお問い合わせはフリーダイヤルをご利用ください。



0120-666-116

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは承認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上