

LM22675

LM22675/LM22675Q 1A SIMPLE SWITCHER®, Step-Down Voltage Regulator with
Precision Enable



Literature Number: JAJSB03A



LM22675/LM22675Q

2012年6月

SIMPLE SWITCHER[®] 42V、1A 降圧型電圧レギュレータ (追加機能付き)

概要

LM22675 は、できる限り少ない外付け部品で高効率の高耐圧降圧型 (バック)レギュレータを実現するために必要なすべての機能を備えたスイッチング・レギュレータです。使い勝手の良いこのレギュレータは、最大 1A の負荷電流を供給可能な耐圧 42V の N チャネル MOSFET スイッチを内蔵しています。優れたライン/ロード・レギュレーション特性に加えて、最高で 90% を超える高い効率を備えています。電圧モード制御を採用しており、オン時間の Min 値が短いので、入力電圧と出力電圧の比をきわめて大きくすることができます。また、ループ補償回路を内蔵しているため、ユーザーはループ補償部品について面倒な計算をする必要がありません。5V の固定出力タイプと可変出力タイプが用意されています。スイッチング周波数は 500kHz で、外付け部品の小型化が可能のほか、優れた過渡応答を実現しています。高精度イネーブル入力は、レギュレータの制御とシステム電源のシーケンス制御を簡略化します。シャットダウン・モードにおけるこのレギュレータの消費電流はわずか 25 μ A (typ) です。ソフトスタート回路 (500 μ s、typ) を内蔵しているので、外付け部品数を抑えられます。LM22675 は、熱暴走保護機能 (サーマル・シャットダウン) と電流制限回路を内蔵しており、予期せぬ過負荷状態になることを防止します。

LM22675 は、テキサス・インスツルメンツ (TI) の SIMPLE SWITCHER[®] ファミリー製品です。SIMPLE SWITCHER[®] コンセプトにより、TI の設計ツール WEBENCH[®] を用いて、必要最小限の外付け部品による設計を簡単に完了できます。TI の WEBENCH[®] ツールは、外付け部品の計算、電気特性シミュレーション、熱特性シミュレーション、Build-It ボード (有償の試作ボード作成サービス) などの機能を持ち、容易なデザインインが可能です。

特長

- 広い入力電圧範囲: 4.5V ~ 42V
- 内部補償による電圧モード制御
- 低 ESR セラミック・コンデンサでも安定動作
- 200m Ω N チャネル MOSFET
- 出力電圧オプション
-ADJ (最小出力電圧 1.285V)
-5.0 (出力電圧 5V 固定)
- リファレンス精度: $\pm 1.5\%$
- スwitching 周波数: 500kHz
- 動作時の接合部温度範囲: $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$
- 高精度イネーブル・ピン
- ブートストラップ・ダイオード内蔵
- ソフトスタート回路内蔵
- WEBENCH[®] に完全対応
- 降圧および反転型バックブースト・アプリケーション
- LM22675Q は、AEC-Q100 グレード 1 認定のオートモティブ・グレード製品 (接合部温度 $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$)

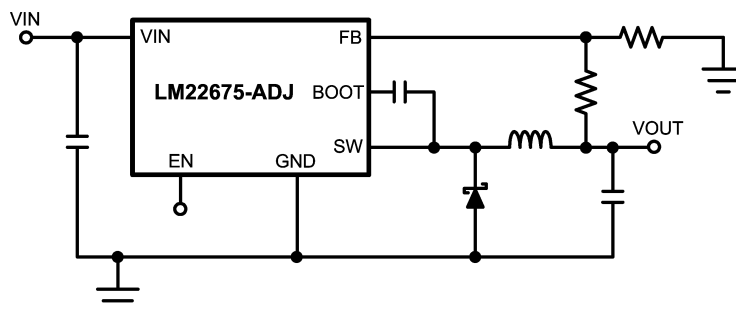
パッケージ

- PSOP-8 (露出放熱パッド付き)

アプリケーション

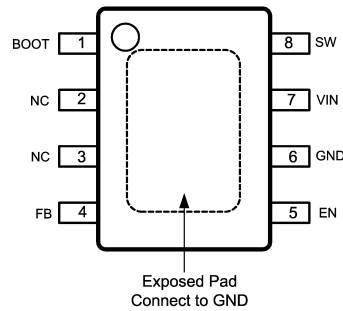
- 産業用制御機器
- 電気通信 / データ通信システム
- 組み込みシステム
- 標準の 24V、12V、5V 入力電源からの変換

簡略アプリケーション回路



LM22675/LM22675Q SIMPLE SWITCHER[®] 42V、1A 降圧型電圧レギュレータ (追加機能付き)

ピン配置図



8-Lead Plastic PSOP-8 Package
TI Package Number MRA08B

製品情報

Output Voltage	Order Number	Package Type	TI Package Drawing	Supplied As	Features	
ADJ	LM22675MR-ADJ	PSOP-8 Exposed Pad	MRA08B	95 Units in Rails		
ADJ	LM22675MRE-ADJ			250 Units in Tape and Reel		
ADJ	LM22675MRX-ADJ			2500 Units in Tape and Reel		
5.0	LM22675MR-5.0			95 Units in Rails		
5.0	LM22675MRE-5.0			250 Units in Tape and Reel		
5.0	LM22675MRX-5.0			2500 Units in Tape and Reel		
ADJ	LM22675QMR-ADJ	PSOP-8 Exposed Pad	MRA08B	95 Units in Rails	AEC-Q100 Grade 1 qualified. Automotive Grade Production Flow*	
ADJ	LM22675QMRE-ADJ			250 Units in Tape and Reel		
ADJ	LM22675QMRX-ADJ			2500 Units in Tape and Reel		
5.0	LM22675QMR-5.0			95 Units in Rails		
5.0	LM22675QMRE-5.0			250 Units in Tape and Reel		
5.0	LM22675QMRX-5.0			2500 Units in Tape and Reel		

* オートモーティブ・グレード (Q) 製品は、欠陥検出の技法など、自動車市場向けの高度な製造やサポート・プロセスを採用しています。信頼性規格については、AEC-Q100 標準で規定された要件と温度グレードに準拠します。オートモーティブ・グレード製品は Q の文字で識別できます。詳細については、<http://www.ti.com/automotive> を参照してください。

ピン説明

ピン番号	ピン名	説明	アプリケーション情報
1	BOOT	ブートストラップ入力	ハイサイド NFET のゲート電圧を供給します。
2, 3	NC	未接続	これらのピンはチップ内部と電気的には接続されていませんが、熱伝導体として機能します。
4	FB	フィードバック・ピン	レギュレータへのフィードバック入力です。
5	EN	イネーブル入力	レギュレータの起動とシャットダウンの制御に使用します。本データシートの「高精度イネーブルと UVLO」セクションを参照してください。
6	GND	レギュレータへのグラウンド入力 (システム共通)	システム・グラウンド・ピンです。
7	VIN	入力電圧	レギュレータへの入力電源です。
8	SW	スイッチング・ピン	レギュレータのスイッチング出力です。
EP	EP	露出パッド	グラウンドに接続してください。プリント基板への放熱用接続となります。「アプリケーション情報」を参照してください。

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電氣的信頼性試験方法の規格を参照ください。

VIN ~ GND 間	43V
EN ピン電圧	- 0.5V ~ 6V
SW ~ GND 間 (Note 2)	- 5V ~ VIN
BOOT ピン電圧	V _{SW} + 7V
FB ピン電圧	- 0.5V ~ 7V
消費電力	内部で制限
接合部温度	150 °C

ハンダ付け仕様については、www.ti.com/lit/snoa549 のドキュメントを参照してください。

ESD 耐圧 (Note3)

人体モデル	± 2kV
保存温度範囲	- 65 °C ~ + 150 °C

動作定格 (Note 1)

電源電圧 (VIN)	4.5V ~ 42V
接合部温度範囲	- 40 °C ~ + 125 °C

電氣的特性

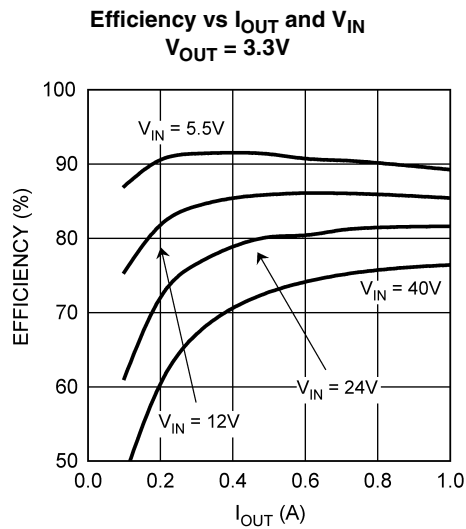
標準字体で記載されたリミット値は T_J = 25 °C の場合に限りです。太字で記載されたリミット値は - 40 °C ~ + 125 °C の接合部温度 (T_J) 範囲にわたって適用されます。最小リミット (Min) 値と最大リミット (Max) 値は、出荷テスト、設計、または統計的相関によって保証されます。代表値 (Typ) は T_A = T_J = 25 °C での最も標準的なパラメータ値を表しますが、参考として示す以外の目的はありません。特記のない限り、以下の規格は V_{IN} = 12V の場合に適用されます。

Symbol	Parameter	Conditions	Min (Note 5)	Typ (Note 4)	Max (Note 5)	Units
LM22675-5.0						
V _{FB}	Feedback Voltage	V _{IN} = 8V to 42V	4.925/4.9	5.0	5.075/5.1	V
LM22675-ADJ						
V _{FB}	Feedback Voltage	V _{IN} = 4.7V to 42V	1.266/1.259	1.285	1.304/1.311	V
All Output Voltage Versions						
I _Q	Quiescent Current	V _{FB} = 5V		3.4	6	mA
I _{STDBY}	Standby Quiescent Current	EN Pin = 0V		25	40	μA
I _{CL}	Current Limit		1.3/1.2	1.5	1.7/1.8	A
I _L	Output Leakage Current	V _{IN} = 42V, EN Pin = 0V, V _{SW} = 0V		0.2	2	μA
		V _{SW} = -1V		0.1	3	μA
R _{DS(ON)}	Switch On-Resistance			0.2	0.24/0.32	Ω
f _O	Oscillator Frequency		400	500	600	kHz
T _{OFFMIN}	Minimum Off-time		100	200	300	ns
T _{ONMIN}	Minimum On-time			100		ns
I _{BIAS}	Feedback Bias Current	V _{FB} = 1.3V (ADJ Version Only)		230		nA
V _{EN}	Enable Threshold Voltage	Falling	1.3	1.6	1.9	V
V _{ENHYST}	Enable Voltage Hysteresis			0.6		V
I _{EN}	Enable Input Current	EN Input = 0V		6		μA
T _{SD}	Thermal Shutdown Threshold			150		°C
θ _{JA}	Thermal Resistance	MR package, Junction to ambient thermal resistance (Note 6)		60		°C/W

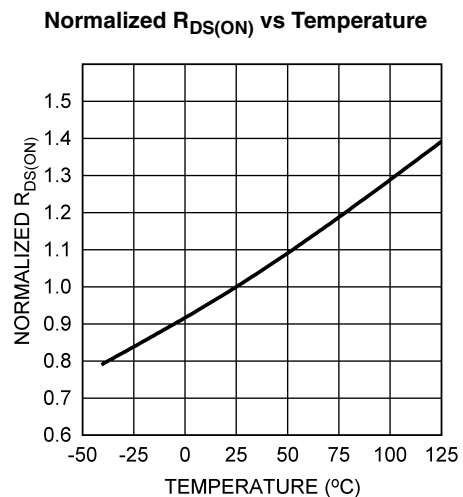
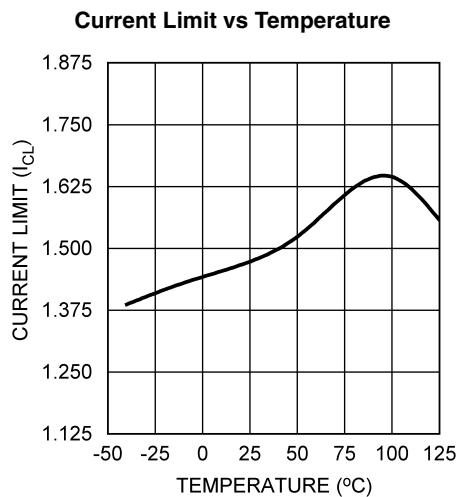
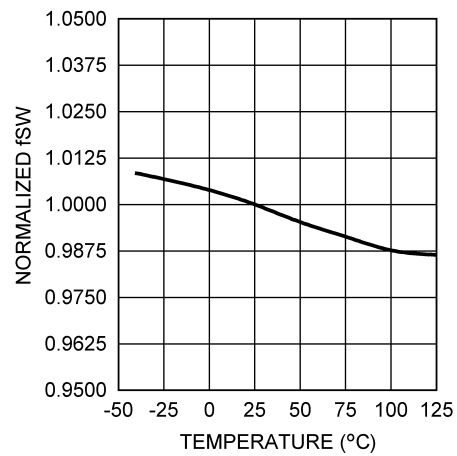
- Note 1:** 絶対最大定格とは、IC に破壊が発生したり、使用不能になったり、信頼性や性能が低下する可能性のあるリミット値を示します。これは、絶対最大定格において、または推奨動作条件に示されている動作条件を超える条件でこのデバイスが有効に機能することや品質が劣化しないことは意味していません。「推奨動作定格」とは、デバイスが正常に機能する条件を示しており、この範囲を超えて動作させることは避けてください。
- Note 2:** 「SW ~ GND 間」の絶対最大定格は DC 電圧に対して適用されます。連続印加される負電圧のリミット値 - 10V は、幅 50ns 以下のパルスに対して適用されます。
- Note 3:** ESD テストでは人体モデルが使用され、100pF のコンデンサから 1.5k Ω の抵抗を通じて各ピンに放電されます。
- Note 4:** 代表値は規定された条件における最も標準的な値を表すものであり、保証値ではありません。
- Note 5:** 25 $^{\circ}$ C 時の Min/Max 各リミット値は 100% テストされます。全温度範囲でのリミット値は、統計的品質管理 (SQC) 手法によって決められた補正データを加味して保証されます。これらのリミット値は、テキサス・インスツルメンツの平均出荷品質レベル (AOQL) の計算に使用されます。
- Note 6:** PSOP-8 露出パッド (MR) パッケージに対する θ_{JA} の値 (60 $^{\circ}$ C/W) は、パッケージが 1 平方インチ (約 6.45 平方センチ) の銅箔上に実装された場合に適用されます。 θ_{JA} の値は、熱伝導に寄与するプリント基板の銅箔量に応じて、42 ~ 115 $^{\circ}$ C/W の範囲で変化します。

代表的な性能特性

特記のない限り次の条件が適用されます。 $V_{in} = 12V$ 、 $T_j = 25^{\circ}C$



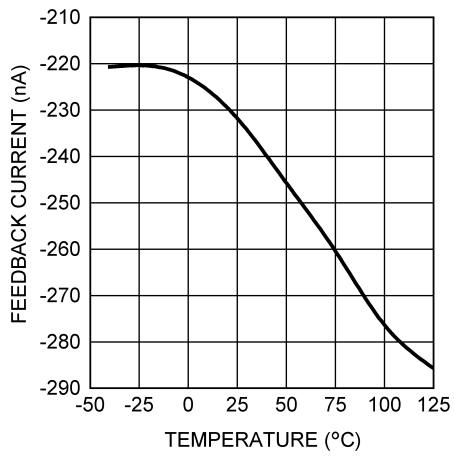
Normalized Switching Frequency vs Temperature



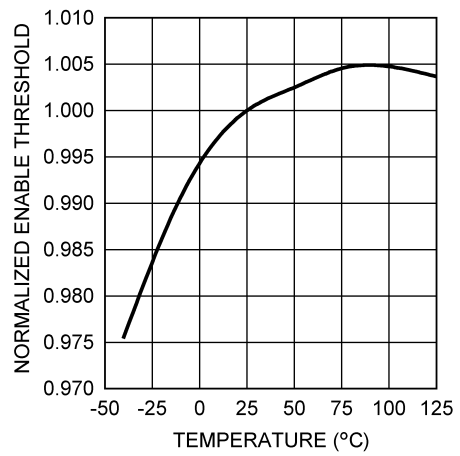
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 $V_{in} = 12V$ 、 $T_J = 25^\circ C$

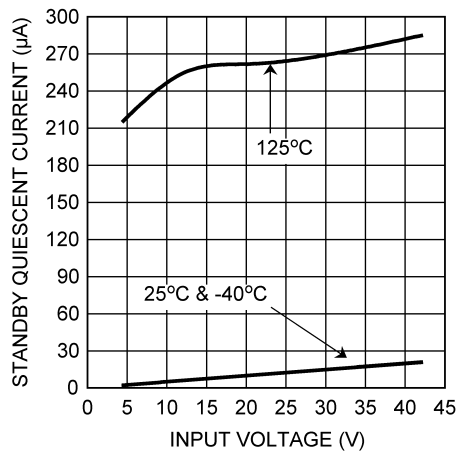
Feedback Bias Current vs Temperature



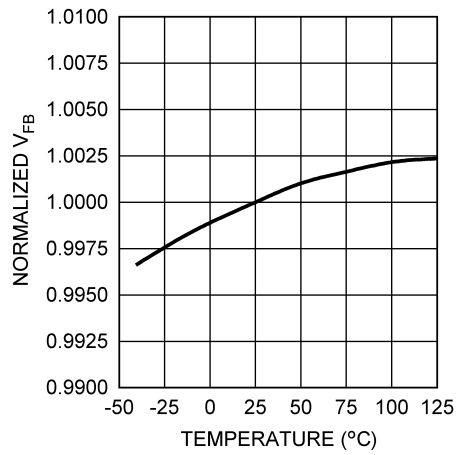
Normalized Enable Threshold Voltage vs Temperature



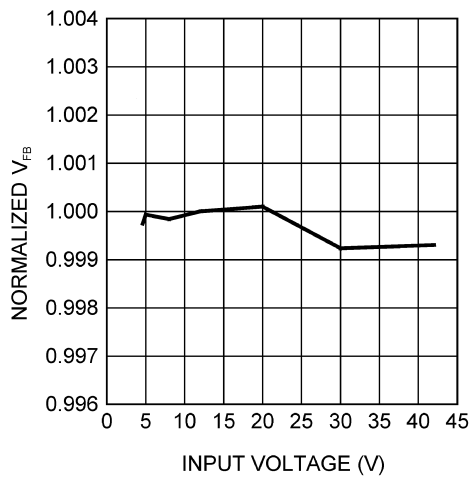
Standby Quiescent Current vs Input Voltage



Normalized Feedback Voltage vs Temperature



Normalized Feedback Voltage vs Input Voltage



ブロック図

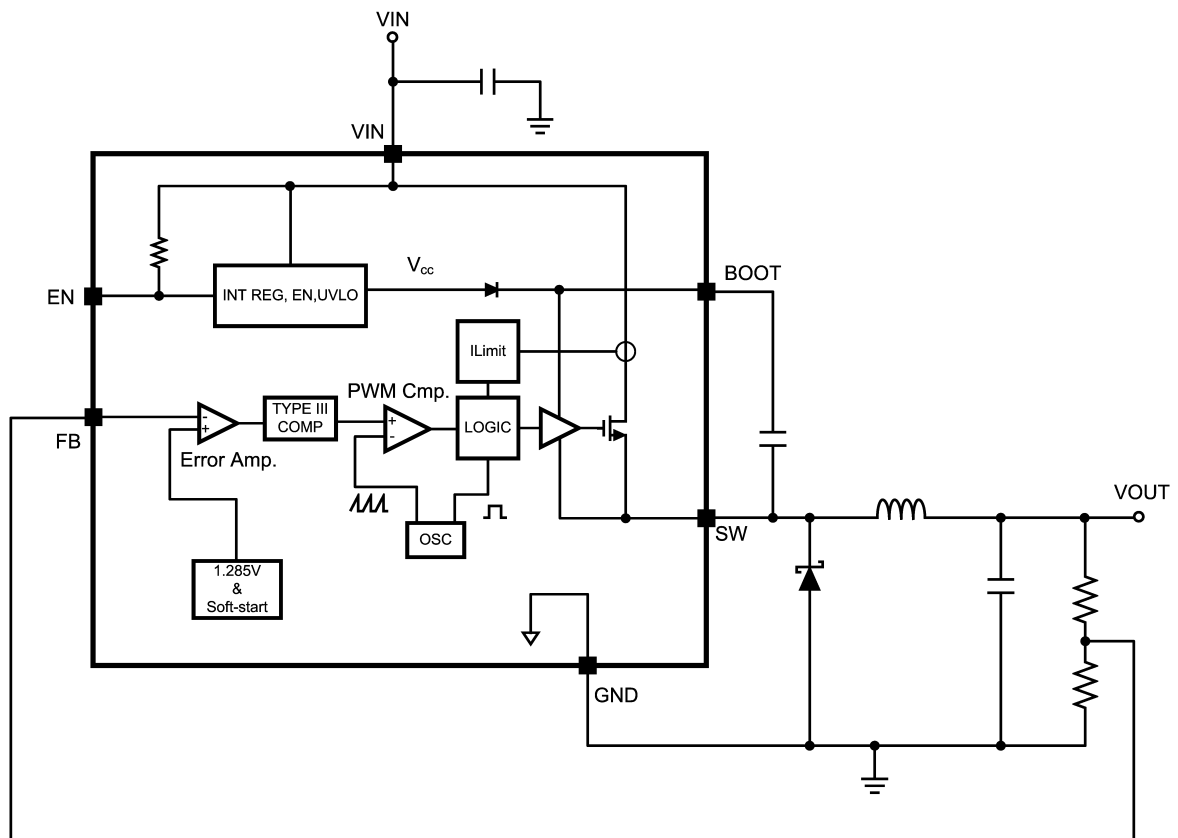


FIGURE 1. Simplified Block Diagram

動作の詳細な説明

LM22675 は、周波数が一定の電圧モード PWM アーキテクチャを採用しています。また、入力電圧フィードフォワードの採用により、入力電圧が変動しても安定したループ・ゲインを得られます。これにより、ループ補償回路は過渡特性を高めるために最適化されています。パワー MOSFET をダイオードと組み合わせると、約 0V から VIN まで振幅する矩形波がスイッチ・ピンで生成されます。この波形はインダクタと出力コンデンサによって平均化されて、レギュレータの出力電圧になります。出力電圧は、波形のデューティ・サイクルを調整すると制御できます。エラー・アンプが出力電圧と内部リファレンス電圧を比較してデューティ・サイクルを調整し、出力を目標値にレギュレートします。

-ADJ オプション製品は、5V 以下の出力に対して内部ループ補償回路を最適化しています。5V 以上の出力電圧が必要な場合は、-5.0 オプションの製品に、外付けの分圧抵抗を組み合わせ使用します。最小出力電圧はリファレンス電圧と等しく、1.285V (typ) です。

LM22675 の機能ブロック図を Figure 1 に示します。

高精度イネーブルと UVLO

高精度イネーブル入力 (EN) は、レギュレータの制御に使用されます。この高精度イネーブル機能により、他の電源からの抵抗分圧回路により、多段電源回路のシーケンス制御を容易に行えます。このピンをグラウンドに接続するか、1.6V (typ) 未満の電圧にすると、レギュレータがオフになります。この状態で入力電源から流入する電流は、入力電圧が 12V の場合、25 μ A (typ) です。EN 入力は、約 6 μ A の電流源によってチップ内部でプルアップされています。したがって、このピンをフローティングのままにするか、2.2V (typ) を超える電圧にすると、レギュレータがオンになります。この入力のヒステリシスは、1.6V (typ) のスレッシュホールドから上に約 0.6V (typ) です。イネーブル入力を駆動する場合は、電圧がこのピンの絶対最大定格の 6V を超えないようにしてください。

EN ピンは内部でプルアップされていますが、この機能を使用しない場合は (ノイズが多い環境では特に)、入力を High にしておくことを推奨します。これを最も簡単に行うには、VIN と EN ピンの間に抵抗を接続します。EN ピンに接続されている内蔵ツェナー・ダイオードは電圧が約 6V を上回ると導通するので、抵抗が必要になります。このツェナー・ダイオードの電流は、100 μ A 未満に制限してください。470k Ω の抵抗を使用すれば、42V という高い入力電圧の場合でも、電流を安全な値に制限できます。入力電圧が低い場合には、もっと小さな値の抵抗を使用してもかまいません。

LM22675 は、入力アンダーボルテージ・ロックアウト (UVLO) 機能も備えています。この機能は、内部回路にバイアスを適切に供給できるほど入力電圧が高くない場合に、レギュレータがオンになることを防ぎます。立ち上がりスレッシュホールドは 4.3V (typ) で、立ち下がりスレッシュホールドは 3.9V (typ) です。場合によっては、スレッシュホールドが低すぎて十分なシステム性能を得られないことがあります。解決策としては、EN 入力を外部 UVLO として使用し、入力電圧が下限を下回った際に回路をディスエーブルにします。これはバッテリーの過放電や起動時における早期のターンオンを防ぐ目的でよく使用されます。また、入力電圧が最小電圧の 4.5V を下回るアプリケーションでは、アブノーマルなデバイス動作を防ぐ目的にも推奨します。Figure 2 に、この UVLO 方式を実装するための接続方法を示します。適切な抵抗値は次式で求められます。

$$R_{ENT} = R_{ENB} \cdot \left(\frac{V_{off}}{V_{EN}} - 1 \right)$$

$$V_{on} = V_{off} \cdot \left(\frac{V_{EN} + V_{ENHYST}}{V_{EN}} \right)$$

V_{off} はレギュレータがオフになる入力電圧で、 V_{on} はレギュレータがオンになる電圧です。6 μ A のプルアップがあるので、分圧抵抗の電流はこれよりもはるかに大きくする必要があります。 R_{ENB} には、20k Ω の抵抗値が最初の選択肢として適切です。また、このピンの絶対最大定格を満たすために、EN ピンとグラウンドの間にツェナー・ダイオードの追加が必要になる場合があります。

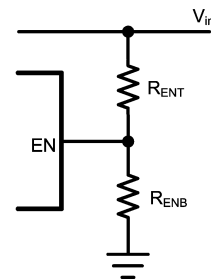


FIGURE 2. External UVLO Connections

デューティ・サイクル制限

レギュレータでは、0 から 1 の全範囲にわたってデューティ・サイクルを制御できることが理想的です。ただし、回路に固有の遅延が原因で、高い信頼性のもとで制御できる最大デューティ・サイクルと最小デューティ・サイクルには、制限があります。これは、LM22675 で変換可能な最大 / 最小の入力電圧と出力電圧の制限につながっています。レギュレータでは、電流制限時にスイッチ電流を正確に測定する目的で最小オン時間が設けられています。また、ブートストラップ・コンデンサを再充電する目的で最小オフ時間も設けられています。特定の出力電圧における最大入力電圧は、次式で概算できます。

$$V_{in|max} \approx \frac{V_{out} + 0.4}{T_{on} \cdot F_{sw} \cdot 1.8}$$

F_{sw} はスイッチング周波数で、 T_{ON} は最小オン時間です。いずれの値も「電気的特性」に記載されています。ワースト・ケースは、出力電圧が最小の場合に発生します。上の式の入力電圧を上回ると、レギュレータはサイクルをスキップし、スイッチング周波数が事実上減少します。結果として、出力電圧リップルが増加し、出力電圧の精度が低下します。

第 2 の制限となるのが、出力電圧がレギュレーション状態から「ドロップアウト」する直前の最大デューティ・サイクルです。ドロップアウト発生前の最小入力電圧は、次式で概算できます。

$$V_{in|min} \approx \frac{V_{out} + 0.4 + I_{out} \cdot R_L}{1 - T_{off} \cdot F_{sw} \cdot 1.8} + I_{out} \cdot R_{dson}$$

T_{OFF} と $R_{DS(ON)}$ の値は、「電気的特性」に記載されています。これらのワースト・ケースは、負荷電流が最大の場合に発生します。この式の R_L は、インダクタの直流抵抗を表しています。当然ながら、レギュレータへの最小入力電圧は、4.5V (typ) 以上でなければなりません。

電流制限

LM22675 は電流制限機能を備えており、出力で予期せぬ過負荷が発生した際にスイッチ電流が安全な値を超えることを防止します。ピーク電流制限値は、「電気的特性」の I_{CL} の項目に記載されています。電流制限への到達前に供給可能な最大負荷電流は、次式で求められます。

$$I_{out|_{max}} \approx I_{CL} - \frac{(V_{in} - V_{out})}{2 \cdot L \cdot F_{sw}} \cdot \frac{V_{out}}{V_{in}}$$

L はパワー・インダクタの値です。

LM22675 が電流制限状態に移行すると、出力電圧が低下し、ピーク・インダクタ電流が各サイクルの終了時に I_{CL} で固定されます。スイッチング周波数は一定に保たれたまま、デューティ・サイクルが減少します。負荷電流は一定に保たれず、過負荷の程度と出力電圧に依存します。

過負荷の程度がきわめて激しい場合（「短絡」時）、レギュレータは低周波数電流フォールドバック動作モードに移行します。周波数フォールドバックは、公称スイッチング周波数の約 1/5 です。最小オン時間の経過前に電流制限に達している場合、このモードが発動します。この動作モードは、過負荷時に出力電圧がきわめて低くなったときに発生するインダクタ電流の「暴走」を防ぐために使用されます。低周波数電流フォールドバックへの移行をもたらす出力電圧レベルは、次式で求められます。

$$V_x \leq V_{in} \cdot F_{sw} \cdot T_{on} \cdot 1.8$$

F_{sw} は通常のスイッチング周波数で、 V_{in} はアプリケーションの最大電圧です。過負荷によって出力電圧が V_x 以下になると、回路は電流フォールドバック・モードに移行します。アプリケーションで過負荷時に出力電圧が V_x 以下になる場合は、第 2 の基準も確認する必要があります。この動作モードにおいてダメージが発生しない最大の入力電圧は、次式で求められます。

$$V_{in} \leq \frac{V_{sc} + 0.4}{T_{on} \cdot F_{sw} \cdot 0.36}$$

V_{sc} は過負荷時の出力電圧値で、 F_{sw} は通常のスイッチング周波数です。フォールドバック・モード時に入力電圧がこの値を上回ると、レギュレータやダイオードが破損する可能性があります。これらの式はインダクタで測定された電圧であることに注意してください。通常のトレース抵抗や配線抵抗により、インダクタの電圧は離れた場所の負荷の電圧より高くなります。したがって、負荷の端子間を 0V で短絡させた場合でも、インダクタでは一定の電圧が生じます。計算で V_x と V_{sc} に使用するものはこの値です。フォールドバック・モードから復帰するには、フォールドバックの開始に必要な値より大幅に低い値まで負荷を削減してください。この負荷「ヒステリシス」は、電圧レギュレータに関連したあらゆる種類の電流制限フォールドバックにとって標準的な特性です。

Figure 3 に、短絡モード時の安全動作領域を示します。曲線の右下の動作点が安全動作領域を表しています。

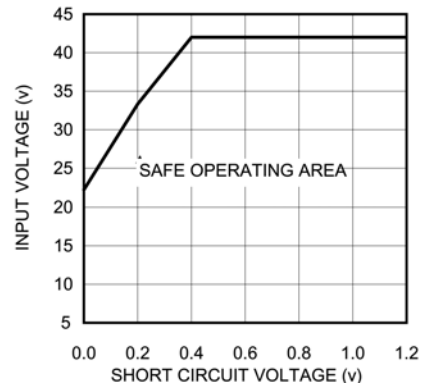


FIGURE 3. SOA

ソフトスタート

ソフトスタート機能により、レギュレータは安定動作の状態に緩やかに到達するため、起動時のストレスが軽減されます。内部ソフトスタート機能は、約 500 μ s で出力電圧を立ち上げます。この時間は固定されており、変更できません。回路のシャットダウン時や過熱状態の発生時は、常にソフトスタートがリセットされます。

ブートストラップ電源

LM22675 は、パワー MOSFET の制御用にフローティング・ハイサイド・ゲート・ドライバを備えています。このドライバの電源は、BOOT ピンと SW ピンの間に接続された外付けブートストラップ・コンデンサです。短くて幅の広い PCB 配線パターンを介して、特性の良い 10nF セラミック・コンデンサをこれらのピンに接続してください。レギュレータで最小オフ時間が設けられている理由の 1 つは、スイッチング・サイクルごとにブートストラップ・コンデンサを確実に再充電できるようにするためです。ブートストラップ・コンデンサをフルに再充電するための最小オフ時間を確保するには、約 5mA 以上の負荷電流が必要です。出力分圧抵抗を使用する場合は、必要な負荷電流の一部をその抵抗によってまかなうことができます。

熱保護回路

LM22675 には、最大接合部温度を超えた場合に IC を保護するサーマル・シャットダウン回路が内蔵されています。サーマル・シャットダウン回路は約 150 $^{\circ}$ C で作動し、温度が約 135 $^{\circ}$ C を下回るまで、レギュレータはシャットダウン状態を維持します。

内部ループ補償回路

LM22675 は、さまざまなパワー段の外付け部品に対して安定したレギュレータ特性が得られるループ補償回路を内蔵しています。

-ADJ オプションでは、5V 未満の出力電圧に対して内部補償回路を最適化しています。5V 以上の出力電圧が必要な場合は、-5.0 オプションのデバイスと、外付けの抵抗分圧回路を組み合わせて使用します。

独自のパワー段(インダクタと出力コンデンサ)を設計する際は、安定性を確保するために注意を要する場合があります。www.ti.com より利用できる WEBENCH[®] オンライン回路設計支援ツールにより、LM22675 の安定性を検証できます。オンラインの製品カタログから手軽に扱えるスプレッドシートをダウンロードできます。

内部ループ補償回路 (つづき)

レギュレータ・ループの完全な伝達関数は、補償回路とパワー段の伝達関数を組み合わせることで得られます。Figure 4 に示すように、LM22675 はタイプⅢループ補償回路を内蔵しています。これは、FB ピンから PWM モジュレータの入力までの直線近似関数に相当します。パワー段の伝達関数は、DC ゲインと、インダクタや出力コンデンサによって作成される 2 次ポールで構成されます。LM22675 では入力電圧フィードフォワードが採用されているので、パワー段の DC ゲインは 20dB に固定されています。2 次ポールは、共振周波数と Q 値によって決まります。最初の設計では、インダクタンスと出力容量の積が次式を満たすようにします。

$$L \cdot C_{out} \approx 1.1 \times 10^{-9}$$

または、次式で求められるように、このポールを 1.5kHz と 15kHz の間に配置します。

$$F_o = \frac{1}{2\pi \cdot \sqrt{L \cdot C_{out}}}$$

Q 値はパワー段部品の寄生抵抗に依存するため、通常は設計者が制御できるものではありません。当然ながら、ループ補償回路がパワー段部品を選定する際の唯一の考慮事項になります。詳細は、「アプリケーション情報」を参照してください。

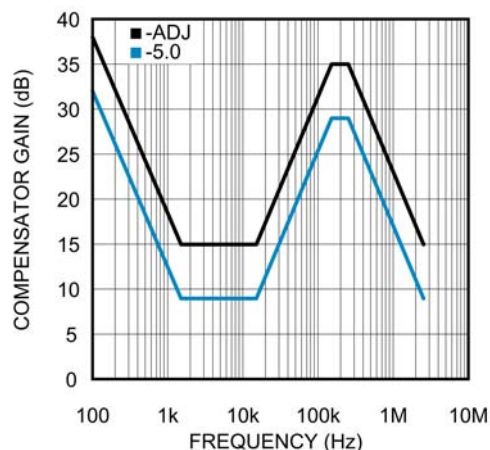


FIGURE 4. Compensator Gain

通常、手計算やシミュレーションは適切なパワー段部品の選定にしか使えません。優れた設計を行うには、負荷 / 入力変動テストによってアプリケーションの安定性を検証する必要があります。また、ボード線図を用いて安定性のマージンを決定してください。アプリケーション・ノート AN-1889 では、オシロスコープとファンクション・ジェネレータだけで行えるループ伝達関数の測定方法について説明しています。

アプリケーション情報

代表的な降圧型レギュレータ・アプリケーション

Figure 5 に、5.5V ~ 42V の入力電圧を 1A で 3.3V の出力に変換する例を示します。詳細については、LM22672 のアプリケーション・ノート AN-1896 を参照してください。

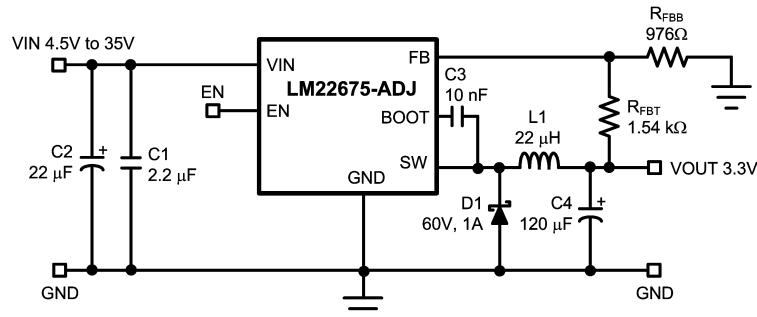


FIGURE 5. Typical Buck Regulator Application

外付け部品

以下のガイドラインは、LM22675 による降圧型 (バック) コンバータの設計に利用してください。

インダクタ

インダクタンス値は、負荷電流、リップル電流、入力電圧の最大値と最小値をもとに決定します。アプリケーションを連続モード (CCM) に維持するためには、最大リップル電流 I_{RIPPLE} は最小負荷電流の 2 倍よりも小さくしなければなりません。インダクタのリップル電流のピーク・ツー・ピーク値を公称出力電流の約 30% 程度に設定する一般則に従うと、出力電圧リップルと部品のサイズやコストの間で適切なトレードオフが得られます。このリップル電流値に基づいて、インダクタンス L を以下の式から求めます。

$$L = \frac{(V_{in} - V_{out}) \cdot V_{out}}{0.3 \cdot I_{out} \cdot F_{sw} \cdot V_{in}}$$

F_{sw} はスイッチング周波数で、 V_{in} にはアプリケーションにおける最大値を使用します。上の式はインダクタ L の値を選択する指針となります。実際の回路では標準系列の中から最も近い値の部品を使用します。

インダクタを選択したら、次式で実際のリップル電流を求められます。

$$\Delta I = \frac{(V_{in} - V_{out}) \cdot V_{out}}{L \cdot F_{sw} \cdot V_{in}}$$

通常、インダクタンスを大きくすると過渡応答は遅くなりますが、出力電圧リップルは低減されます。インダクタンスを小さくすると過渡応答は改善しますが、出力電圧リップルが大きくなります。

飽和を防ぐために、アプリケーションにおけるインダクタの定格はピーク電流 I_{PK} 以上でなければなりません。通常負荷条件のとき、ピーク電流は負荷電流にインダクタ・リップル電流の 1/2 を加えた値になります。

過負荷状態で特定の負荷変動時には、コントローラが電流制限を実行することがあります。この場合、ピーク・インダクタ電流は、「電氣的特性」に記載された I_{CL} によって決まります。

優れた設計を行うには、インダクタの定格がこの過負荷状態に十分対応できるものでなければなりません。インダクタの定格が予想される最大電流に対応していないと、飽和が発生して、LM22675 やパワー・ダイオードが損傷を受ける可能性があります。

入力コンデンサ

入力コンデンサは、入力電圧リップルと RMS 電流に基づいて選択します。 V_{IN} ピンに発生するリップル電圧を抑え、かつ、スイッチのオン時間中にレギュレータ電流の大半を供給する目的で、良質の入力コンデンサが必要です。低 ESR のセラミック・コンデンサを推奨します。入力電源の電圧リップルとノイズを低減するには、大容量の入力コンデンサが適しています。十分なバイパス処置が講じられていない場合は、同じ入力電源を共有する別の回路にこのノイズが伝わる可能性があります。入力電圧リップルは次式で概算できます。

$$V_{ri} \approx \frac{I_{out}}{4 \cdot F_{sw} \cdot C_{in}}$$

V_{ri} はスイッチング周波数におけるピーク・ツー・ピーク・リップル電圧です。もう 1 つの問題となるのが、このコンデンサを通過する RMS 電流です。この電流は次式で概算できます。

$$I_{rms} \approx \frac{I_{out}}{2}$$

コンデンサの定格は、スイッチング周波数においてこの RMS 電流レベル以上でなければなりません。

すべてのセラミック・コンデンサは、標準的な許容誤差と温度係数に加えて、大きな電圧係数を持っています。この影響を減じるには、最小容量が必要な値になるように複数のコンデンサを並列接続します。このように、複数のコンデンサ間で電流を共有すると RMS 電流の制約にも対応できる場合があります。通常、入力には電解コンデンサをセラミック・コンデンサと並列接続して使用することを推奨します。このコンデンサの適度な ESR は、長い電源リードに起因して入力電源で発生するリンギングの抑制に役立ちます。こうした方式は、LM22675 の最大入力電圧定格を超える電圧スパイクの低減にも効果的です。

アプリケーション情報 (つづき)

高周波バイパス・コンデンサを LM22675 のできる限り近くに配置することを推奨します。この小型パッケージ・サイズの低 ESR セラミック・コンデンサは、できる限り短い PCB 配線パターンで VIN ピンと GND ピンに直接接続してください。0.47 μ F ~ 1 μ F の容量が適切です。このコンデンサは、高感度の内部回路に低インピーダンス電源を供給するのに役立ちます。また、EMI の増加につながる入力電源での高速ノイズ・スパイクを抑制できます。

出力コンデンサ

出力コンデンサの役割は、出力電圧のフィルタリングと変動時における負荷電流の供給です。コンデンサは出力リップルやトランジェント特性に関するアプリケーション要求を考慮して、選定します。セラミック・コンデンサと低 ESR の SPT™ または POSCAP™ コンデンサを並列接続して使用すれば、最良のパフォーマンスを実現できます。セラミック・コンデンサなどの ESR がきわめて小さいコンデンサが出力リップルとノイズ・スパイクを抑制する一方、大容量の電解またはポリマー・コンデンサは変動時に負荷電流を供給するバルク容量として機能します。ESR がきわめて小さいと仮定した場合、出力電圧リップルは次式で概算できます。

$$V_{ro} \approx \frac{(V_{in} - V_{out}) \cdot V_{out}}{8 \cdot V_{in}} \cdot \frac{1}{F_{sw}^2 \cdot L \cdot C_{out}}$$

通常、出力コンデンサの総容量値には 100 μ F 以上を推奨します。

V_{out} が 3.3V 未満のアプリケーションでは、低 ESR の出力コンデンサを選定することが重要です。入力電圧が動作電圧範囲以下に低下する際に、出力電圧に発生するオーバーシュートを抑制するためです。

ブートストラップ・コンデンサ

BOOT ピンと SW ピンの間に接続されたブートストラップ・コンデンサは、ゲート電流を供給して N チャネル MOSFET をターンオンします。このコンデンサの推奨値は 10nF で、特性が良く ESR が小さいセラミック・コンデンサを使用してください。内蔵パワー MOSFET のターンオンを緩やかにして EMI を低減したほうが望ましい場合もあります。これは、 C_{boot} コンデンサと直列に小さな抵抗を接続すれば可能になります。10 Ω ~ 50 Ω の抵抗を使用できます。この方法ではスイッチング損失が増えて効率が低下するので、どうしても必要な場合のみ使用してください。

出力分圧抵抗の選択

出力電圧が約 1.285V ~ 5V の場合は、Figure 6 に示すように、適切な分圧抵抗とともに -ADJ オプションを使用する必要があります。この分圧抵抗の抵抗値は次式で求められます。

$$R_{FBT} = \left[\frac{V_{out}}{1.285} - 1 \right] \cdot R_{FBB}$$

R_{FBB} の推奨値は 1k Ω です。この値であれば、必要な最小負荷電流の一部を供給しながら、ノイズ感度を下げられます。 R_{FBT} のハイサイドは、リモート・センシング用に出力コンデンサまたは負荷に直接接続する必要があります。分圧抵抗を負荷に接続する場合は、その場所にローカル高周波バイパスを設けてください。

出力電圧が 5V の場合は、-5.0 オプションを使用する必要があります。この場合、分圧抵抗は不要で、FB ピンを出力に接続します。内部分圧抵抗のおよその値は、FB ピンからエラー・アンプの入力までが 7.38k Ω で、そこからグラウンドまでが 2.55k Ω です。

-ADJ オプションと -5.0 オプションのいずれも、適切な出力分圧抵抗を用いると、5V を超える出力電圧に使用できます。「内部補償回路」で説明したように、-5.0 オプションは 5V の出力電圧に対して最適化されています。ただし一部のアプリケーションで出力電圧が 5V を超える場合、-5.0 オプションのほうが -ADJ オプションよりも優れたループ帯域幅を提供します。5V を超える出力電圧に -5.0 オプションを使用する場合、出力分圧抵抗の抵抗値は次式で求められます。

$$R_{FBT} = \frac{R_{FBB} \cdot (V_{out} - 5)}{5 + R_{FBB} \cdot 5 \times 10^{-4}}$$

この場合も、約 1k Ω の R_{FBB} が最初の選択肢として適切です。

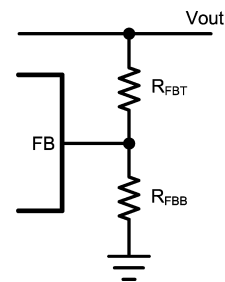


FIGURE 6. Resistive Feedback Divider

-ADJ オプションで出力電圧を高精度に保つには、 R_{FBB} と R_{FBT} の合計を 10k Ω 以下にすることを推奨します。-5.0 オプションでは、最大値を 2k Ω にすることを推奨します。-5.0 オプションのデバイスに内蔵された分圧抵抗の総抵抗は代表値で 9.93k Ω です。

いずれの場合もハイ・インピーダンス入力で、ノイズを拾いやすいため、出力分圧抵抗を LM22675 の FB ピンのできるだけ近くに配置します。

パワー・ダイオード

すべての LM22675 アプリケーションにはショットキ・タイプのパワー・ダイオードが必要です。超高速整流ダイオードは推奨しません。過渡的なリバース・リカバリ電流によって IC に損傷を与える可能性があります。LM22675 を使用することが多い高入力電圧、低出力電圧のアプリケーションでは、ショットキ・ダイオードの特性として、ほぼ理想的なリバース・リカバリ特性と順方向電圧降下の低さが特に重要になります。ダイオードの逆方向降伏電圧定格は、最大 V_{IN} にある程度のマージンを加えた値として選択します。経験則として、最大入力電圧の 1.3 倍の逆耐圧定格を持つダイオードを選択するとよいでしょう。

平均電流定格がアプリケーションの最大負荷電流以上のダイオードを選択してください。

回路基板レイアウト

スイッチング電源を適切に動作させるには、基板レイアウトが非常に重要です。第1に、放熱の目的を果たすのに十分な広さのグラウンド・プレーン領域がなければなりません。第2に、スイッチング・ノイズの影響を低減するために適切な指針に沿ってパターンを設計する必要があります。スイッチ・モード・コンバータは、きわめて高速なスイッチング・デバイスです。このようなケースでは、入力電流の急激な増加と配線の寄生インダクタンスが相まって、不要な $L di/dt$ ノイズ・スパイクが発生します。このノイズの大きさは出力電流が増加するにつれて大きくなる傾向があります。ノイズは不要な電磁干渉 (EMI) を招く場合があり、デバイス性能にも問題が生じる恐れがあります。したがって、このスイッチング・ノイズの影響を最小限に抑えるための注意が必要です。

回路基板レイアウト (つづき)

最も重要なレイアウト・ルールは AC 電流のループをできるだけ小さくすることです。Figure 7 に降圧型コンバータの電流の流れを示します。一番上の図には、FET スイッチがオン状態の時に流れる電流を点線で示します。中央の図には、FET スイッチがオフ状態の時に流れる電流を示しています。

一番下の図は AC 電流と見なされる電流です。この AC 電流は、非常に短時間で変化するため、最も重要です。最後の回路図の点線で示した部分が、配線パターンをできるだけ短く、かつ広くなる経路になります。この部分を短くすれば、ループが囲む面積も小さくなり、ループ・インダクタンスを低減できます。レイアウトによって機能上の問題が発生しないように、PCB のレイアウト例を十分に検討してください。LM22675、バイパス・コンデンサ、ショットキ・ダイオード、 R_{FBB} 、 R_{FBT} 、インダクタをレイアウト例に示したように配置すると、最良の結果が得られます。このレイアウト例では、R1 は R_{FBB} 、R2 は R_{FBT} を表しています。また、放熱を助け、ボード上の配線パターンによる寄生インダクタンスを低減するために、 $70\mu\text{m}$ 以上の厚みがある銅箔の基板を使用することを推奨します。詳細については、アプリケーション・ノート AN-1229 を参照してください。

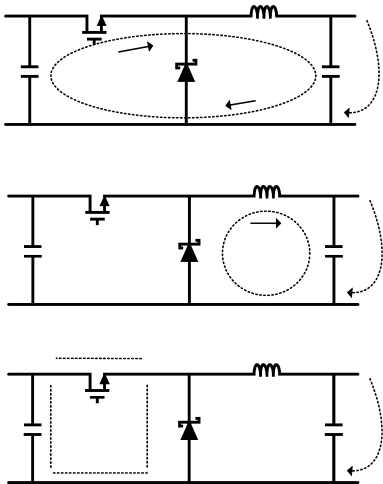


FIGURE 7. Current Flow in a Buck Application

熱に関する考慮事項

消費電力が最も大きい部品は、パワー・ダイオードと LM22675 レギュレータに内蔵されたパワー MOSFET です。LM22675 内部で消費される電力を簡単に求めるには、総変換損失を測定し、その値からダイオードとインダクタによる電力損失を減算します。総変換損失とは、入力電力と出力電力の差です。パワー・ダイオードによる損失は次式で近似できます。

$$P_D = I_{out} \cdot V_D \cdot \left[1 - \frac{V_{out}}{V_{in}} \right]$$

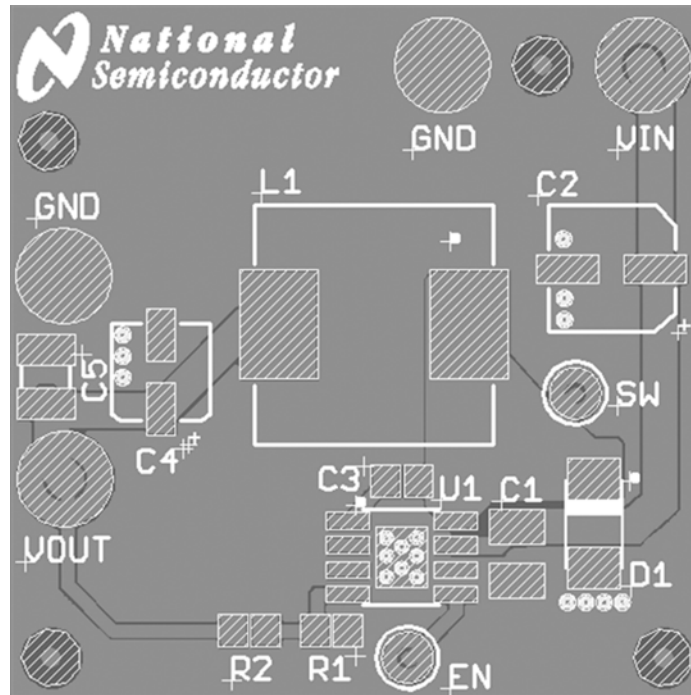
V_D はダイオード電圧降下です。インダクタの電力は次式で近似できます。

$$P_L = I_{out}^2 \cdot R_L \cdot 1.1$$

R_L はインダクタの DC 抵抗値、係数 1.1 は AC 損失を近似するための項です。

レギュレータは大きな許容損失を確保できるように放熱用露出パッドを備えています。デバイス下面にグラウンド・プレーンに接続する複数のビアを設けるとレギュレータの接合部温度を大幅に下げることが得られます。ダイオードで大きな許容損失を確保するにはダイオードも露出パッドが付いた品種を選択します。レギュレータの消費電力に最も大きな影響を与えるパラメータは、出力電流、入力電圧、動作周波数です。最大出力電流かつ最大入力電圧付近で動作した場合の消費電力はかなりの値となります。LM22675 の接合部から周囲への熱抵抗はアプリケーションによって異なります。大きな影響を与える要因は、PC 基板の銅箔面積、IC 露出パッド下のビア数、強制空冷の風量です。PC 基板の表面または裏面に大型の連続するグラウンド・プレーンを配置すると、最も効果的な放熱が可能です。IC 露出パッドと PC 基板とのハンダ付け品質は重要です。過度のハンダ・ボイドが存在すると放熱能力が大きく低下します。LM22675 PSOP-8 パッケージの接合部一周間隔の熱抵抗は、「電気的特性」に規定されています。詳細については、アプリケーション・ノート AN-2020 を参照してください。

PCB レイアウト例



LM22675/LM22675Q

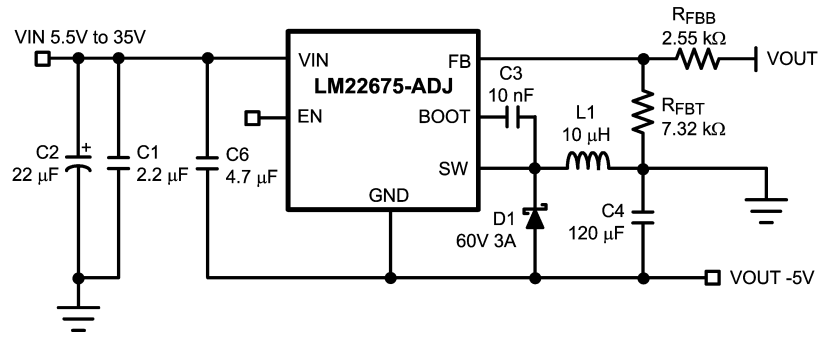
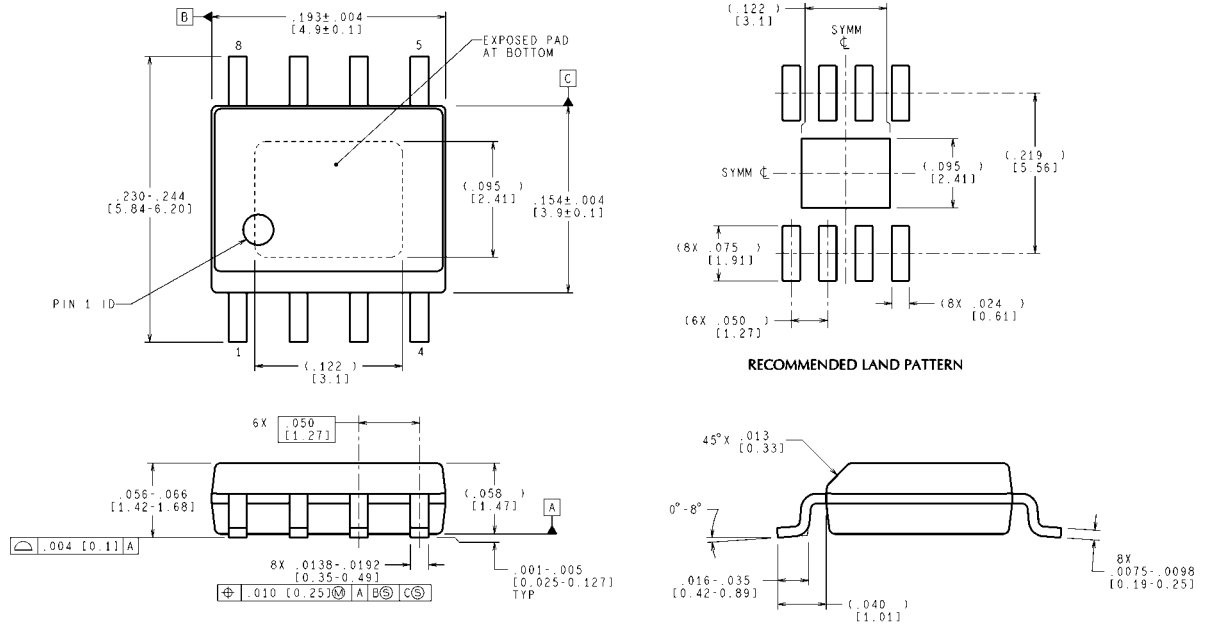


FIGURE 8. Inverting Regulator Application

外形寸法図 特記のない限り inches (millimeters)



CONTROLLING DIMENSION IS INCH
VALUES IN [] ARE MILLIMETERS
DIMENSIONS IN () FOR REFERENCE ONLY

8-Lead PSOP-8 Package
TI Package Number MRA08B

MRA08B (Rev B)

すべて商標および登録商標は、それぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



ご注意

Texas Instruments Incorporated 及びその関連会社 (以下総称して TI といいます) は、最新の JESD46 に従いその半導体製品及びサービスを修正し、改善、改良、その他の変更をし、又は最新の JESD48 に従い製品の製造中止またはサービスの提供を中止する権利を留保します。お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての半導体製品は、ご注文の受諾の際に提示される TI の標準販売契約約款に従って販売されます。

TI は、その製品が、半導体製品に関する TI の標準販売契約約款に記載された保証条件に従い、販売時の仕様に対応した性能を有していることを保証します。検査及びその他の品質管理技法は、TI が当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、適用される法令によってそれ等の実行が義務づけられている場合を除き、必ずしも行なわれておりません。

TI は、製品のアプリケーションに関する支援又はお客様の製品の設計について責任を負うことはありません。TI 製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI 製部品を使用したお客様の製品及びアプリケーションに関連する危険を最小のものとするため、適切な設計上及び操作上の安全対策は、お客様にてお取り下さい。

TI は、TI の製品又はサービスが使用されている組み合わせ、機械装置、又は方法に関連している TI の特許権、著作権、回路配置利用権、その他の TI の知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TI が第三者の製品もしくはサービスについて情報を提供することは、TI が当該製品又はサービスを使用することについてライセンスを与えるとか、保証又は是認するということを含みません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない、又は TI の特許その他の知的財産権に基づき TI からライセンスを得なければならない場合があります。

TI のデータ・ブック又はデータ・シートの中にある情報の重要な部分の複製は、その情報に一切の変更を加えること無く、且つその情報と関連する全ての保証、条件、制限及び通知と共になされる限りにおいてのみ許されるものとします。TI は、変更が加えられて文書化されたものについては一切責任を負いません。第三者の情報については、追加的な制約に服する可能性があります。

TI の製品又はサービスについて TI が提示したパラメーターと異なる、又は、それを超えてなされた説明で当該 TI 製品又はサービスを再販売することは、関連する TI 製品又はサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、且つ不公正で誤認を生じさせる行為です。TI は、そのような説明については何の義務も責任も負いません。

TI からのアプリケーションに関する情報提供又は支援の一切に拘わらず、お客様は、ご自身の製品及びご自身のアプリケーションにおける TI 製品の使用に関する法的責任、規制、及び安全に関する要求事項の全てにつき、これをご自身で遵守する責任があることを認め、且つそのことに同意します。お客様は、想定される不具合がもたらす危険な結果に対する安全対策を立案し実行し、不具合及びその帰結を監視し、害を及ぼす可能性のある不具合の可能性を低減し、及び、適切な治療措置を講じるために必要な専門的知識の一切を自ら有することを表明し、保証します。お客様は、TI 製品を安全でないことが致命的となるアプリケーションに使用したことから生じる損害の一切につき、TI 及びその代表者にその全額の補償をするものとします。

TI 製品につき、安全に関連するアプリケーションを促進するために特に宣伝される場合があります。そのような製品については、TI が目的とするところは、適用される機能上の安全標準及び要求事項を満たしたお客様の最終製品につき、お客様が設計及び製造ができるようお手伝いをすることにあります。それにも拘わらず、当該 TI 製品については、前のパラグラフ記載の条件の適用を受けるものとします。

FDA クラス III (又は同様に安全でないことが致命的となるような医療機器) への TI 製品の使用は、TI とお客様双方の権限ある役員の間で、そのような使用を行う際について規定した特殊な契約書を締結した場合を除き、一切認められていません。

TI が軍需対応グレード品又は「強化プラスチック」製品として特に指定した製品のみが軍事用又は宇宙航空用アプリケーション、若しくは、軍事的環境又は航空宇宙環境にて使用されるように設計され、かつ使用されることを意図しています。お客様は、TI がそのように指定していない製品を軍事用又は航空宇宙用に使う場合は全てご自身の危険負担において行うこと、及び、そのような使用に関して必要とされるすべての法的要求事項及び規制上の要求事項につきご自身のみの責任により満足させることを認め、且つ同意します。

TI には、主に自動車用に使われることを目的として、ISO/TS 16949 の要求事項を満たしているとして特別に指定した製品があります。当該指定を受けていない製品については、自動車用に使われるようには設計されてもいませんし、使用されることを意図しておりません。従いまして、前記指定品以外の TI 製品が当該要求事項を満たしていなかったことについては、TI はいかなる責任も負いません。

Copyright © 2014, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位 (外装から取り出された内装及び個装) 又は製品単体で取り扱いを行う場合は、接地された導電性のテーブル上で (導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0~40℃、相対湿度：40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

- 直射日光が当たる状態で保管・輸送しないこと。

3. 防湿梱包

- 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

- 梱包品 (外装、内装、個装) 及び製品単体を落下させたり、衝撃を与えないこと。

5. 熱衝撃

- はんだ付け時は、最低限 260℃ 以上の高温状態に、10 秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質 (硫黄、塩素等ハロゲン) のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上