

ISOM8600 80V、150mA 機能絶縁型常時開のオプト エミュレータ スイッチ、FET 内蔵

1 特長

- 業界標準のフォトランジスタ オプトカプラとのドロップイン互換性およびピン互換アップグレード
- シングル チャネル ダイオード エミュレータ入力
- 単極、常時開、対称 80V 出力スイッチ
- 1 次側電流制御スイッチ。80V スwitchングに絶縁高電圧電源の追加不要
- $V_{OFF} = 70V$ において、非常に低いオフ状態リーク
 - 25°Cの動作温度で 250nA 未満
 - 55°C~125°Cの動作温度範囲全体にわたって 1 μ A 未満
- 迅速な応答時間: 10 μ s (標準値) ($I_F = 5mA$, $V_{CC} = 20V$, $R_L = 200\Omega$, $C_L = 50pF$)
- きわめて低い入力トリガ電流: 800 μ A (25°C 時)
- 機能絶縁: 500V_{RMS} の動作電圧
- 産業用温度範囲をサポート: -55°C~125°C
- 小型 SO-4 パッケージ

2 アプリケーション

- ファクトリ オートメーション / 制御
- ビル オートメーション
- 電化製品
- 試験 / 測定機器

3 概要

ISOM8600 は 80V 単極、常時開スイッチで、オプト エミュレータ入力を備えています。フォトカプラ エミュレータ入力により、2 次側の電源を必要とせず、双方向 MOSFET を制御します。本デバイスは、従来の多くのオプトカプラとピン互換であり、ドロップイン交換が可能のため、PCB の再設計なしで業界標準パッケージを拡張できます。

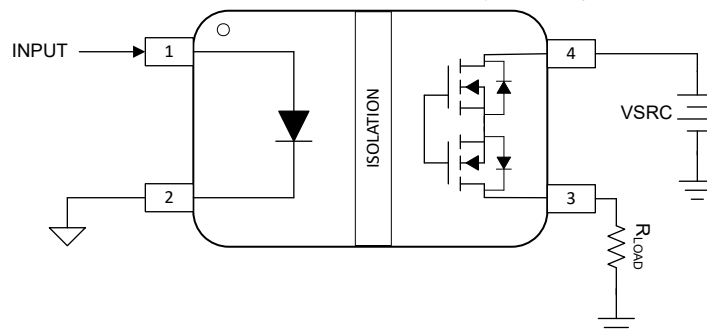
ISOM8600 フォトカプラ エミュレータ スイッチは、広い温度範囲、厳格なプロセス管理による部品間のばらつきの低減など、フォトカプラに比べて信頼性と性能の面で大幅に優れています。エミュレートによるダイオード入力段は、経年変化の影響を補償する必要がないので、LED の経年劣化があつてデバイスの寿命全体にわたって大きいバイアス電流を必要とするフォトカプラよりも、消費電力が小さくなっています。ISOM8600 のスイッチ出力は、デバイスの寿命全体にわたってアノード / カソード ピンを流れる、わずか 0.8mA の電流で制御できるので、システムの消費電力を削減できます。

ISOM8600 は、500V_{RMS} の機能絶縁に対応する、小型の SO-4 パッケージで提供されます。このデバイスは高い性能と信頼性を備えており、ビル オートメーション、ファクトリ オートメーション、半導体テスト、産業用コントローラの I/O モジュールなどのアプリケーションに使用できます。

パッケージ情報

部品番号	パッケージ(1)	パッケージサイズ(2)	本体サイズ(公称)
ISOM8600	DFG (SO, 4)	7.0mm × 3.5mm	4.8mm × 3.5mm

- 詳細については、[セクション 12](#) を参照してください。
- パッケージサイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



アプリケーション例の概略



Table of Contents

1 特長	1	8.3 Feature Description.....	11
2 アプリケーション	1	8.4 Device Functional Modes.....	11
3 概要	1	9 Application and Implementation	12
4 Pin Configuration and Functions	3	9.1 Application Information.....	12
5 Specifications	4	9.2 Typical Application.....	12
5.1 Absolute Maximum Ratings.....	4	9.3 Power Supply Recommendations.....	14
5.2 ESD Ratings.....	4	9.4 Layout.....	14
5.3 Recommended Operating Conditions.....	4	10 Device and Documentation Support	15
5.4 Thermal Information.....	5	10.1 Documentation Support.....	15
5.5 Power Ratings.....	5	10.2 ドキュメントの更新通知を受け取る方法.....	15
5.6 Electrical Characteristics.....	6	10.3 サポート・リソース.....	15
5.7 Switching Characteristics.....	7	10.4 Trademarks.....	15
6 Typical Characteristics	7	10.5 静電気放電に関する注意事項.....	15
7 Parameter Measurement Information	9	10.6 用語集.....	15
8 Detailed Description	10	11 Revision History	15
8.1 Overview.....	10	12 Mechanical, Packaging, and Orderable Information	15
8.2 Functional Block Diagram.....	10		

4 Pin Configuration and Functions

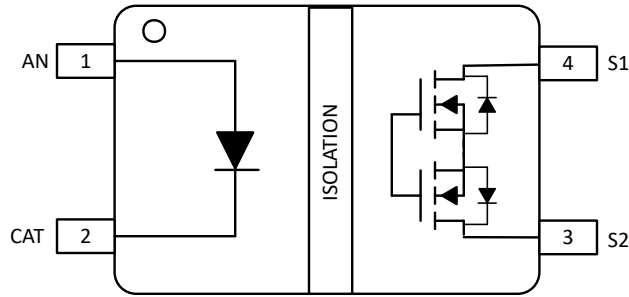


図 4-1. ISOM8600 DFG Package, 4-Pin SOIC (Top View)

表 4-1. Pin Functions

PIN		TYPE ⁽¹⁾	Description
NAME	NO.		
AN	1	I	Anode connection of diode emulator
CAT	2	I	Cathode connection of diode emulator
S2	3	I/O	Switch input
S1	4	I/O	Switch input

(1) I = input, O = output

5 Specifications

5.1 Absolute Maximum Ratings

See ⁽¹⁾ ⁽²⁾

			MIN	MAX	UNIT
Input	$I_{F(max)}$	LED forward current		50	mA
	V_R	Input reverse voltage at $I_R = 10\mu A$		7	V
	P_I	Input power dissipation		100	mW
Output	V_{OFF}	Blocking voltage		80	V
	I_O	Output continuous load current		200	mA
	$\Delta I_O/^\circ C$	Output continuous load current		-1.1	mA/°C
	I_{OP}	Output pulse current (1 μs width)		600	mA
	P_O	Output power dissipation		150	mW
	P_T	Total power dissipation		200	mW
	T_{stg}	Storage temperature	-65	150	°C
	Transient Isolation Voltage	AC Voltage, t=60s		707	V_{RMS}
		DC Voltage, t=60s		1000	V_{DC}

- (1) Operation outside the Absolute Maximum Ratings may cause permanent device damage. Absolute Maximum Ratings do not imply functional operation of the device at these or any other conditions beyond those listed under Recommended Operating Conditions. If used outside the Recommended Operating Conditions but within the Absolute Maximum Ratings, the device may not be fully functional, and this may affect device reliability, functionality, performance, and shorten the device lifetime.
- (2) All specifications are at $T_A = 25^\circ C$ unless otherwise noted

5.2 ESD Ratings

			VALUE	UNIT
$V_{(ESD)}$	Electrostatic discharge	Human body model (HBM), per ANSI/ESDA/JEDEC JS-001, all pins ⁽¹⁾	± 2000	V
		Charged device model (CDM), ANSI/ESDA/JEDEC JS-002, all pins ⁽²⁾	± 1000	

- (1) JEDEC document JEP155 states that 500V HBM allows safe manufacturing with a standard ESD control process.
- (2) JEDEC document JEP157 states that 250V CDM allows safe manufacturing with a standard ESD control process.

5.3 Recommended Operating Conditions

Over operating free-air temperature range (unless otherwise noted)

		MIN	NOM	MAX	UNIT
T_A	Ambient temperature	-55		125	°C
T_J	Junction temperature	-55		150	
$I_{F(ON)}$	Input ON-state forward current	0.8		20	mA
I_O	Output continuous load current at $I_F=3mA$ ⁽¹⁾			150	
V_{OFF}	Output Blocking Voltage			70	V
V_{IOWM}	Functional Isolation Working Voltage (AC Voltage, sine wave)			500	V_{RMS}
	Functional Isolation Working Voltage (DC Voltage)			707	V_{DC}

- (1) For $T_A=25^\circ C$, Current available to load must be derated by 1mA/°C for $T_A > 25^\circ C$

5.4 Thermal Information

THERMAL METRIC ⁽¹⁾		ISOM8600	UNIT
		DFG	
		4 PINS	
$R_{\theta JA}$	Junction-to-ambient thermal resistance	206.3	°C/W
$R_{\theta JC(top)}$	Junction-to-case (top) thermal resistance	96.8	°C/W
$R_{\theta JB}$	Junction-to-board thermal resistance	130.4	°C/W
Ψ_{JT}	Junction-to-top characterization parameter	52.9	°C/W
Ψ_{JB}	Junction-to-board characterization parameter	127.5	°C/W

(1) For more information about traditional and new thermal metrics, see the [Semiconductor and IC Package Thermal Metrics](#) application note.

5.5 Power Ratings

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
P_D	Maximum power dissipation (both sides)	$I_F = 20\text{mA}$, $T_J = 150^\circ\text{C}$, $I_O = 150\text{mA}$, $T_A = 25^\circ\text{C}$			310	mW
P_{D1}	Maximum power dissipation (side-1)				36	mW
P_{D2}	Maximum power dissipation (side-2)				274	mW

5.6 Electrical Characteristics

All specifications are at $T_A = 25^\circ\text{C}$ unless otherwise noted

PARAMETER		TEST CONDITIONS	T_A	MIN	TYP	MAX	UNIT
INPUT							
V_F	Input forward voltage	$I_F = I_{FT}$	25°C	0.9	1.1	1.3	V
			-55°C to 125°C	0.85	1.1	1.35	
		$I_F = 5\text{mA}$	25°C	1.1	1.3	1.5	
			-55°C to 125°C	1.1	1.3	1.55	
I_R	Input reverse current	$V_R = 5\text{V}$	-55°C to 125°C			10	μA
C_{IN}	Input capacitance	$f = 1\text{MHz}$, $V_F = 0\text{V}$	25°C		17	28	pF
I_{FT}	Input Trigger forward current; see 7-3	$I_o = 100\text{mA}$ (1), $R_{ON} = 10\Omega$ (2)	25°C		0.65	0.8	mA
			-55°C to 125°C		0.65	1.2	
$I_{FT,release}$	Release Trigger Current	$I_{OFF} = 1\mu\text{A}$ at 70V	-55°C to 125°C	0.1			mA
$V_{F,release}$	Release Trigger Voltage	$I_{OFF} = 1\mu\text{A}$ at 70V	-55°C to 125°C	0.7			V
$I_{F(ON)}$	Input on-state forward current	$I_o = 100\text{mA}$, $R_{ON} < 10\Omega$ $I_o = 100\text{mA}$ (1), $R_{ON} < 15\Omega$	25°C	0.8		20	mA
			-55°C to 125°C	1.2		20	
OUTPUT							
V_{OFF}	Output Blocking voltage	$I_F = 0\text{mA}$	-55°C to 125°C			70	V
R_{ON}	Output on-state resistance; see 7-3	$I_F = I_{FT}$, $I_o = 20\text{mA}$	25°C		6.5	9	Ω
			-55°C to 125°C		6.5	12	
	Output on-state resistance; see 7-3 (1)	$I_F = I_{FT}$, $I_o = 100\text{mA}$	25°C		7	10	
			-55°C to 125°C		7	13	
	Output on-state resistance; see 7-3	$I_F = 3\text{mA}$, $I_o = 20\text{mA}$	25°C		5.5	7	
			-55°C to 125°C		5.5	12	
	Output on-state resistance; see 7-3 (1)	$I_F = 3\text{mA}$, $I_o = 100\text{mA}$	25°C		6	7.5	
			-55°C to 125°C		6	12	
		$I_F = 3\text{mA}$, $I_o = 100\text{mA}$, $t < 1\text{s}$	25°C		5	7	
C_{OFF}	Output off-state capacitance	$I_F = 0\text{mA}$, $V_L = 60\text{V}$, $f = 1\text{MHz}$	-55°C to 125°C		6.5	8	pF
I_{LEAK}	Output off-state leakage; see 7-2	$I_F = 0\text{mA}$, $V_{OFF} = 70\text{V}$	25°C			250	nA
			-55°C to 125°C			1	μA
$R_{ON\ FLAT}$	On-state resistance flatness	$I_F = 5\text{mA}$	25°C		45	75	m Ω
			-55°C to 125°C		45	115	
$R_{ON\ DRIFT}$	On-state resistance drift across temperature	$I_F = 3\text{mA}$, $I_o = 40\text{mA}$	-55°C to 125°C		23	60	m $\Omega/^\circ\text{C}$
BW	-3dB Bandwidth; see 7-4	$I_F = 5\text{mA}$, $R_L = 50\Omega$	25°C	100			MHz
I_L	Insertion Loss (LED On); see 7-4	$I_F = 5\text{mA}$, $R_L = 50\Omega$, $f = 1\text{MHz}$	25°C		-0.45		dB
O_{ISO}	Off-state Isolation; see 7-5	$I_F = 0\text{mA}$, $R_L = 50\Omega$, $f = 1\text{MHz}$	25°C		-45		dB

(1) Current available to load must be derated by $1\text{mA}/^\circ\text{C}$ for $T_A > 75^\circ\text{C}$

(2) I_{FT} measured for $R_{ON}=15\Omega$ for $T_A > 75^\circ\text{C}$

5.7 Switching Characteristics

All specifications are at $T_A = 25^\circ\text{C}$ unless otherwise noted

PARAMETER	TEST CONDITIONS	T_A	MIN	TYP	MAX	UNIT
AC						
T_{ON}	Output turn-on time; see 7-1	$I_F = 5\text{mA}$, $V_{CC} = 20\text{V}$, $R_L = 200\Omega$, $C_L = 50\text{pF}$	-55°C to 125°C		0.2	ms
T_{OFF}	Output turn-off time; see 7-1	$I_F = 5\text{mA}$, $V_{CC} = 20\text{V}$, $R_L = 200\Omega$, $C_L = 50\text{pF}$	-55°C to 125°C		0.2	ms

6 Typical Characteristics

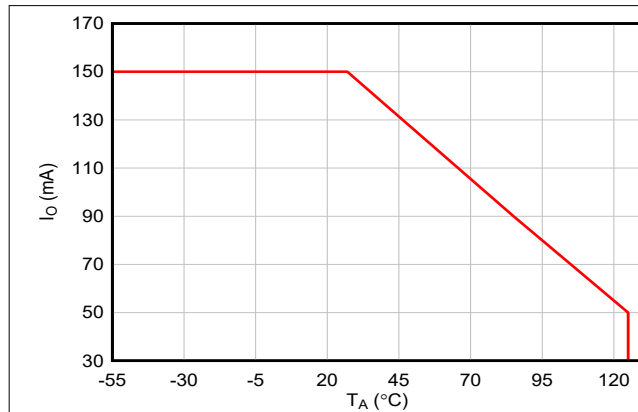


Figure 6-1. Typical Maximum Load Current vs Temperature

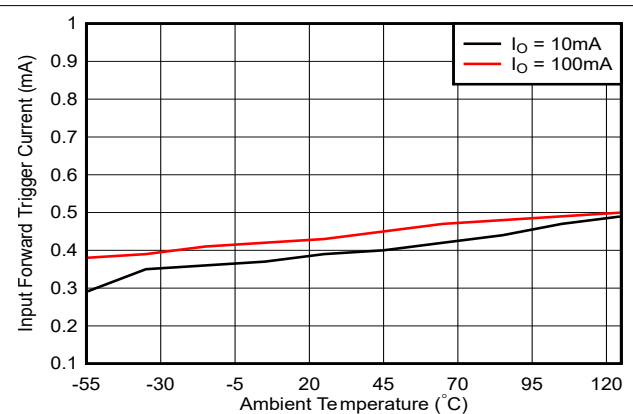


Figure 6-2. Input Forward Trigger Current vs Ambient Temperature

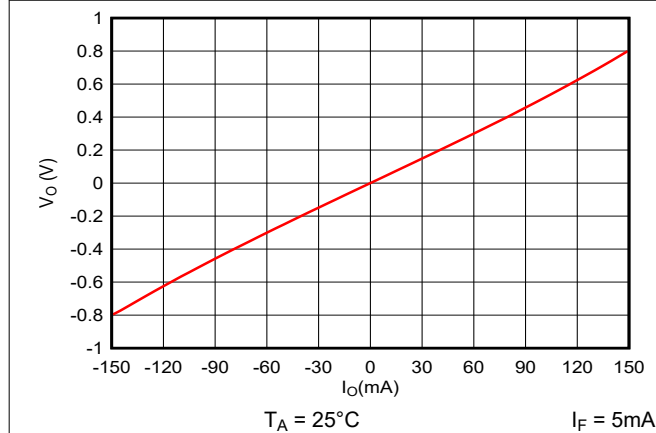


Figure 6-3. Continuous Load Current vs On-State Voltage

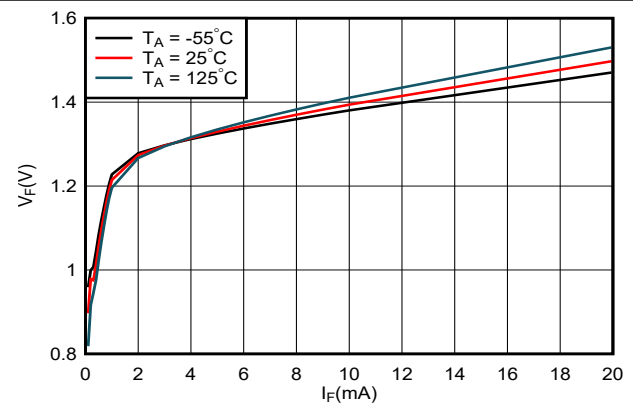
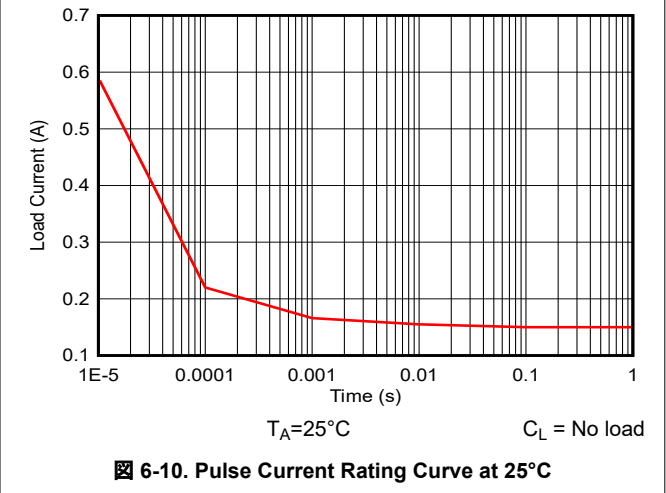
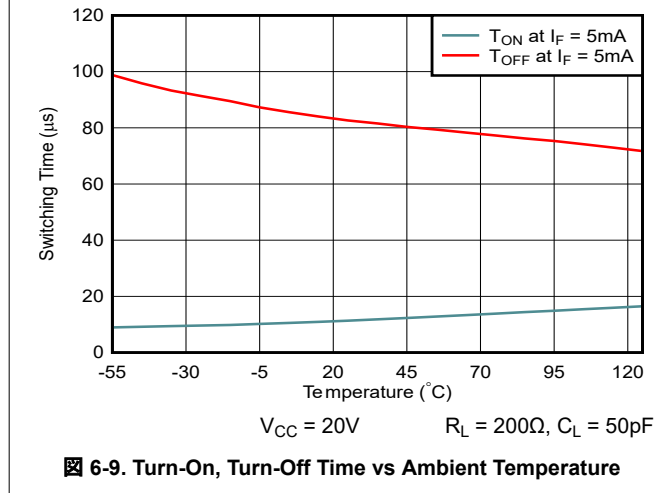
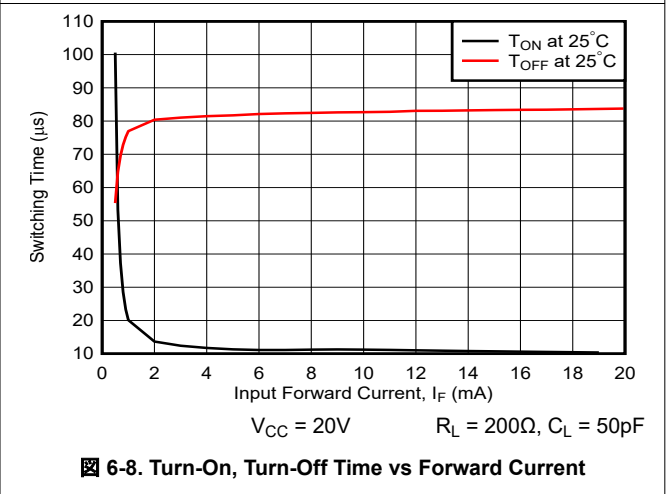
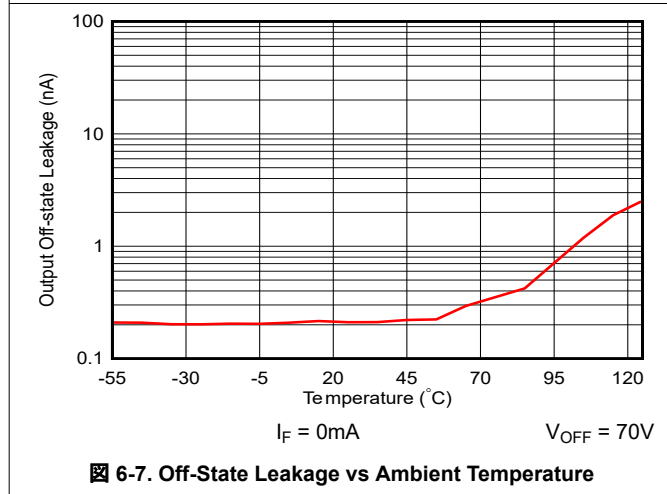
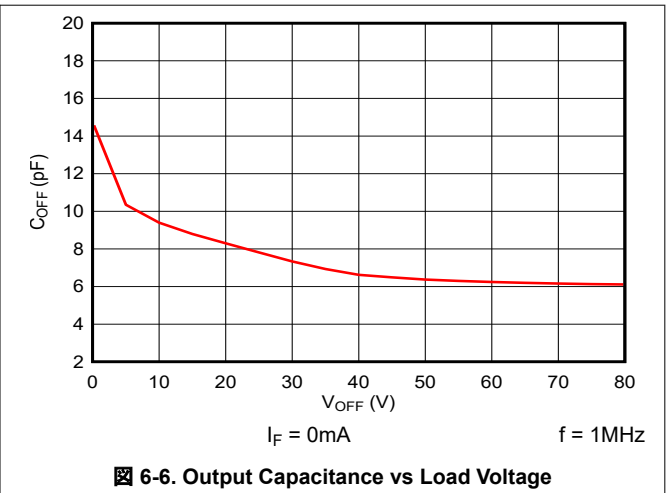
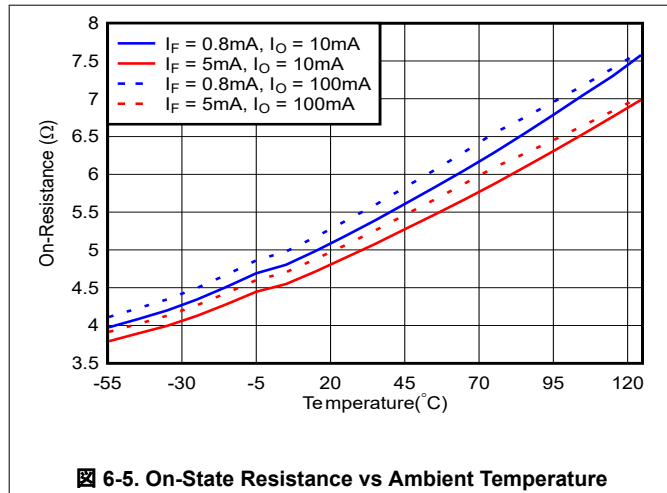
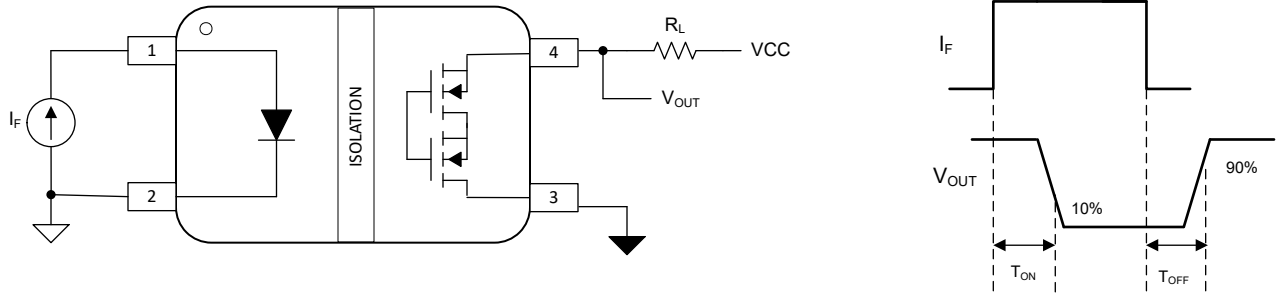


Figure 6-4. Forward Current vs LED Forward Voltage

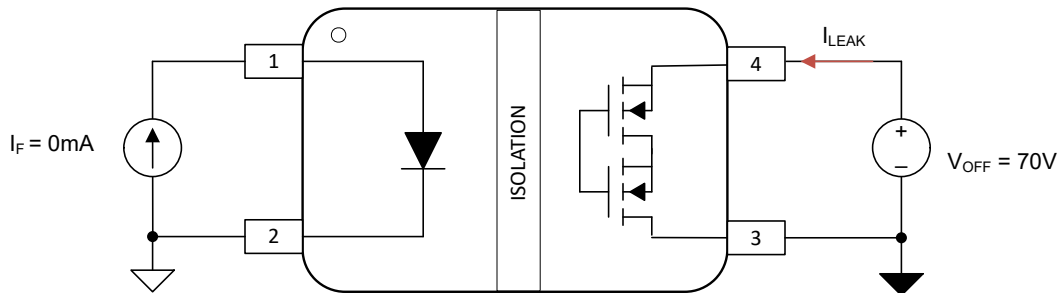
6 Typical Characteristics (continued)



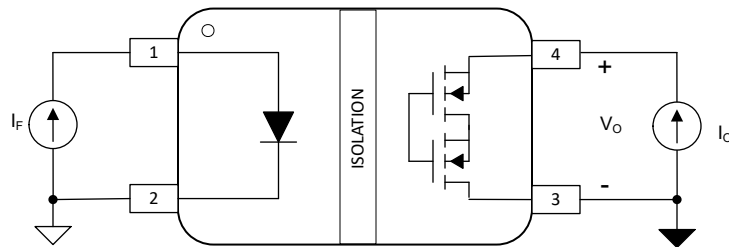
7 Parameter Measurement Information



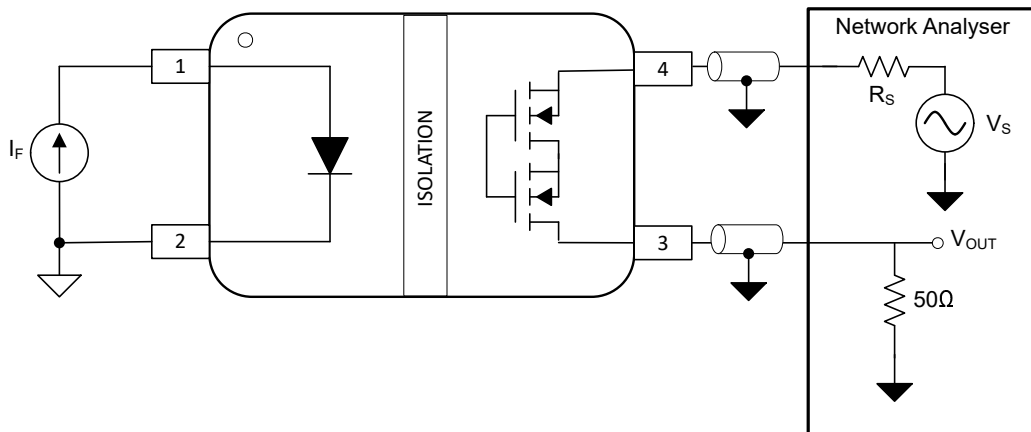
☒ 7-1. ISOM8600 Test Circuit for Turn-On and Turn-Off Time



☒ 7-2. ISOM8600 Test Circuit Off-State Leakage



☒ 7-3. ISOM8600 Test Circuit for On-State Resistance



☒ 7-4. ISOM8600 Test Circuit for Insertion Loss

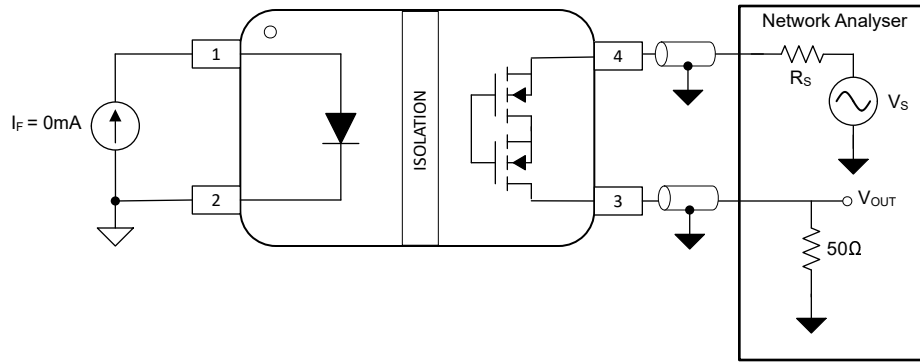


図 7-5. ISOM8600 Test Circuit for Off-State Isolation

8 Detailed Description

8.1 Overview

The ISOM8600 are functionally isolated opto-emulator switches that are pin-compatible, drop-in replacements to popular photo-relays. While standard optocouplers use an LED as the input stage, the ISOM8600 uses a current controlled emulated diode as the input stage. The input stage is isolated from the driver stage by TI's proprietary silicon dioxide-based (SiO_2) isolation barrier, which not only provides robust isolation, but also offers best-in-class performance.

The ISOM8600 isolates high voltage signals and offer performance, reliability, and flexibility advantages over traditional optocouplers which age over time. The devices are based on CMOS isolation technology for low-power and high-speed operation, therefore the devices are resistant to the wear-out effects found in optocouplers that degrade performance with increasing temperature, forward current, and device age.

The functional block diagram of the ISOM8600 is shown in [Functional Block Diagram](#). The input signal is transmitted across the isolation barrier using an on-off keying (OOK) modulation scheme. The transmitter sends a high-frequency carrier across the barrier to represent switch-ON state and sends no signal to represent the switch-OFF state. The receiver demodulates the signal after advanced signal conditioning and controls the state of the output MOSFETs. These devices also incorporate advanced circuit techniques to maximize CMTI performance and minimize radiated emissions. 図 8-2 shows conceptual detail of how the OOK scheme works.

8.2 Functional Block Diagram

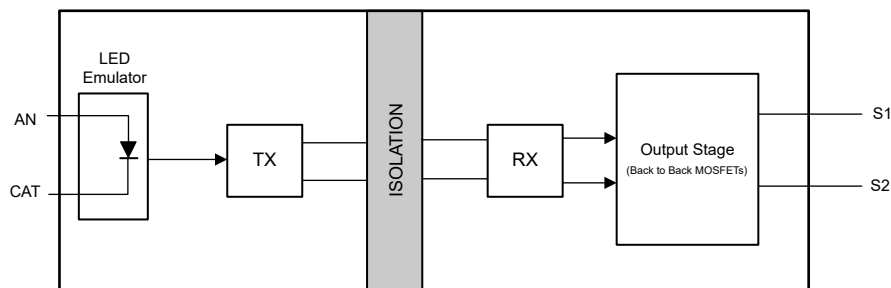


図 8-1. Conceptual Block Diagram of an Opto-Emulator

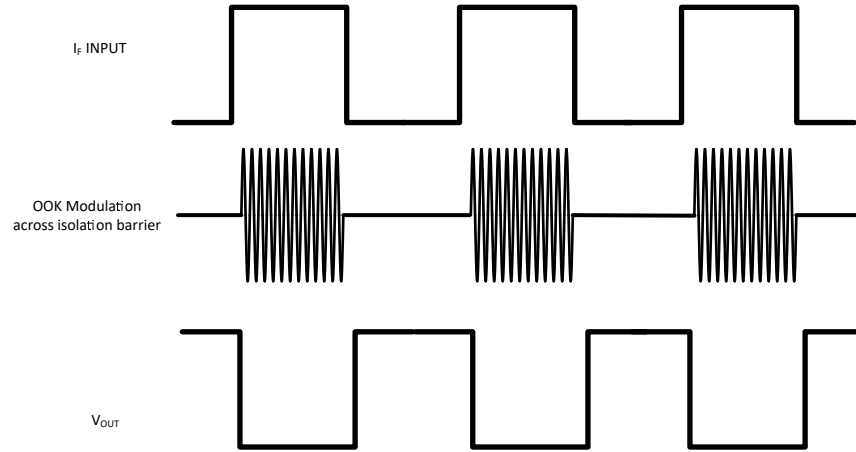


図 8-2. On-Off Keying (OOK) Based Modulation Scheme

8.3 Feature Description

The ISOM8600 is a current controlled isolated switch, and is a reliable pin-to-pin replacement of to existing Opto-MOS devices in DFG package. The isolated switch is normally open, which means the switch on secondary side is in OFF state when the primary LED emulator current is lower than the input trigger current level. In the OFF state, the back-to-back MOSFETs on the secondary side block up to 80V of difference between S1 and S2. Once the primary side LED emulator current goes above input trigger current, the switch on the secondary side turns ON. During the ON state, the secondary side back-to-back FETs can conduct currents up to 150mA. The robust SiO₂ dielectric isolation in the ISOM8600 provides a functionally isolated isolation barrier side 1 and side 2 for applications that do not safety certifications.

8.4 Device Functional Modes

表 8-1 lists the functional modes for the ISOM86xx devices.

表 8-1. Function Table

INPUT CURRENT I_F	OUTPUT SWITCH STATE	COMMENTS
$0 < I_F < I_{FT}$	OFF	Switch is in OFF state and presents an off state capacitance (C_{OFF}) across S1 and S2.
$I_{FT} \leq I_F$	ON	Switch is in ON state and presents an on resistance (R_{ON}) across S1 and S2

9 Application and Implementation

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくこととなります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 Application Information

The ISOM8600 is a single-channel isolated switch with diode-emulator inputs which control an output stage with back-to-back MOSFETs. The devices use robust on-off keying modulation to transmit data across the isolation barrier. Since an isolation barrier separates the two sides of these devices, each side can be sourced independently with voltages and currents within recommended operating conditions. The ISOM8600 is designed to be implemented in a variety of applications like realizing switchable termination in communication lines like CAN and RS485, switching burden resistors in analog input modules and small footprint sink/source capable digital output module in AC Servo motor drives.

The opto-emulators do not conform to any specific interface standard and are intended for isolated switching operations. The ISOM8600 is typically placed between a data controller (that is, an MCU or FPGA), and a sensor or a line transceiver, regardless of the interface type or standard.

9.2 Typical Application

The ISOM8600 can be used in numerous industrial applications. For instance, ISOM8600 can be used in a digital output module in servo drive modules. Typically, these digital outputs for these modules support sink or source mode or both. The output modules are implemented for about 100mA source/sink current, and for blocking voltage up to 60V. Traditionally the digital output stages require just functional isolation. The digital output stages are implemented using discrete elements like opto-transistors for isolation, discrete transistor for increasing output source/sink current and also a bridge rectifier stage to enable source and sink capable outputs. The entire design is bulky and often requires additional power to compensate for lifetime operation. Biasing conditions with external components has to be carefully handled to provide reliable operation across use conditions. ISOM8600 is a smaller and easier alternate to the discrete implementation with the device allowing up to 150mA bidirectional source and sink capable output in ON state with up to 80V blocking voltage in OFF state. The ISOM8600 can be easily used as an 80V isolated switch when used within the *Recommended Operating Conditions*.

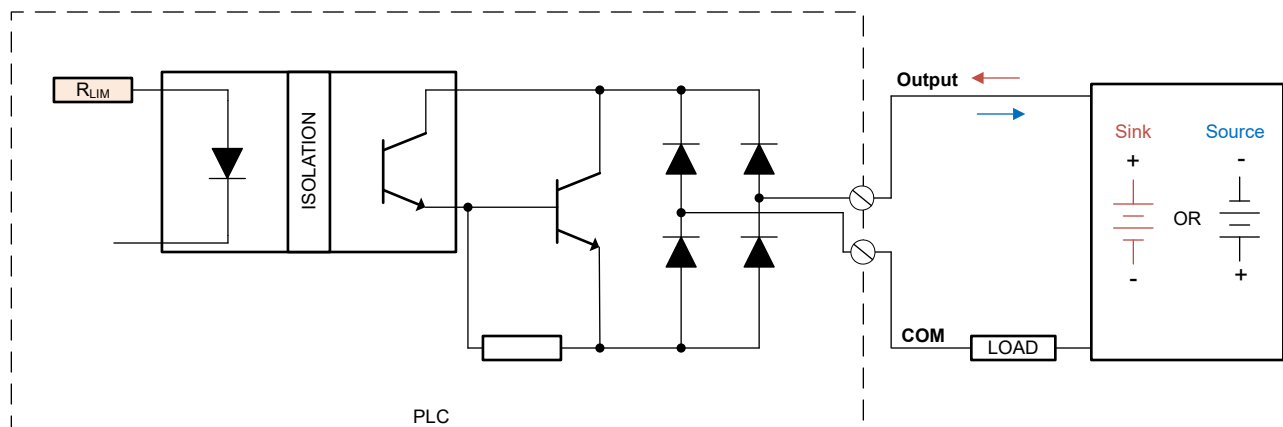


図 9-1. Typical Digital Output Stage With Discrete Implementation

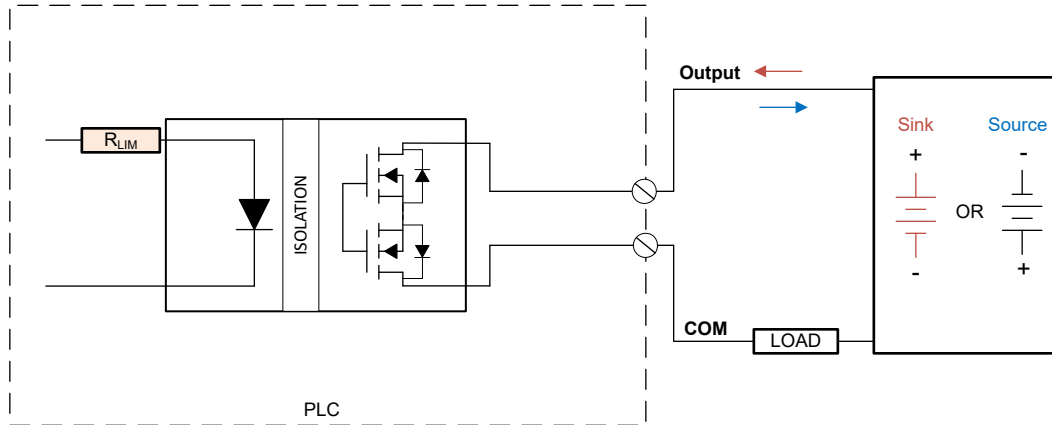


図 9-2. Recommended Digital Output Stage implementation With ISOM8600

9.2.1 Design Requirements

To design with the ISOM8600 device, use the parameters listed in 表 9-1.

表 9-1. Design Parameters

PARAMETER	VALUE	EXAMPLE VALUE
Input forward current, I_F	0.8mA to 20mA	2mA

9.2.2 Detailed Design Procedure

This section presents the design procedure for using the ISOM8600 opto-emulators. External components must be selected to operate the ISOM8600 within the *Recommended Operating Conditions*. The following recommendations on components selection focus on the design of a typical isolated signal circuit with considerations for input current and data rate.

9.2.2.1 Sizing R_{IN}

The input side of the ISOM8600 is current-driven. Placing a series resistor, R_{IN} , in series with the input as shown in 図 9-1 is recommended to limit the amount of current flowing into the AN pin.

R_{IN} can be sized to minimize current flow and power consumption through the ISOM8600 input-side. R_{IN} must be a value that limits the input forward current to be within the *Recommended Operating Conditions* for the ISOM8600. The equation to calculate R_{IN} for a given input voltage, V_{IN} , and desired input forward current, I_F , is shown in 式 1 where V_F is the maximum specification for the ISOM8600 input forward voltage:

$$R_{IN} = \frac{V_{IN} - V_F [MAX]}{I_F} \quad (1)$$

For example, with a 24V input and 2mA desired I_F , R_{IN} can be calculated as:

$$R_{IN} = \frac{24V - 1.5V}{2mA} = 11.25k\Omega \quad (2)$$

9.2.3 Application Curve

The following typical switching curve shows data transmission using the ISOM8600.

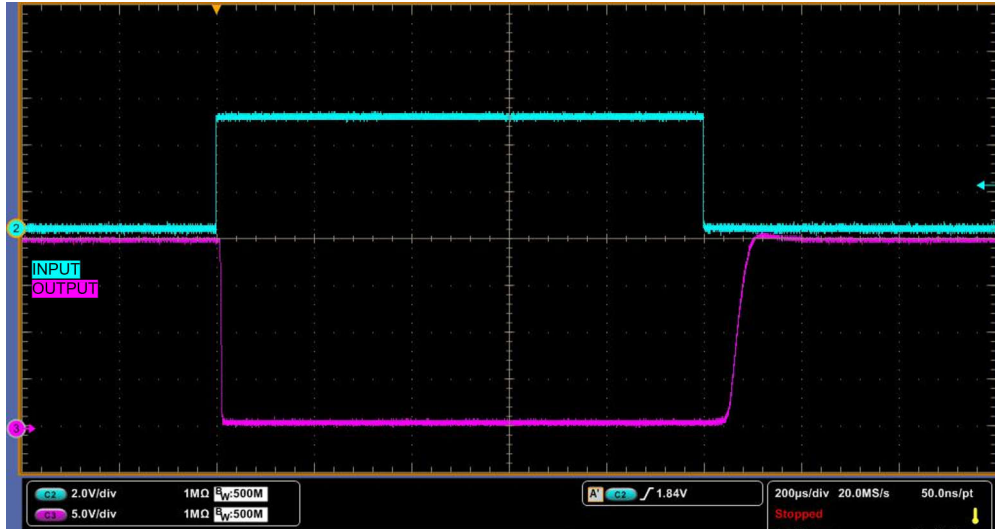


図 9-3. Typical Waveform at $I_F = 5\text{mA}$, $V_{CC} = 20\text{V}$, $R_L = 200\Omega$ and $C_L = 50\text{pF}$

9.3 Power Supply Recommendations

The ISOM8600 does not require a dedicated power supply to operate since there is no supply pin. Take care not to violate recommended operating I/O specifications for proper device functionality.

9.4 Layout

9.4.1 Layout Guidelines

- The device connections to ground must be tied to the PCB ground plane using a direct connection or two vias to help minimize inductance.
- The connections of capacitors and other components to the PCB ground plane must use a direct connection or two vias for minimum inductance.

9.4.2 Layout Example

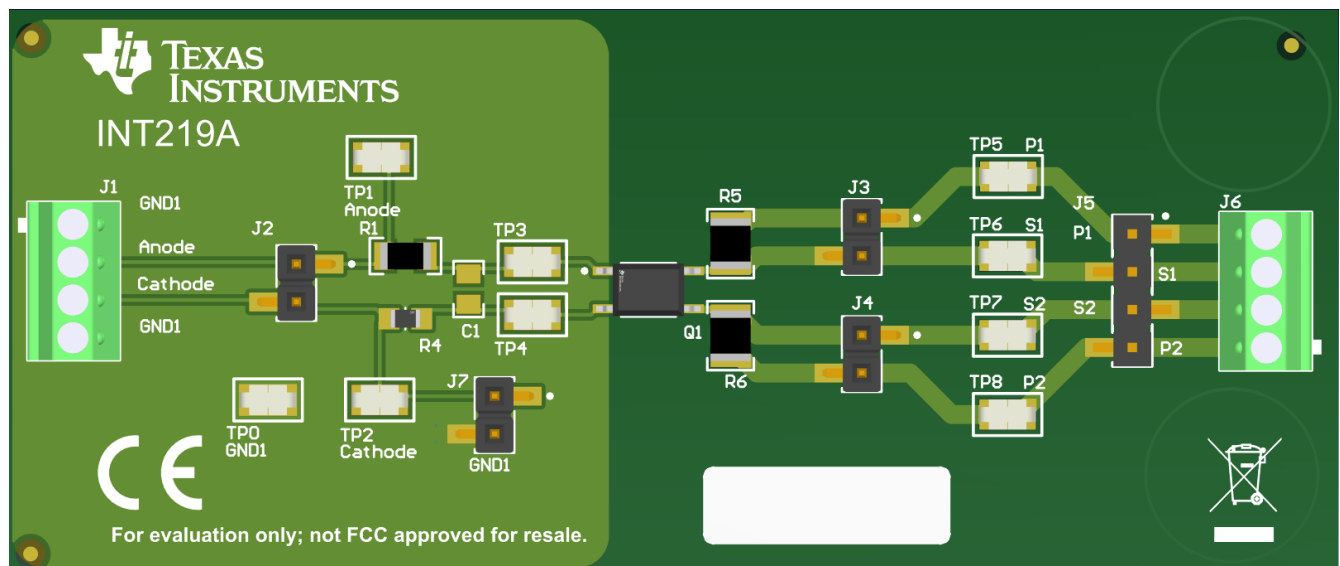


図 9-4. Layout Example of ISOM8600 With a 2-Layer Board

10 Device and Documentation Support

10.1 Documentation Support

10.1.1 Related Documentation

For related documentation see the following:

- Texas Instruments, [Isolation Glossary](#), application note

10.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

10.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

10.4 Trademarks

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

10.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.6 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

11 Revision History

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

DATE	REVISION	NOTES
June 2024	*	Initial Release

12 Mechanical, Packaging, and Orderable Information

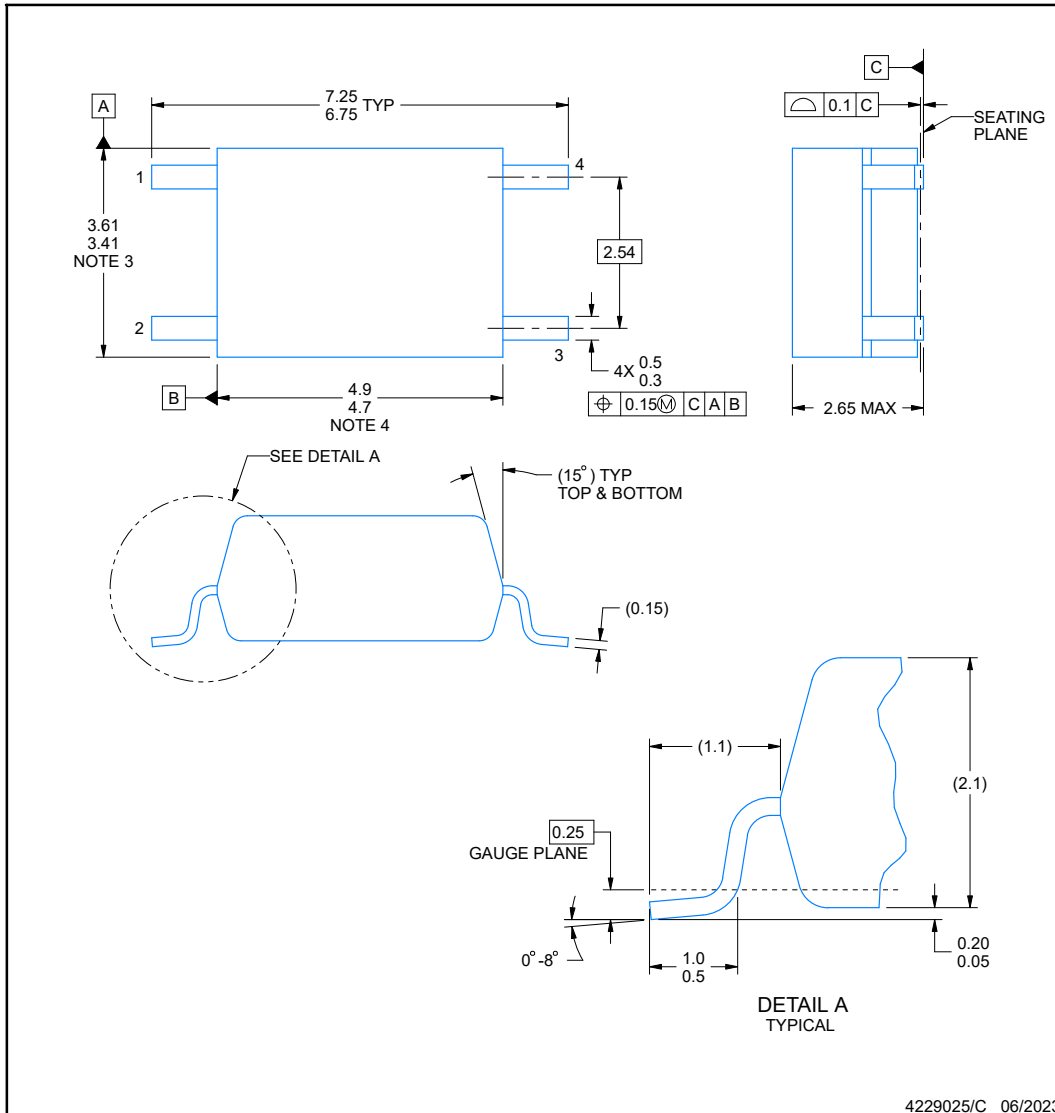
The following pages include mechanical packaging and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.

PACKAGE OUTLINE

DFG0004A-C01

SOIC - 2.65 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



NOTES:

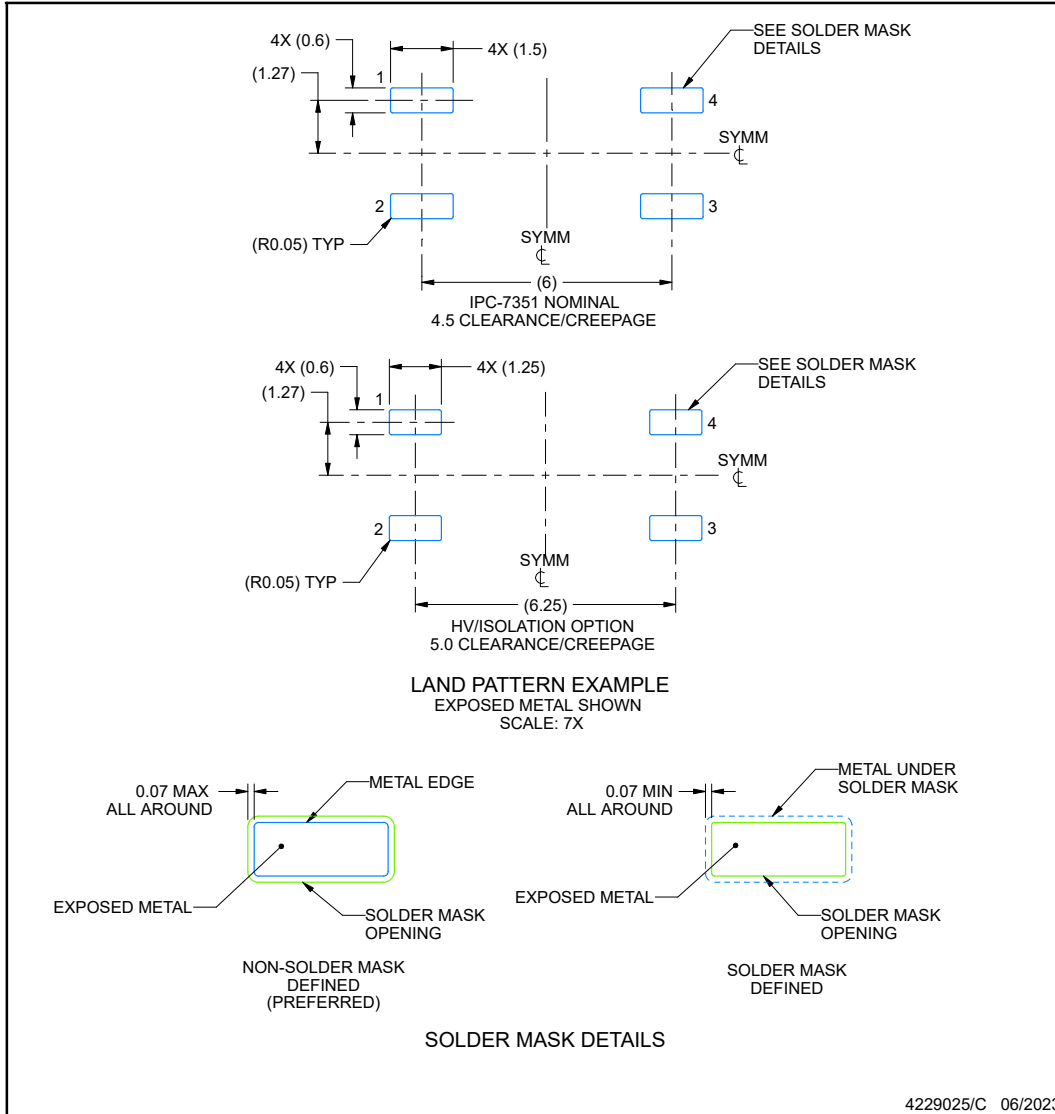
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash.

EXAMPLE BOARD LAYOUT

DFG0004A-C01

SOIC - 2.65 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



NOTES: (continued)

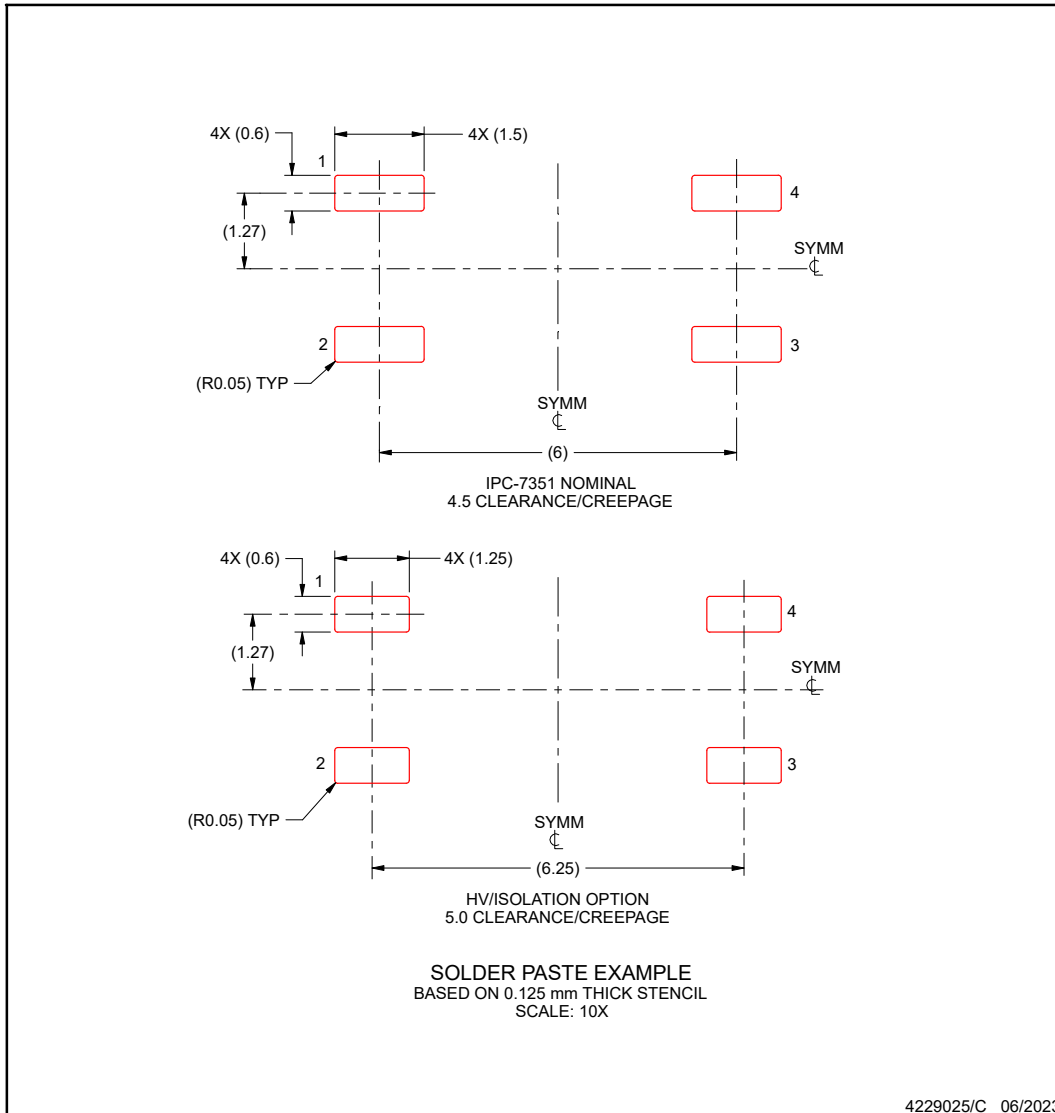
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DFG0004A-C01

SOIC - 2.65 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
ISOM8600DFGR	ACTIVE	SOIC	DFG	4	2000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	8600	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSELETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
ISOM8600DFGR	SOIC	DFG	4	2000	330.0	12.4	8.0	3.8	2.7	12.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
ISOM8600DFGR	SOIC	DFG	4	2000	353.0	353.0	32.0

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated