

CD74HCx4067 高速 CMOS ロジック 16 チャネル アナログ マルチプレクサおよびデマルチプレクサ

1 特長

- 幅広いアナログ入力電圧範囲
- 低いオン抵抗
 - $V_{CC} = 4.5V$ 、 70Ω (標準値)
 - $V_{CC} = 6V$ 、 60Ω (標準値)
- 高速なスイッチングおよび伝搬速度
- ブレイク ビフォー メイクのスイッチング動作
 - $4.5V$ で $6ns$ (標準値)
- ナロー ボディとワイド ボディ両方のプラスチック パッケージで供給されます
- ファンアウト (全温度範囲にわたって)
 - 標準出力: 10 個の LSTTL 負荷
 - バスドライバ出力: 15 個の LSTTL 負荷
- 広い動作温度範囲: $-55^{\circ}C \sim +125^{\circ}C$
- 平衡のとれた伝搬遅延と遷移時間
- LSTTL ロジック IC に比べて消費電力を大幅削減
- HC タイプ
 - $2V \sim 6V$ で動作
 - 優れたノイズ耐性: V_{CC} に対して $N_{IL} = 30\%$ 、 $N_{IH} = 30\%$ ($V_{CC} = 5V$ 時)
- HCT タイプ
 - $4.5V \sim 5.5V$ で動作
 - LSTTL 入力ロジックと直接互換、 $V_{IL} = 0.8V$ (最大値)、 $V_{IH} = 2V$ (最小値)
 - CMOS 入力互換、 V_{OL} 、 V_{OH} で $I_L \leq 1\mu A$

2 アプリケーション

- エネルギー インフラ
- ビル オートメーション
- ワイヤレス インフラ
- 家電製品
- データ センターおよびエンタープライズ コンピューティング
- リテール オートメーションと支払い

- 信号ゲーティング
- モジュレータ
- スケルチ制御
- 復調器
- チョッパ
- 整流スイッチ
- A/D 変換および D/A 変換
- 周波数、インピーダンス、位相、アナログ信号ゲインのデジタル制御

3 概要

CD74HC4067 および CD74HCT4067 デバイスはデジタル制御のアナログ スイッチで、シリコン ゲート CMOS テクノロジーを使用し、標準 CMOS IC の低い消費電力で LSTTL と同様の動作速度を実現しています。

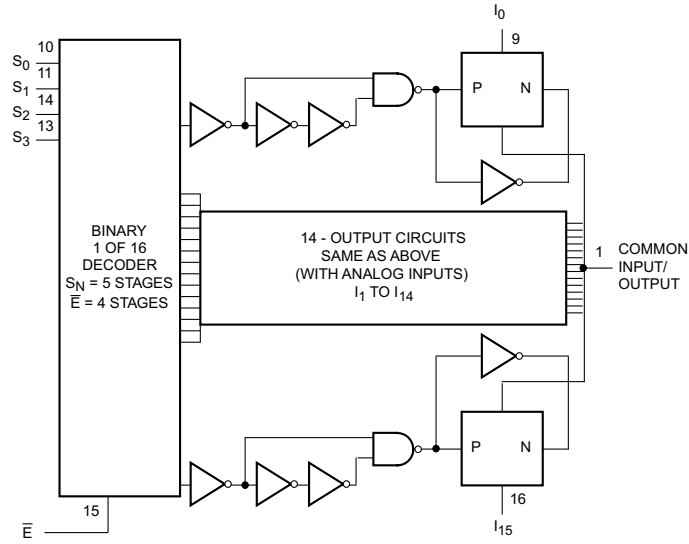
これらのアナログ マルチプレクサおよびデマルチプレクサは、電圧電源範囲にわたって変化する可能性があるアナログ電圧を制御します。これらは双方向のスイッチで、任意のアナログ入力を出力として使用でき、その逆も行えます。スイッチはオン抵抗が低く、オフ時のリーク電流が小さい特長があります。さらに、これらのデバイスにはイネーブル制御があり、HIGH のときはすべてのスイッチがオフ状態でディセーブルされます。

パッケージ情報

部品番号	パッケージ ⁽¹⁾	本体サイズ (公称)
CD74HC4067M	SOIC(24)	15.4mm × 10.3mm
CD74HC4067M96	SOIC(24)	15.4mm × 10.3mm
CD74HC4067SM96	SSOP(24)	8.20mm × 7.40mm
CD74HCT4067M	SOIC(24)	15.4mm × 10.3mm
CD74HC4067PW	TSSOP(24)	7.8mm × 6.4mm
CD74HCT4067PW	TSSOP(24)	7.8mm × 6.4mm

- (1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。



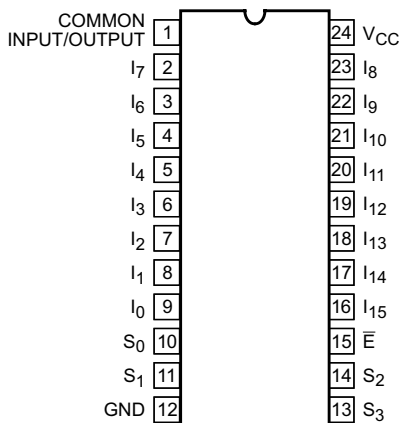


機能ブロック図

Table of Contents

1 特長	1	13 Analog Channel Specifications	11
2 アプリケーション	1	14 Typical Characteristics	12
3 概要	1	15 Analog Test Circuits	13
4 Pin Configuration and Functions	4	16 Device and Documentation Support	14
4.1 Device Functional Modes.....	5	16.1 Related Documentation.....	14
5 Absolute Maximum Ratings	5	16.2 ドキュメントの更新通知を受け取る方法.....	14
6 Thermal Information	6	16.3 サポート・リソース.....	14
7 Recommended Operating Conditions	6	16.4 Trademarks.....	14
8 Electrical Characteristics: HC Devices	7	16.5 静電気放電に関する注意事項.....	14
9 Electrical Characteristics: HCT Devices	8	16.6 用語集.....	14
10 HTC Input Loading	8	17 Revision History	14
11 Switching Characteristics HC	9	18 Mechanical, Packaging, and Orderable Information	14
12 Switching Characteristics HCT	10		

4 Pin Configuration and Functions



☒ 4-1. N, DW, or DB Packages 24-Pin PDIP, SOIC, or SSOP (Top View)

PIN		TYPE ⁽¹⁾	DESCRIPTION
NAME	NO.		
COMMON INPUT/OUTPUT	1	IO	Common input or output.
I ₇	2	IO	Switch input/output
I ₆	3	IO	Switch input/output
I ₅	4	IO	Switch input/output
I ₄	5	IO	Switch input/output
I ₃	6	IO	Switch input/output
I ₂	7	IO	Switch input/output
I ₁	8	IO	Switch input/output
I ₀	9	IO	Switch input/output
S ₀	10	I	Select/Address pin
S ₁	11	I	Select/Address pin
GND	12	P	Ground pin
S ₃	13	I	Select/Address pin
S ₂	14	I	Select/Address pin
E̅	15	I	Enable for all switches ON/OFF
I ₁₅	16	IO	Switch input/output
I ₁₄	17	IO	Switch input/output
I ₁₃	18	IO	Switch input/output
I ₁₂	19	IO	Switch input/output
I ₁₁	20	IO	Switch input/output
I ₁₀	21	IO	Switch input/output
I ₉	22	IO	Switch input/output
I ₈	23	IO	Switch input/output
V _{CC}	24	P	Power pin

(1) I = input, O = output, P = Power

4.1 Device Functional Modes

表 4-1. Truth Table

S0	S1	S2	S3	E	SELECTED CHANNEL
X	X	X	X	1	None
0	0	0	0	0	0
1	0	0	0	0	1
0	1	0	0	0	2
1	1	0	0	0	3
0	0	1	0	0	4
1	0	1	0	0	5
0	1	1	0	0	6
1	1	1	0	0	7
0	0	0	1	0	8
1	0	0	1	0	9
0	1	0	1	0	10
1	1	0	1	0	11
0	0	1	1	0	12
1	0	1	1	0	13
0	1	1	1	0	14
1	1	1	1	0	15

5 Absolute Maximum Ratings

over operating free-air temperature range (unless otherwise noted)^{(1) (2)}

		MIN	MAX	UNIT
V _{CC} HC	DC Supply voltage	-0.5	7	V
V _{CC} HCT		-0.5	7	V
I _{IK}	DC input diode current	For V _I < -0.5V or V _I > V _{CC} + 0.5V		mA
I _{OK}	DC output diode current	For V _O < -0.5V or V _O > V _{CC} + -0.5V		mA
I _{CC}	DC V _{CC} or ground current	-50	50	mA
DC Output Source or Sink Current per Output Pin, I _O	For V _O > -0.5V or V _O < V _{CC} + -0.5V	-25	25	mA
T _{JMAX}	Maximum junction temperature (Plastic Package)		150	°C
T _{stg}	Storage temperature	-65	150	°C

- (1) Stresses beyond those listed under *Absolute Maximum Rating* may cause permanent damage to the device. These are stress ratings only, which do not imply functional operation of the device at these or any other conditions beyond those indicated under *Recommended Operating Condition*. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.
- (2) All voltages are with respect to ground, unless otherwise specified.

6 Thermal Information

THERMAL METRIC ⁽¹⁾		CD74HCx4067				UNIT
		E (PDIP)	M (SOIC)	SM (SSOP)	PW (TSSOP)	
		24 PINS	24 PINS	24 PINS	24 PINS	
$R_{\theta JA}$	Junction-to-ambient thermal resistance	67	84.8	96.2	97.4	°C/W
$R_{\theta JC(top)}$	Junction-to-case (top) thermal resistance	N/A	57.0	60.0	45.0	°C/W
$R_{\theta JB}$	Junction-to-board thermal resistance	N/A	59.5	65.1	62.7	°C/W
Ψ_{JT}	Junction-to-top characterization parameter	N/A	29.0	21.1	5.20	°C/W
Ψ_{JB}	Junction-to-board characterization parameter	N/A	59.0	64.4	62.1	°C/W

(1) For more information about traditional and new thermal metrics, see the [Semiconductor and IC Package Thermal Metrics](#) application report.

7 Recommended Operating Conditions

			MIN	NOM	MAX	UNIT
V_{CC}	Supply voltage range (T_A = full package temperature range)(2)	CD54 and 74HC types	2		6	V
		CD54 and 74HCT types	4.5		5.5	
V_{IS}	Analog switch I/O voltage		0		V_{CC}	V
T_A	Ambient temperature		-55		125	°C
t_r, t_f	Input rise and fall times	2 V	0		1000	ns
		4.5 V	0		500	
		6 V	0		400	

8 Electrical Characteristics: HC Devices

Over operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS			MIN	TYP	MAX	UNIT
Analog Switch								
		V_{IS} (V)	V_I (V)	V_{CC} (V)	T_A			
High Level Input Voltage	V_{IH}			2	25°C		1.5	V
					-40°C to +85°C		1.5	
					-55°C to +125°C		1.5	
				4.5	25°C		3.15	
					-40°C to +85°C		3.15	
					-55°C to +125°C		3.15	
				6	25°C		4.2	
					-40°C to +85°C		4.2	
					-55°C to +125°C		4.2	
Low Level Input Voltage	V_{IL}			2	25°C		0.5	V
					-40°C to +85°C		0.5	
					-55°C to +125°C		0.5	
				4.5	25°C		1.35	
					-40°C to +85°C		1.35	
					-55°C to +125°C		1.35	
				6	25°C		1.8	
					-40°C to +85°C		1.8	
					-55°C to +125°C		1.8	
"ON" Resistance $I_O = 1\text{mA}$	R_{ON}	V_{CC} or GND	V_{CC} or GND	4.5	25°C	70	160	Ω
					-40°C to +85°C		200	
					-55°C to +125°C		240	
				6	25°C	60	140	
					-40°C to +85°C		175	
					-55°C to +125°C		210	
		V_{CC} to GND	V_{CC} to GND	4.5	25°C	90	180	Ω
					-40°C to +85°C		225	
					-55°C to +125°C		270	
				6	25°C	80	160	
					-40°C to +85°C		200	
					-55°C to +125°C		240	
"ON" Resistance Between Any Two Switches	ΔR_{ON}			4.5	25°C	10	Ω	
				6		8.5		
Off-Switch Leakage Current	I_Z	$\bar{E} = V_{CC}$	V_{CC} or GND	6	25°C		± 0.8	μA
					-55°C to 85°C		± 8	
					-55°C to 125°C		± 8	
Input Leakage Current (Any Control)	I_{IL}		V_{CC} or GND ⁽¹⁾	6	25°C		± 0.1	μA
					-55°C to 85°C		± 1	
					-55°C to 125°C		± 1	

Over operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS				MIN	TYP	MAX	UNIT
Quiescent Device Current	I_{CC}	V_{CC} or GND	6	25°C				8	μA
				-55°C to 85°C				80	
				-55°C to 125°C				160	

(1) Any voltage between V_{CC} and GND.

9 Electrical Characteristics: HCT Devices

Over operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS				MIN	TYP	MAX	UNIT
Analog Switch									
		V_{IS} (V)	V_I (V)	V_{CC} (V)	T_A				
High Level Input Voltage	V_{IH}			4.5	25°C		2		V
					-40°C to +85°C		2		
					-55°C to +125°C		2		
Low Level Input Voltage	V_{IL}			4.5	25°C			0.8	V
					-40°C to +85°C			0.8	
					-55°C to +125°C			0.8	
"ON" Resistance $I_O = 1\text{mA}$	R_{ON}	V_{CC} or GND	V_{CC} or GND	4.5	25°C		70	160	Ω
					-40°C to +85°C			200	
					-55°C to +125°C			240	
		V_{CC} to GND	V_{CC} to GND	25°C		90	180	Ω	
				-40°C to +85°C			225		
				-55°C to +125°C			270		
"ON" Resistance Between Any Two Switches	ΔR_{ON}			4.5	25°C		10	Ω	
Off-Switch Leakage Current	I_Z	$\bar{E} = V_{CC}$	V_{CC} or GND	5.5	25°C			± 0.8	μA
					-55°C to 85°C			± 8	
					-55°C to 125°C			± 8	
Input Leakage Current (Any Control)	I_{IL}		V_{CC} or GND	5.5	25°C			± 0.1	μA
					-55°C to 85°C			± 1	
					-55°C to 125°C			± 1	
Quiescent Device Current	I_{CC}		V_{CC} or GND	5.5	25°C			8	μA
					-55°C to 85°C			80	
					-55°C to 125°C			160	
Additional Quiescent Device Current Per Input Pin: 1 Unit Load	$\Delta I_{CC}^{(1)}$		$V_{CC} - 2.1$	4.5 to 5.5	25°C		100	360	μA
					-55°C to 85°C			450	
					-55°C to 125°C			490	

(1) For dual-supply systems theoretical worst case ($V_I = 2.4\text{V}$, $V_{CC} = 5.5\text{V}$) specification is 1.8mA

10 HTC Input Loading

over operating free-air temperature range (unless otherwise noted)

INPUT	UNIT LOAD ⁽¹⁾
$S_0 - S_3$	0.5
\bar{E}	0.3

(1) Unit Load is the ΔI_{CC} limit specified in [セクション 9](#) (for example, 360- μA max at 25°C).

11 Switching Characteristics HC

over operating free-air temperature range (unless otherwise noted)

Parameter		Test Conditions		C _L (pF)	MIN	NOM	MAX	UNIT						
Propagation Delay Time Switch In to Out	t _{PHL} , t _{PLH}	2	25°C	50				75						
			-40°C to 85°C					95						
			-55°C to 125°C					110						
		4.5	25°C					15						
			-40°C to 85°C					19						
			-55°C to 125°C					22						
		6	25°C					13						
			-40°C to 85°C					16						
			-55°C to 125°C					19						
		5	25°C					15	6					
		Switch Turn On E to Out	t _{PZH} , t _{PZL}					2	25°C	50				275
									-40°C to 85°C					345
-55°C to 125°C	415													
4.5	25°C			55										
	-40°C to 85°C			69										
	-55°C to 125°C			83										
6	25°C			47										
	-40°C to 85°C			59										
	-55°C to 125°C			71										
5	25°C			15	23									
Switch Turn On Sn to Out	t _{PZH} , t _{PZL}			2	25°C	50								300
					-40°C to 85°C									375
		-55°C to 125°C	450											
		4.5	25°C	60										
			-40°C to 85°C	75										
			-55°C to 125°C	90										
		6	25°C	51										
			-40°C to 85°C	64										
			-55°C to 125°C	76										
		5	25°C	15	25									
		Switch Turn Off E to Out	t _{PHZ} , t _{PLZ}	2	25°C					50				275
					-40°C to 85°C									345
-55°C to 125°C	415													
4.5	25°C			55										
	-40°C to 85°C			69										
	-55°C to 125°C			83										
6	25°C			47										
	-40°C to 85°C			59										
	-55°C to 125°C			71										
5	25°C			15	23									

over operating free-air temperature range (unless otherwise noted)

Parameter		Test Conditions		C _L (pF)	MIN	NOM	MAX	UNIT			
Switch Turn Off Sn to Out	t _{PHZ} , t _{PLZ}	2	25°C	50			290	ns			
			-40°C to 85°C				365				
			-55°C to 125°C				435				
		4.5	25°C				58				
			-40°C to 85°C				73				
			-55°C to 125°C				87				
		6	25°C				49				
			-40°C to 85°C				62				
			-55°C to 125°C				74				
		5	25°C	15			21				
		Input (Control) Capacitance	C _I		25°C					10	pF
					-40°C to 85°C					10	
	-55°C to 125°C						10				
C _{PD} Power dissipation capacitance(1)	C _{PD}	5	25°C				93				

12 Switching Characteristics HCT

over operating free-air temperature range (unless otherwise noted)

Parameter		Test Conditions		C _L (pF)	MIN	NOM	MAX	UNIT
		V _{CC} (V)	T _A					
Propagation Delay Time Switch In to Out	t _{PHL} , t _{PLH}	4.5	25°C	50			15	ns
			-40°C to 85°C				19	
			-55°C to 125°C				22	
		5	25°C	15		6		
Switch Turn On E to Out	t _{PZH} , t _{PZL}	4.5	25°C	50			60	ns
			-40°C to 85°C				75	
			-55°C to 125°C				90	
		5	25°C	15		25		
Switch Turn On Sn to Out	t _{PZH} , t _{PZL}	4.5	25°C	50			60	ns
			-40°C to 85°C				75	
			-55°C to 125°C				90	
		5	25°C	15		25		
Switch Turn Off E to Out	t _{PHZ} , t _{PLZ}	4.5	25°C	50			55	ns
			-40°C to 85°C				69	
			-55°C to 125°C				83	
		5	25°C	15		23		
Switch Turn Off Sn to Out	t _{PHZ} , t _{PLZ}	4.5	25°C	50			58	ns
			-40°C to 85°C				73	
			-55°C to 125°C				87	
		5	25°C	15		21		

over operating free-air temperature range (unless otherwise noted)

Parameter		Test Conditions		C _L (pF)	MIN	NOM	MAX	UNIT
Input (Control) Capacitance	C _I		25°C				10	pF
			-40°C to 85°C				10	
			-55°C to 125°C				10	
C _{PD} Power dissipation capacitance(1)	C _{PD}	5	25°C			96		

13 Analog Channel Specifications

over operating free-air temperature range (unless otherwise noted)

Parameter	Test Conditions	V _{CC} (V)	HC	HCT	UNIT
Switch Frequency Response Bandwidth at -3dB		4.5	89	89	MHz
Total Harmonic Distortion	1kHz, V _{IS} =4V _{PP}	4.5	0.051	0.051	%
Switch "OFF" signal feedthrough		4.5	-75	-75	dB
C _I Switch input capacitance			5	5	pF
C _{COM} Common Capacitance			50	50	pF

14 Typical Characteristics

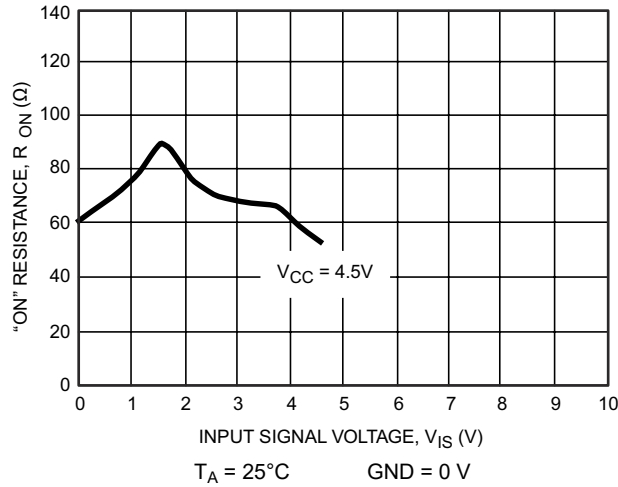


图 14-1. Typical ON Resistance vs Input Signal Voltage

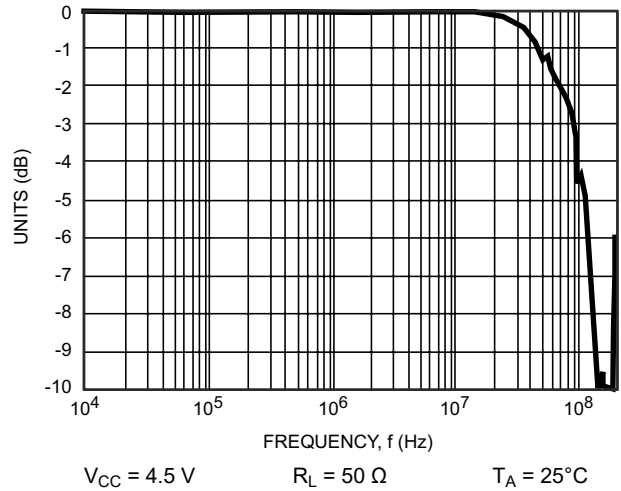


图 14-2. Typical Switch Frequency Response

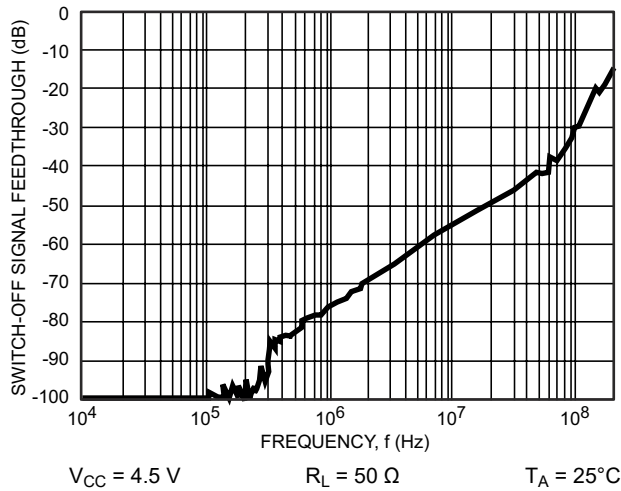
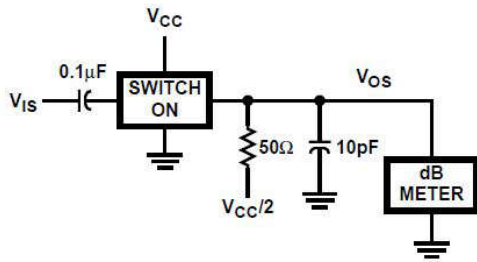
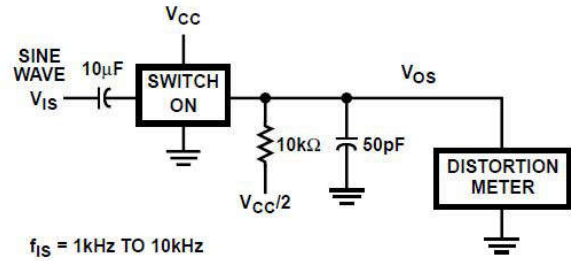


图 14-3. Typical Switch-Off Signal Feedthrough vs Frequency

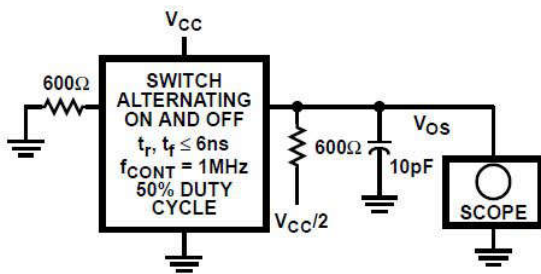
15 Analog Test Circuits



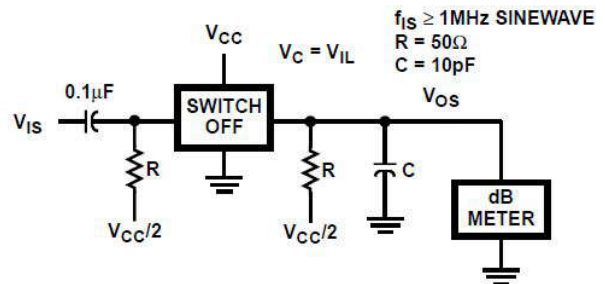
15-1. Frequency Response Test Circuit



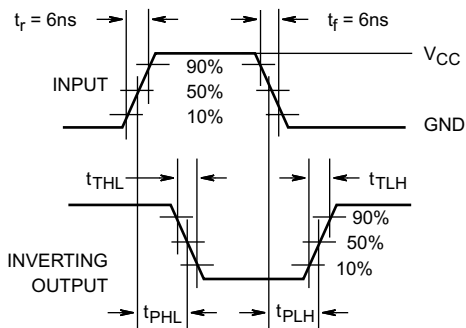
15-2. Sine Wave Distortion Test Circuit



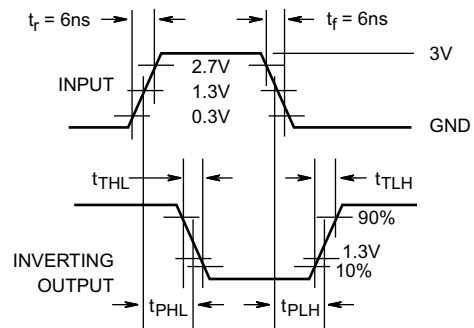
15-3. Control-to-Switch Feedthrough Noise Test Circuit



15-4. Switch Off Signal Feedthrough Test Circuit



15-5. HC Transition Times and Propagation Delay Times, Combination Logic



15-6. HCT Transition Times and Propagation Delay Times, Combination Logic

16 Device and Documentation Support

16.1 Related Documentation

- Texas Instruments, [High-Speed CMOS Logic 16-Channel Analog Multiplexer/Demultiplexer](#)

16.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

16.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

16.4 Trademarks

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

16.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

16.6 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

17 Revision History

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision C (November 2003) to Revision D (December 2024)

Page

- 「アプリケーション」、「ピン構成および機能」セクション、ESD 定格の表、熱に関する情報の表、「詳細説明」セクション、「アプリケーションと実装」セクション、「電源に関する推奨事項」セクション、「レイアウト」セクション、「デバイスおよびドキュメントのサポート」セクション、「メカニカル、パッケージ、および注文情報」セクションを更新 1

18 Mechanical, Packaging, and Orderable Information

The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
CD74HC4067M96	ACTIVE	SOIC	DW	24	2000	RoHS & Green	NIPDAU SN	Level-1-260C-UNLIM	-55 to 125	HC4067M	Samples
CD74HC4067SM96	ACTIVE	SSOP	DB	24	2000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-55 to 125	HP4067	Samples
CD74HC4067SM96E4	ACTIVE	SSOP	DB	24	2000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-55 to 125	HP4067	Samples
CD74HC4067SM96G4	ACTIVE	SSOP	DB	24	2000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-55 to 125	HP4067	Samples
CD74HCT4067M	ACTIVE	SOIC	DW	24	25	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-55 to 125	HCT4067M	Samples
CD74HCT4067ME4	ACTIVE	SOIC	DW	24	25	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-55 to 125	HCT4067M	Samples
CD74HCT4067MG4	ACTIVE	SOIC	DW	24	25	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-55 to 125	HCT4067M	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

⁽⁶⁾ Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF CD74HCT4067 :

- Automotive : [CD74HCT4067-Q1](#)

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
CD74HC4067M96	SOIC	DW	24	2000	330.0	24.4	10.75	15.7	2.7	12.0	24.0	Q1
CD74HC4067SM96	SSOP	DB	24	2000	330.0	16.4	8.2	8.8	2.5	12.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
CD74HC4067M96	SOIC	DW	24	2000	350.0	350.0	43.0
CD74HC4067SM96	SSOP	DB	24	2000	356.0	356.0	35.0

TUBE


*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
CD74HCT4067M	DW	SOIC	24	25	506.98	12.7	4826	6.6
CD74HCT4067ME4	DW	SOIC	24	25	506.98	12.7	4826	6.6
CD74HCT4067MG4	DW	SOIC	24	25	506.98	12.7	4826	6.6

DW (R-PDSO-G24)

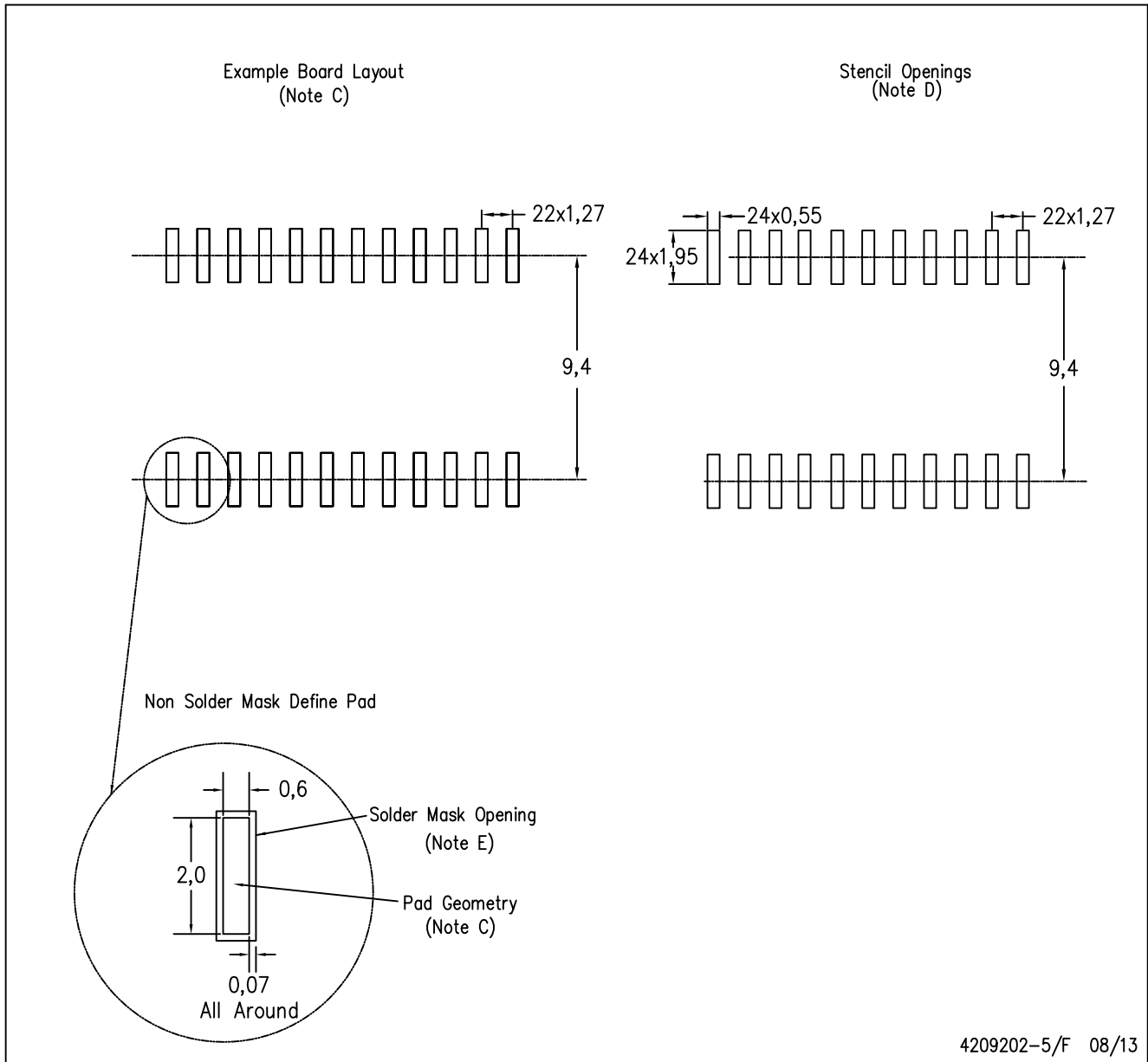
PLASTIC SMALL OUTLINE



- NOTES:
- A. All linear dimensions are in inches (millimeters). Dimensioning and tolerancing per ASME Y14.5M-1994.
 - B. This drawing is subject to change without notice.
 - C. Body dimensions do not include mold flash or protrusion not to exceed 0.006 (0,15).
 - D. Falls within JEDEC MS-013 variation AD.

DW (R-PDSO-G24)

PLASTIC SMALL OUTLINE



4209202-5/F 08/13

- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Refer to IPC7351 for alternate board design.
 - D. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC-7525
 - E. Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

DB (R-PDSO-G**)

PLASTIC SMALL-OUTLINE

28 PINS SHOWN



- NOTES: A. All linear dimensions are in millimeters.
 B. This drawing is subject to change without notice.
 C. Body dimensions do not include mold flash or protrusion not to exceed 0,15.
 D. Falls within JEDEC MO-150

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated